

「高効率・高速処理を可能とする AIチップ・次世代コンピューティングの 技術開発」

研究開発項目① 革新的AIエッジコンピューティング技術の開発

研究開発項目② 次世代コンピューティング技術の開発

研究開発項目③ 高度なIoT社会を実現する横断的技術開発

事業原簿

担当部	国立研究開発法人 新エネルギー・産業技術総合開発機構 IoT 推進部
-----	--

【第3部】

研究開発項目③ 高度なIoT社会を実現する横断的技術開発

(事業期間:2016～2020 年度)

—目次—

プロジェクト用語集	(3-13)
1. 事業の位置付け・必要性について.....	3-1-1
1.1 事業実施の背景.....	3-1-1
1.2 政策的位置づけ	3-1-2
1.3 アウトカム効果	3-1-2
1.4 国際的なポジション	3-1-3
1.5 海外状況のまとめ.....	3-1-4
1.6 NEDO が関与する意義	3-1-4
1.7 今回の事業の位置づけ.....	3-1-5
2. 研究開発マネジメントについて.....	3-2-1
2.1 事業の目的.....	3-2-1
2.2 研究開発目標と根拠	3-2-1
2.3 研究開発スケジュール.....	3-2-6
2.4 プロジェクト費用.....	3-2-7
2.5 マネジメント体制.....	3-2-7
2.6 実施体制	3-2-10
2.7 動向・情勢の把握と対応.....	3-2-11
2.8 知財マネジメント.....	3-2-13
3. 研究開発成果について	3-3-1
3.1 研究開発テーマ	
「超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発」.....	3-3-1
3.1.1 開発全体概要	3-3-2
3.1.2 研究開発項目の開発内容、最終目標、根拠、達成度.....	3-3-4
3.1.3 成果と意義	3-3-12
3.1.4 成果の普及	3-3-27
3.2 研究開発テーマ「超低消費電力データ収集システムの研究開発」.....	3-3-29
3.2.1 研究開発サブテーマ「超低消費電力 IoT 特化型統合 SoC の研究開発」.....	3-3-29
3.2.1.1 概要	3-3-29
3.2.1.2 最終目標と根拠.....	3-3-29
3.2.1.3 目標の達成度	3-3-29
3.2.1.4 成果と意義	3-3-30
3.2.1.5 成果の普及	3-3-30
3.2.2 研究開発サブテーマ「低消費電力 SiGe センサモジュールの研究開発」.....	3-3-30
3.2.2.1 概要	3-3-30
3.2.2.2 最終目標と根拠.....	3-3-30
3.2.2.3 目標の達成度	3-3-30
3.2.2.4 成果と意義	3-3-30
3.2.2.5 成果の普及	3-3-30

3.2.3	研究開発サブテーマ「高効率自立電源モジュールの研究開発」	3-3-31
3.2.3.1	概要	3-3-31
3.2.3.2	最終目標と根拠	3-3-31
3.2.3.3	目標の達成度	3-3-31
3.2.3.4	成果と意義	3-3-31
3.2.4	研究開発サブテーマ「低消費電力ボックスキャタセンシング技術の研究開発」	3-3-31
3.2.4.1	概要	3-3-31
3.2.4.2	最終目標と根拠	3-3-32
3.2.4.3	目標の達成度	3-3-32
3.2.4.4	成果と意義	3-3-32
3.2.4.5	成果の普及	3-3-32
3.2.5	研究開発サブテーマ「ボックスキャタ通信モジュールの研究開発」	3-3-32
3.2.5.1	概要	3-3-32
3.2.5.2	最終目標と根拠	3-3-32
3.2.5.3	目標の達成度	3-3-33
3.2.5.4	成果と意義	3-3-33
3.2.5.5	成果の普及	3-3-33
3.2.6	研究開発サブテーマ「超低消費電力バイタルセンシングモジュール」	3-3-33
3.2.6.1	概要	3-3-33
3.2.6.2	最終目標と根拠	3-3-33
3.2.6.3	目標の達成度	3-3-33
3.2.6.4	成果と意義	3-3-34
3.2.6.5	成果の普及	3-3-34
3.2.7	研究開発サブテーマ「ジャイロセンサモジュールの研究開発」	3-3-34
3.2.7.1	概要	3-3-34
3.2.7.2	最終目標と根拠	3-3-34
3.2.7.3	目標の達成度	3-3-34
3.2.7.4	成果と意義	3-3-34
3.2.8	研究開発サブテーマ「無線位置推定モジュールの研究開発」	3-3-35
3.2.8.1	概要	3-3-35
3.2.8.2	最終目標と根拠	3-3-35
3.2.8.3	目標の達成度	3-3-35
3.2.8.4	成果と意義	3-3-35
3.2.8.5	成果の普及	3-3-35
3.2.9	研究開発サブテーマ「事業モチーフ・回転機器状態監視システムの研究開発」	3-3-35
3.2.9.1	概要	3-3-35
3.2.9.2	最終目標と根拠	3-3-36
3.2.9.3	目標の達成度	3-3-36
3.2.9.4	成果と意義	3-3-36
3.2.9.5	成果の普及	3-3-36
3.2.10	研究開発サブテーマ「事業モチーフ・作業支援システムの研究開発」	3-3-36
3.2.10.1	概要	3-3-36

3.2.10.2	最終目標と根拠	3-3-37
3.2.10.3	目標の達成度	3-3-37
3.2.10.4	成果と意義	3-3-37
3.3	研究開発テーマ「トリリオンノード・エンジンの研究開発」	3-3-38
3.3.1	概要	3-3-38
3.3.2	最終目標と根拠	3-3-38
3.3.3	目標の達成度	3-3-42
3.3.4	成果と意義	3-3-43
3.3.5	成果の普及	3-3-43
3.4	研究開発テーマ「高速ストレージクラスメモリを用いた 極低消費電力ヘテロジニアス分散ストレージサーバシステムの研究開発」	3-3-45
3.4.1	概要	3-3-45
3.4.2	最終目標と根拠	3-3-45
3.4.3	目標の達成度	3-3-46
3.4.4	成果と意義	3-3-46
3.4.5	成果の普及	3-3-49
3.5	研究開発テーマ 「先進 IoT サービスを実現する革新的超省エネルギー型ビッグデータ基盤の研究開発」	3-3-50
3.5.1	概要	3-3-50
3.5.2	最終目標と根拠	3-3-52
3.5.3	目標の達成度	3-3-53
3.5.4	成果と意義	3-3-54
3.5.5	成果の普及	3-3-54
3.6	研究開発テーマ「省電力 AI エンジンによる人工知能プラットフォーム」	3-3-55
3.6.1	研究開発サブテーマ「省電力 GPU をベースとした AI エンジンの研究開発」	3-3-55
3.6.1.1	概要	3-3-55
3.6.1.2	最終目標と根拠	3-3-56
3.6.1.3	目標の達成度	3-3-59
3.6.1.4	成果と意義	3-3-59
3.6.1.5	成果の普及	3-3-63
3.6.2	研究開発サブテーマ 「推論エンジンの高効率設計・実装を可能にする設計プラットフォームの研究開発」	3-3-64
3.6.2.1	概要	3-3-64
3.6.2.2	最終目標と根拠	3-3-65
3.6.2.3	目標の達成度	3-3-66
3.6.2.4	成果と意義	3-3-66
3.6.2.5	成果の普及	3-3-74
3.7	研究開発テーマ「超高速・低消費電力ビッグデータ処理を 実現・利活用する脳型推論集積システムの研究開発」	3-3-76
3.7.1	概要	3-3-76
3.7.2	最終目標と根拠	3-3-76
3.7.3	目標の達成度	3-3-76

3.7.4	成果と意義	3-3-79
3.7.5	成果の普及	3-3-79
3.7.6	その他	3-3-79
3.8	研究開発テーマ「組合せ最適化処理に向けた革新的アニーリングマシンの研究開発」	3-3-80
3.8.1	研究開発サブテーマ「大規模 CMOS アニーリングマシンの開発」	3-3-80
3.8.1.1	概要	3-3-80
3.8.1.2	最終目標と根拠	3-3-80
3.8.1.3	目標の達成度	3-3-81
3.8.1.4	成果と意義	3-3-81
3.8.1.5	成果の普及	3-3-81
3.8.2	研究開発サブテーマ「超伝導量子アニーリングマシンの研究開発」	3-3-82
3.8.2.1	概要	3-3-82
3.8.2.2	最終目標と根拠	3-3-82
3.8.2.3	目標の達成度	3-3-82
3.8.2.4	成果と意義	3-3-85
3.8.2.5	成果の普及	3-3-85
3.8.3	研究開発サブテーマ「新原理量子アニーリング機械の研究開発」	3-3-85
3.8.3.1	概要	3-3-85
3.8.3.2	最終目標と根拠	3-3-85
3.8.3.3	目標の達成度	3-3-85
3.8.3.4	成果と意義	3-3-86
3.8.3.5	成果の普及	3-3-86
3.8.4	研究開発サブテーマ「超伝導量子コヒーレントイジングマシンの研究開発」	3-3-86
3.8.4.1	概要	3-3-86
3.8.4.2	最終目標と根拠	3-3-86
3.8.4.3	目標の達成度	3-3-86
3.8.4.4	成果と意義	3-3-87
3.8.4.5	成果の普及	3-3-87
3.8.5	研究開発サブテーマ「実世界のネットワークのマッピングに関する研究」	3-3-87
3.8.5.1	概要	3-3-87
3.8.5.2	最終目標と根拠	3-3-88
3.8.5.3	目標の達成度	3-3-88
3.8.5.4	成果と意義	3-3-88
3.8.5.5	成果の普及	3-3-88
3.8.6	研究開発サブテーマ「革新的アニーリングマシンにおける共通基盤に関する研究開発」	3-3-89
3.8.6.1	概要	3-3-89
3.8.6.2	最終目標と根拠	3-3-89
3.8.6.3	目標の達成度	3-3-89
3.8.6.4	成果と意義	3-3-89
3.8.6.5	成果の普及	3-3-90
3.9	研究開発テーマ	
	「高速ビジョンセンサネットワークによる実時間 IoT システムと応用技術開発」	3-3-91

3.9.1	概要	3-3-91
3.9.2	最終目標と根拠	3-3-92
3.9.3	目標の達成度	3-3-95
3.9.4	成果と意義	3-3-97
3.9.5	成果の普及	3-3-102
3.10	研究開発テーマ「Field Intelligence 搭載型大面積分散 IoT プラットフォームの研究開発」	3-3-104
3.10.1	概要	3-3-104
3.10.2	最終目標と根拠	3-3-106
3.10.3	目標の達成度	3-3-107
3.10.4	成果と意義	3-3-108
3.10.5	成果の普及	3-3-110
3.11	研究開発テーマ「Sensor-to-Cloud Security ～ビッグデータを守る革新的 IoT セキュリティ基盤技術の研究開発」	3-3-111
3.11.1	研究開発サブテーマ「計測セキュリティの研究開発」	3-3-111
3.11.1.1	概要	3-3-111
3.11.1.2	最終目標と根拠	3-3-112
3.11.1.3	目標の達成度	3-3-112
3.11.1.4	成果と意義	3-3-114
3.11.1.5	成果の普及	3-3-114
3.11.2	研究開発サブテーマ「高機能暗号の研究開発」	3-3-114
3.11.2.1	概要	3-3-114
3.11.2.2	最終目標と根拠	3-3-115
3.11.2.3	目標の達成度	3-3-115
3.11.2.4	成果と意義	3-3-118
3.11.2.5	成果の普及	3-3-124
3.12	研究開発テーマ 「複製不可能デバイスを活用した IoT ハードウェアセキュリティ基盤の研究開発」	3-3-125
3.12.1	研究開発サブテーマ「新原理を用いた PUF の研究開発」	3-3-125
3.12.1.1	概要	3-3-125
3.12.1.2	最終目標と根拠	3-3-126
3.12.1.3	目標の達成度	3-3-126
3.12.1.4	成果と意義	3-3-127
3.12.1.5	成果の普及	3-3-127
3.12.2	研究開発サブテーマ「PUF 標準評価基盤の構築」	3-3-127
3.12.2.1	概要	3-3-127
3.12.2.2	最終目標と根拠	3-3-128
3.12.2.3	目標の達成度	3-3-128
3.12.2.4	成果と意義	3-3-128
3.12.2.5	成果の普及	3-3-129
3.13	研究開発テーマ「次世代産業用ネットワークを守る IoT セキュリティ基盤技術の研究開発」	3-3-130
3.13.1	研究開発サブテーマ「IoT セキュリティ基盤のためのサービス提供技術の研究開発」	3-3-130
3.13.1.1	概要	3-3-130

3.13.1.2	最終目標と根拠	3-3-130
3.13.1.3	目標の達成度	3-3-131
3.13.1.4	成果と意義	3-3-131
3.13.1.5	成果の普及	3-3-131
3.13.2	研究開発サブテーマ	
	「IoTセキュリティ基盤のための自動的な通信管理ソフトウェア技術の研究開発」	3-3-132
3.13.2.1	概要	3-3-132
3.13.2.2	最終目標と根拠	3-3-132
3.13.2.3	目標の達成度	3-3-132
3.13.2.4	成果と意義	3-3-132
3.13.2.5	成果の普及	3-3-133
3.13.2.6	その他	3-3-133
3.13.3	研究開発サブテーマ「IoTセキュリティ基盤のためのネットワーク実装技術の研究開発」	3-3-133
3.13.3.1	概要	3-3-133
3.13.3.2	最終目標と根拠	3-3-133
3.13.3.3	目標の達成度	3-3-134
3.13.3.4	成果と意義	3-3-134
3.13.3.5	成果の普及	3-3-135
3.13.3.6	その他	3-3-135
4.	実用化・事業化に向けての見通し及び取り組みについて	3-4-1
4.1	超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発における 実用化・事業化の見通し(株式会社日立製作所)	3-4-1
4.1.1	概要	3-4-1
4.1.2	実用化・事業化への課題と対応策	3-4-1
4.1.3	実用化・事業化の体制	3-4-1
4.1.4	市場規模と経済効果	3-4-1
4.1.5	ベンチマーク	3-4-1
4.1.6	事業化までのマイルストーン	3-4-2
4.2	超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発における 実用化・事業化の見通し(東京電力ホールディングス株式会社)	3-4-2
4.2.1	概要	3-4-2
4.2.2	実用化・事業化への課題と対応策	3-4-2
4.2.3	実用化・事業化の体制	3-4-2
4.2.4	市場規模と経済効果	3-4-2
4.2.5	ベンチマーク	3-4-3
4.2.6	事業化までのマイルストーン	3-4-3
4.3	超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発における 実用化・事業化の見通し(株式会社鷺宮製作所)	3-4-3
4.3.1	概要	3-4-3
4.3.2	実用化・事業化への課題と対応策	3-4-3
4.3.3	実用化・事業化の体制	3-4-3
4.3.4	市場規模と経済効果	3-4-3

4.3.5	ベンチマーク	3-4-4
4.3.6	事業化までのマイルストーン	3-4-4
4.4	超低消費電力データ収集システムの研究開発における実用化・事業化の見通し (株式会社デバイス&システム・プラットフォーム開発センター(DSPC))	3-4-5
4.4.1	概要	3-4-5
4.4.2	実用化・事業化への課題と対応策	3-4-5
4.4.3	市場規模と経済効果	3-4-5
4.4.4	ベンチマーク	3-4-5
4.5	超低消費電力データ収集システムの研究開発における 実用化・事業化の見通し(株式会社東芝)	3-4-5
4.5.1	概要	3-4-5
4.5.2	実用化・事業化の体制	3-4-6
4.6	超低消費電力データ収集システムの研究開発における 実用化・事業化の見通し(アルプスアルパイン株式会社)	3-4-6
4.6.1	概要	3-4-6
4.6.2	実用化・事業化への課題と対応策	3-4-6
4.7	超低消費電力データ収集システムの研究開発における 実用化・事業化の見通し(テセラ・テクノロジー株式会社)	3-4-6
4.7.1	概要	3-4-6
4.7.2	実用化・事業化への課題と対応策	3-4-6
4.7.3	実用化・事業化の体制	3-4-7
4.7.4	市場規模と経済効果	3-4-7
4.8	トリリオンノード・エンジンの研究開発における 実用化・事業化の見通し(東芝デバイス&ストレージ株式会社)	3-4-8
4.8.1	概要	3-4-8
4.8.2	実用化・事業化への課題と対応策	3-4-8
4.8.3	実用化・事業化の体制	3-4-8
4.8.4	市場規模と経済効果	3-4-8
4.8.5	ベンチマーク	3-4-8
4.9	トリリオンノード・エンジンの研究開発における 実用化・事業化の見通し(東芝インフラシステムズ株式会社)	3-4-8
4.9.1	概要	3-4-8
4.9.2	実用化・事業化への課題と対応策	3-4-9
4.9.3	実用化・事業化の体制	3-4-9
4.9.4	市場規模と経済効果	3-4-9
4.9.5	ベンチマーク	3-4-9
4.9.6	事業化までのマイルストーン	3-4-9
4.10	トリリオンノード・エンジンの研究開発における実用化・事業化の見通し(株式会社図研)	3-4-9
4.10.1	概要	3-4-9
4.10.2	実用化・事業化への課題と対応策	3-4-10
4.10.3	実用化・事業化の体制	3-4-10

4.11 トリリオンノード・エンジンの研究開発における	
実用化・事業化の見通し(株式会社 SUSUBOX)	3-4-10
4.11.1 概要	3-4-10
4.11.2 実用化・事業化への課題と対応策	3-4-10
4.11.3 実用化・事業化の体制	3-4-10
4.11.4 市場規模と経済効果	3-4-11
4.11.5 ベンチマーク	3-4-11
4.11.6 事業化までのマイルストーン	3-4-11
4.12 高速ストレージクラスメモリを用いた	
極低消費電力ヘテロロジーニアス分散ストレージサーバシステムの研究開発における	
実用化・事業化の見通し(富士通株式会社、日本電気株式会社)	3-4-12
4.12.1 概要	3-4-12
4.13 先進 IoT サービスを実現する革新的超省エネルギー型ビッグデータ基盤の研究開発における	
実用化・事業化の見通し(株式会社日立製作所)	3-4-12
4.13.1 概要	3-4-12
4.13.2 実用化・事業化への課題と対応策	3-4-14
4.13.3 実用化・事業化の体制	3-4-15
4.13.4 市場規模と経済効果	3-4-17
4.13.5 ベンチマーク	3-4-17
4.13.6 事業化までのマイルストーン	3-4-18
4.14 省電力 AI エンジンによる人工知能プラットフォームにおける	
実用化・事業化の見通し(株式会社デジタルメディアプロフェSSIONAL)	3-4-19
4.14.1 概要	3-4-19
4.14.2 実用化・事業化への課題と対応策	3-4-19
4.14.3 実用化・事業化の体制	3-4-20
4.14.4 市場規模と経済効果	3-4-20
4.15 省電力 AI エンジンによる人工知能プラットフォームにおける	
実用化・事業化の見通し(日本電気株式会社)	3-4-21
4.15.1 概要	3-4-21
4.15.2 実用化・事業化への課題と対応策	3-4-22
4.15.3 実用化・事業化の体制	3-4-22
4.15.4 市場規模と経済効果	3-4-23
4.15.5 ベンチマーク	3-4-24
4.15.6 事業化までのマイルストーン	3-4-25
4.16 超高速・低消費電力ビッグデータ処理を実現・利活用する	
脳型推論集積システムの研究開発における実用化・事業化の見通し	
(ヌヴォトンテクノロジージャパン株式会社)	3-4-26
4.16.1 概要	3-4-26
4.16.2 実用化・事業化への課題と対応策	3-4-26
4.16.3 実用化・事業化の体制	3-4-26
4.16.4 市場規模と経済効果	3-4-26
4.16.5 ベンチマーク	3-4-27

4. 16. 6	事業化までのマイルストーン	3-4-27
4. 17	組合せ最適化処理に向けた革新的アニーリングマシンの研究開発における 実用化・事業化の見通し(株式会社日立製作所)	3-4-28
4. 17. 1	概要	3-4-28
4. 17. 2	実用化・事業化への課題と対応策	3-4-28
4. 17. 3	実用化・事業化の体制	3-4-28
4. 17. 4	市場規模と経済効果	3-4-28
4. 17. 5	ベンチマーク	3-4-28
4. 17. 6	事業化までのマイルストーン	3-4-29
4. 18	組合せ最適化処理に向けた革新的アニーリングマシンの研究開発における 実用化・事業化の見通し(産業技術総合研究所)	3-4-29
4. 18. 1	概要	3-4-29
4. 18. 2	実用化・事業化への課題と対応策	3-4-29
4. 18. 3	実用化・事業化の体制	3-4-29
4. 18. 4	ベンチマーク	3-4-29
4. 18. 5	事業化までのマイルストーン	3-4-29
4. 19	組合せ最適化処理に向けた革新的アニーリングマシンの研究開発における 実用化・事業化の見通し(理化学研究所)	3-4-30
4. 19. 1	概要	3-4-30
4. 19. 2	実用化・事業化への課題と対応策	3-4-30
4. 20	組合せ最適化処理に向けた革新的アニーリングマシンの研究開発における 実用化・事業化の見通し(理化学研究所)	3-4-30
4. 20. 1	概要	3-4-30
4. 20. 2	実用化・事業化への課題と対応策	3-4-30
4. 20. 3	実用化・事業化の体制	3-4-30
4. 20. 4	市場規模と経済効果	3-4-30
4. 20. 5	ベンチマーク	3-4-30
4. 20. 6	事業化までのマイルストーン	3-4-31
4. 21	組合せ最適化処理に向けた革新的アニーリングマシンの研究開発における 実用化・事業化の見通し(国立情報学研究所)	3-4-31
4. 21. 1	概要	3-4-31
4. 22	組合せ最適化処理に向けた革新的アニーリングマシンの研究開発における 実用化・事業化の見通し(早稲田大学)	3-4-31
4. 22. 1	概要	3-4-31
4. 22. 2	実用化・事業化への課題と対応策	3-4-31
4. 22. 3	実用化・事業化の体制	3-4-31
4. 22. 4	市場規模と経済効果	3-4-31
4. 22. 5	ベンチマーク	3-4-32
4. 22. 6	事業化までのマイルストーン	3-4-32
4. 23	高速ビジョンセンサネットワークによる実時間 IoT システムと応用技術開発における 実用化・事業化の見通し(株式会社エクスビジョン・日本電気株式会社・東京大学)	3-4-33
4. 23. 1	概要	3-4-33

4. 23. 2	実用化・事業化への課題と対応策	3-4-33
4. 23. 3	実用化・事業化の体制	3-4-34
4. 23. 4	市場規模と経済効果	3-4-34
4. 23. 5	ベンチマーク	3-4-36
4. 23. 6	事業化までのマイルストーン	3-4-37
4. 24	Field Intelligence 搭載型大面積分散 IoT プラットフォームの研究開発における 実用化・事業化の見通し(東京電力ホールディングス株式会社・東電設計株式会社・ 東洋インキ SC ホールディングス株式会社・双葉電子工業株式会社)	3-4-38
4. 24. 1	概要	3-4-38
4. 24. 2	実用化・事業化への課題と対応策	3-4-38
4. 24. 3	実用化・事業化の体制	3-4-39
4. 24. 4	市場規模と経済効果	3-4-40
4. 24. 5	ベンチマーク	3-4-40
4. 24. 6	事業化までのマイルストーン	3-4-41
4. 25	Sensor-to-Cloud Security ～ビッグデータを守る革新的 IoT セキュリティ基盤技術の研究開発における 実用化・事業化の見通し(三菱電機株式会社)	3-4-42
4. 25. 1	概要	3-4-42
4. 25. 2	実用化・事業化への課題と対応策	3-4-42
4. 25. 3	実用化・事業化の体制	3-4-42
4. 25. 4	市場規模と経済効果	3-4-42
4. 25. 5	ベンチマーク	3-4-43
4. 25. 6	事業化までのマイルストーン	3-4-43
4. 26	Sensor-to-Cloud Security ～ビッグデータを守る革新的 IoT セキュリティ基盤技術の研究開発における 実用化・事業化の見通し(電子商取引安全技術研究組合)	3-4-43
4. 26. 1	概要	3-4-43
4. 26. 2	実用化・事業化への課題と対応策	3-4-43
4. 26. 3	実用化・事業化の体制	3-4-43
4. 26. 4	市場規模と経済効果	3-4-44
4. 26. 5	ベンチマーク	3-4-44
4. 26. 6	事業化までのマイルストーン	3-4-44
4. 27	複製不可能デバイスを活用した IoT ハードウェアセキュリティ基盤の研究開発における 実用化・事業化の見通し(ヌヴォトンテクノロジージャパン株式会社)	3-4-46
4. 27. 1	概要	3-4-46
4. 27. 2	実用化・事業化への課題と対応策	3-4-46
4. 27. 3	実用化・事業化の体制	3-4-46
4. 27. 4	市場規模と経済効果	3-4-46
4. 27. 5	ベンチマーク	3-4-46
4. 27. 6	事業化までのマイルストーン	3-4-47
4. 28	複製不可能デバイスを活用した IoT ハードウェアセキュリティ基盤の研究開発における 実用化・事業化の見通し(産業技術総合研究所)	3-4-47

4. 28. 1 概要.....	3-4-47
4. 28. 2 実用化・事業化への課題と対応策.....	3-4-47
4. 28. 3 実用化・事業化の体制.....	3-4-48
4. 28. 4 市場規模と経済効果.....	3-4-48
4. 28. 5 ベンチマーク.....	3-4-48
4. 28. 6 事業化までのマイルストーン.....	3-4-48
4. 29 次世代産業用ネットワークを守る IoT セキュリティ基盤技術の研究開発における 実用化・事業化の見通し(株式会社 IIJ イノベーションインスティテュート).....	3-4-50
4. 29. 1 概要.....	3-4-50
4. 29. 2 実用化・事業化への課題と対応策.....	3-4-50
4. 29. 3 実用化・事業化の体制.....	3-4-50
4. 29. 4 市場規模と経済効果.....	3-4-51
4. 29. 5 ベンチマーク.....	3-4-51
4. 29. 6 事業化までのマイルストーン.....	3-4-52
4. 30 次世代産業用ネットワークを守る IoT セキュリティ基盤技術の研究開発における実用化・事業化の見通し (アラクサラネットワークス株式会社、共同研究：産業技術総合研究所).....	3-4-52
4. 30. 1 概要.....	3-4-52
4. 30. 2 実用化・事業化への課題と対応策.....	3-4-52
4. 30. 3 実用化・事業化の体制.....	3-4-53
4. 30. 4 市場規模と経済効果.....	3-4-54
4. 30. 5 ベンチマーク.....	3-4-54
4. 30. 6 事業化までのマイルストーン.....	3-4-55
4. 31 次世代産業用ネットワークを守る IoT セキュリティ基盤技術の研究開発における実用化・事業化の見通し (アラクサラネットワークス株式会社).....	3-4-55
4. 31. 1 概要.....	3-4-55
4. 31. 2 実用化・事業化への課題と対応策.....	3-4-55
4. 31. 3 実用化・事業化の体制.....	3-4-56
4. 31. 4 市場規模と経済効果.....	3-4-56
4. 31. 5 ベンチマーク.....	3-4-56
4. 31. 6 事業化までのマイルストーン.....	3-4-56
●特許論文等リスト(添付資料).....	3-添-1
◎研究開発テーマ 「超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発」.....	3-添-1
◎研究開発テーマ「超低消費電力データ収集システムの研究開発」.....	3-添-11
◎研究開発テーマ「トリリオンノード・エンジンの研究開発」.....	3-添-28
◎研究開発テーマ「高速ストレージクラスメモリを用いた 極低消費電力ヘテロロジーニアス分散ストレージサーバシステムの研究開発」.....	3-添-36
◎研究開発テーマ 「先進 IoT サービスを実現する革新的超省エネルギー型ビッグデータ基盤の研究開発」.....	3-添-50
◎研究開発テーマ「省電力 AI エンジンによる人工知能プラットフォーム」.....	3-添-53

◎研究開発テーマ「超高速・低消費電力ビッグデータ処理を実現・利活用する 脳型推論集積システムの研究開発」	3-添-56
◎研究開発テーマ「組合せ最適化処理に向けた革新的アニーリングマシンの研究開発」	3-添-78
◎研究開発テーマ「高速ビジョンセンサネットワークによる実時間IoTシステムと応用技術開発」	3-添-114
◎研究開発テーマ「Field Intelligence 搭載型大面積分散 IoT プラットフォームの研究開発」	3-添-117
◎研究開発テーマ「Sensor-to-Cloud Security ～ビッグデータを守る革新的 IoT セキュリティ基盤技術の研究開発」	3-添-119
◎研究開発テーマ「複製不可能デバイスを活用した IoT ハードウェアセキュリティ基盤の研究開発」	3-添-128
◎研究開発テーマ「次世代産業用ネットワークを守るIoTセキュリティ基盤技術の研究開発」	3-添-141

プロジェクト用語集

用語	説明
Actuation アプリ	本稿では、センシングのデータをもとにユーザの課題を解決するため実際に動作する装置やシステムのことを指す。
Additive Manufacturing	従来の材料を除去する切削加工に対して、3D プリンタのように材料を添加する形の工法を「アディティブ・マニュファクチャリング」と言い、短納期・低コストを可能とする。
AlexNet	Alex Krizhevsky たち(トロント大学の研究者)が提案した CNN の代表的なネットワークモデル。2012 年に開催された大規模画像認識のコンペ ILSVRC(ImageNet Large Scale Visual Recognition Challenge)で AlexNet が圧倒的な成績で優勝して以来、ディープラーニングの手法が画像認識での主役に躍り出た。
API	Application Programming Interface の略。ソフトウェアコンポーネント同士が互いに情報をやりとりするのに使用するインターフェースの仕様。
Arduino	広く用いられているマイコンボードの 1 つ。製品情報等は Web サイト https://www.arduino.cc/ から調べることができる。
ASAC	Application Specific Annealing Computer の略。本プロジェクトの研究開発における独自技術の名称。
AXI	Advanced eXtensible Interface の略。システム LSI 向けのオンチップ・バス規格。
BLE	Bluetooth Low Energy の略。低電力消費・低コスト化に特化した Bluetooth の規格であり、Bluetooth 4.0 で追加された。
BNN	Binarized Neural Network の略で、浮動小数点を使わない(2 値化)ニューラルネットワークの総称。一般的に BNN 化することにより、精度は多少落ちるもののメモリ使用率が劇的に少なくなるという特徴を持つ。このため、FPGA への実装などに用いられることが多い。
CNN	Convolutional Neural Network(畳み込みニューラルネットワーク)の略。十分なデータ量があれば機械が自動的にデータから特徴を抽出してくれる Deep Learning(深層学習)におけるアルゴリズムの 1 つ。元々、手書き文字認識のために研究が進んだという経緯もあり、画像認識に使われる事が多いが、自然言語処理では、感情分析やテキスト分類、翻訳などにも応用されるようになってきている。
CWB	CyberWorkBench の略。NEC が開発した、ASIC・FPGA 設計向け C 言語ベース高位合成ツールの製品名。C 言語からの高位合成と、C 言語レベルの機能・タイミングデバッグや形式検証を行える統合設計ツール群である。

用語	説明
DNN	Deep Neural Network の略。十分なデータ量があれば機械が自動的にデータから特徴を抽出してくれる Deep Learning(深層学習)におけるアルゴリズムの 1 つ。ニューラルネットワークは、脳にある神経細胞(ニューロン)とその繋がりを、入力層、出力層、隠れ層という3つの層で表現するが、DNN では非常に多くの隠れ層が組み合わさっており、情報の複雑さに対応する上で重要な役割を担っている。
DSP	Digital Signal Processor の略。積和演算の高速な処理に特化したマイクロプロセッサのこと。
FabLab	Fabrication Laboratory の略。FabLab は、多様な工作機械を備え、個人が自らの必要性や欲求に応じて、「ほぼあらゆるもの」をつくることを目標とした実験的な市民工房。
FPGA	Field-Programmable Gate Array の略で、購入者や設計者が、集積回路の機能を何度も繰り返して再構成できる半導体チップ。FPGA では、製造後であっても、外部から設計情報を書き込むことによって、任意の論理回路を構成することができる。
FPGA Shield for Arduino (FPGA2I)	AI に特化したメモリアーキテクチャを持ち、また、FPGA の書き換えによって AI アプリケーションの変更が可能で、本プロジェクトで開発した Arduino 用の AI アクセラレータ。Shield とは、Arduino 用の機能拡張基板を示す呼称である。
Fused Operation	Fused Operation(融合操作)は、NVMe コントローラにおいて 2 つの同様のメモリ操作命令を単一処理サイクルの中で連続実行できる機能のこと。
Github	GitHub は、GitHub 社(サンフランシスコ)によって管理されているソフトウェア開発のプラットフォーム。ここにソースコードをホスティングすることで複数人のソフトウェア開発者と協働してコードをレビューしたり、プロジェクトを管理しつつ開発を行うことができる。
GPU	Graphics Processing Unit の略。当初 CG の描画処理用途で開発されたプロセッサであるが、エンジニアや研究者が描画に必要な強力な並列演算能力が、科学技術演算を行うのに適していることに気づき、やがて機械学習やディープラーニングを用いた AI 開発に応用されるようになった。
Hadoop	データを複数のサーバに分散し、並列して処理するミドルウェア(ソフトウェア基盤)のことであり、Java ベースのオープンソースフレームワークとして、ビッグデータの格納と処理に使用される。
ISA	Instruction Set Architecture の略。マイクロプロセッサ(CPU/MPU)を動作させるための命令語の体系を意味する。
Khronos Group	アメリカの非営利団体。様々なプラットフォームやデバイスの上で動作する、並列計算やグラフィックス、メディア用アプリケーションプログラミングインタフェース(API)のロイヤリティーフリーでオープンな標準規格を作成することを目的としている技術コンソーシアムである。

用語	説明
KING グラフ	アニーリングマシンにおいて、解きたい問題のイジング変数間の結合を表現・処理するため採用している物理グラフの種類の一つ。他には、全結合グラフ、キメラグラフがある。
LbSS	本プロジェクトの研究開発における独自システム” Learning based Smart Sensing System”(超高効率データ抽出機能を有する学習型スマートセンシングシステム)の略。
LIDAR	Laser Imaging Detection and Ranging の略。光を用いたリモートセンシング技術の一つで、パルス状に発光するレーザー照射に対する散乱光を測定し、遠距離にある対象までの距離やその対象の性質を分析するもの。
LUT	Look-Up Table の略。FPGA の重要な構成要素であり、任意の真理値表の入力と出力の組み合わせから選んだ1つを実行する回路の呼称。
Max-Cut 問題	組合せ最適化問題の一つ。「グラフの頂点を 2 つのグループに分けるときに、グループ間の辺の本数(または辺の重みの合計)が最大になるようにするにはどのように分ければ良いか」を解く。
MEMS	Micro Electro Mechanical Systems(微小電気機械システム)の略。機械要素部品、センサ、アクチュエータ、電子回路を一つのシリコン基板、ガラス基板、有機材料などの上に微細加工技術によって集積化したデバイス。
NMEMS	ネットワーク用の小型センサーMEMS であって、ナノレベルの微細加工等が必要な MEMS の総称。
NoSQL	GAFA 等で使用されているデータベース技術の総称で、従来の常識だった SQL データベースとは異なる仕組みとコンセプトでビッグデータに対応。
NVMe	Non-Volatile Memory Express の略。PCI Express (PCIe) を通じて不揮発性ストレージメディアを接続するための、論理デバイスインターフェースの規格。
OpenCL	Open Computing Language の略。マルチコア CPU や GPU、Cell プロセッサ、DSP などによる異種混在の計算資源(ヘテロジニアス環境など)を利用した並列コンピューティングのためのクロスプラットフォームな API。
OpenGL	Open Graphics Library の略。グラフィックスハードウェア向けの 2 次元/3 次元コンピュータグラフィックスライブラリ。
Posit arithmetic	Posit という浮動小数点数の表現方式を使用し、マシンラーニングの計算をより簡単に実行して性能を改善することを可能とする演算方式。
PyQUBO	量子アニーリングマシン等のコンピュータで「組合せ最適化問題」を解く際に必要となる専門的な形式「QUBO (Quadratic Unconstrained Binary Optimization: 二次制約なし二値最適化)」を自動で構築する、ある特定領域の問題の解決に特化したプログラミング言語。
QUIP	QUnit/Interposer/Package-substrate の略。本プロジェクトの研究開発における独自技術の名称。

用語	説明
RAND	Resistive Analog Neuro Device の略。本プロジェクトの研究開発における独自技術の名称。不揮発性抵抗変化メモリー(ReRAM)と同じ金属／酸化物／金属積層構造からなり、電圧パルスを印加する等により、酸化物層を挟んだ金属電極間の抵抗が連続的に変わり、神経を模した機能を備えた電子デバイス。
Regime ビット	マシンラーニングの計算性能を改善する Posit の数値表現構造で取り入れられたビット列。
ReRAM	Resistive Random Access Memory(不揮発性抵抗変化メモリー)の略。金属／酸化物／金属積層構造からなり、酸化物層を挟んだ金属電極間に、電圧(電流)を印加することにより生じる不揮発な抵抗変化を利用したランダムアクセスメモリーのこと。
RF-SQUID	SQUID (Superconducting Quatum Interference Device: 超伝導量子干渉素子)は、超伝導における磁束の量子化を行うものである。SQUID はジョセフソン接合(JJ)と超伝導ループから構成され、ジョセフソン結合を 1 つだけ含むループを用いる方式を RF-SQUID (Radio Frequency SQUID)という。
RISC-V	RISC-V(リスク ファイブ)は、確立された縮小命令セットコンピュータ(RISC)の原則に基づいたオープン標準の命令セットアーキテクチャ。
SA	Simulated Annealing の略。金属の焼きなまし(Annealing)という物理現象にヒントを得て開発された組合せ最適化問題に有効なアルゴリズム。
SDK	Software Development Kit の略。あるシステムに対応したソフトウェアを開発するために必要なプログラムや文書などをひとまとめにしたパッケージのこと。
SFE 回路	スマートセンシングフロントエンド回路。学習結果を基にセンサを自動調整し効率的に測定を行う。
SNAP	Stanford Network Analysis Project の略。大規模なソーシャルネットワークと情報ネットワークの分析における研究の結果として、SNAP ライブラリが公開されている。
SoC	System on a Chip (システム・オン・チップ)の略。ある装置やシステムの動作に必要な機能のすべてを、一つの半導体チップに実装する方式。
SSHI 回路	SSHI (Synchronized Switch Harvesting on Inductor)制御手法に基づき圧電電荷を増幅する回路。
TSV	Through Silicon Via の略。半導体基板を貫通して形成する貫通電極(TSV)でチップ間を最短距離で接続する三次元高集積化技術により、高機能、高速動作の LSI 実現が可能となる。
ULP	Ultra Low Power の略。超低消費電力のこと。

用語	説明
Wi-SUN	Wireless Smart Utility Network の略。日本では特定小電力無線と呼ばれる 920MHz 帯で使用され、2.4GHz や 5GHz 帯を使用する Wi-Fi と比べると、通信速度は遅いものの、通信距離が長い、障害物にも強くて繋がり易い、低消費電力という利点がある無線通信規格。
イジングモデル	磁石などの磁性体の性質を表す統計力学上のモデルのこと。イジングモデルは、上向きまたは下向きの二つの状態をとるスピンから構成される。
インターポーザ	貫通電極によって表裏の回路の導通をとるために用いられる基板のこと。
バックスキヤッタ	本稿では、バックスキヤッタ通信を指す。電磁波(RF)の反射信号(バックスキヤッタ信号)を活用することにより、電力消費の大きな RF 回路無しでセンサ情報の発信を可能とする。
フリップチップ接続	実装基板上にチップを実装する方法の 1 つ。ベアチップ(半導体をチップに切り出したもの)を電氣的に接続する際、ワイヤ・ボンディングのようにワイヤによって接続するのではなく、チップを反転(フリップ)してアレイ状に並んだバンプと呼ばれる突起状の端子によって接続する。

1. 事業の位置付け・必要性について

1.1 事業実施の背景

様々な物がインターネットを通じて繋がることにより新たなサービスやビジネスモデルを生み出す IoT(Internet of Things) 社会が現在、進展しつつある。今後モノがインターネットに繋がり、人の手を介さずに『サイバー空間』に情報を発信し、情報処理した結果が『実世界』の動きを制御する CPS(Cyber Physical System)の進展により、製造・産業、物流・小売、交通、社会インフラ、医療・ヘルスケア等、広範な分野において技術革新とこれまでに無い新たな価値を生み出し、産業社会の構造を大きく変える可能性がある。また、特に、製造業の国際競争力の維持・向上、少子高齢化・労働力不足、地球環境問題・エネルギー制約、社会インフラの維持・強化、地域経済活性化等、我が国における社会課題の解決への有効なアプローチとしても期待されている。

他方で、IoT 技術が社会のあらゆる分野に実装されることで、インターネットに繋がる機器は大幅に増大し、これまでデジタル化されていなかったデータがネットワークに加速度的に流入することで、情報の収集・蓄積、流通、解析、制御等のあらゆるプロセスにおいて機器が消費する電力が大幅に増大することが見込まれています。民間の試算では、世界で IoT でつながる機器の台数が 2025 年には 416 億台(2020 年との比較で約 1.5 倍)に達し、流通するデータ量も年間 79.4 兆 G バイト(2020 年との比較で約 4 倍)になると予測され、これに伴い機器の消費電力は増大していく。このため IoT 社会の実現を支える情報通信機器の省エネ化とシステム全体としての効率化が求められている。

また、その市場規模は産業用 IoT の世界市場においてだけでも 2025 年段階で 1106 億ドル(2020 年との比較で約 1.5 倍)に達するとの民間予測があり、経済効果においては IoT 技術の適用先と効果が非常に多岐の分野にわたるため、全体で 2025 年に 3.9~11.1 兆ドルに及ぶと試算されている。今後、日本が国際競争力を強化し、更なる成長を図るためには、IoT によるデータ駆動社会において予測される諸課題を世界に先駆けて解決し、社会実装を進め有効性を示していくことが極めて重要である。



図 3-3.1.1-1 IoT が実現する CPS(Cyber Physical System)

1.2 政策的位置づけ

政府においては、「日本再興戦略」改定 2015(2015 年 6 月 30 日閣議決定)において、IoT・ビッグデータ・人工知能時代の到来により、ビジネスや社会の在り方そのものを根底から揺るがす「第四次産業革命」とも呼ぶべき大変革が進みつつあり、未来の幅広い分野における産業創造や社会変革に対応するため、新たな時代を支える共通基盤技術(IoT、ビッグデータ解析、人工知能、センサー等)に関して研究開発等を実施することが期待されるとしている。また、「日本再興戦略」改定 2015 を受けて、2015 年 10 月に IoT 推進コンソーシアムが設置され、官民共同で IoT を活用した未来への投資を促すべく、新たなビジネスモデルの創出、IoT 推進のための技術開発・実証に係る、規制改革等の提言等の取組が推進されている。

さらに、2015 年 6 月に閣議決定された「科学技術イノベーション総合戦略 2015」においても、「現在発展しつつある個別のシステムが更に高度化し分野や地域を超えて結び付き、あらゆるものがネットワーク化されることにより、必要なもの・こと(サービス)を、必要な人に、必要な時に、必要なだけ提供でき、社会の様々なニーズに対し、きめ細やかに、かつ、効率良く対応できる「超スマート社会」ともいうべき社会が向かう方向性と考えられる」とした上で、「超スマート社会」の実現に向け、様々な分野での新たなビジネス創出において鍵となる共通基盤技術(例:IoT、ビッグデータ解析、AI、サイバーセキュリティ、センサー等)及び様々な事業やサービスに係る「システム化」の推進・高度化及びそれらの統合が重要であり、我が国の強み・弱み等を勘案し、関係府省の連携の下で戦略的に研究開発を推進することが期待されている。また、我が国が強みとする要素技術を強力に磨き、これを IoT の構成要素として組み込んだ社会経済システムから得られるビッグデータに対し AI 等の情報処理技術を適用し新たな価値を創造する仕組みを作り、国際競争力強化や生産性の向上を図り、持続的な社会基盤づくりにつなげていくことの重要性が指摘されている。

また、総合科学技術・イノベーション会議が策定に向けて検討を行ってきた 2016～20 年度の第 5 期科学技術基本計画について 2016 年 1 月に閣議決定されたが、ここでも超スマート社会サービスプラットフォームの構築に必要な技術のうち、特に国として速やかな強化を図る技術として、デバイス技術、エッジコンピューティング、ビッグデータ解析技術、AI技術、ネットワーク技術、サイバーセキュリティ技術、IoT システム構築技術等の IoT 関連の基盤技術が挙げられている。

また、本研究開発項目の開始後においても、2018 年 6 月閣議決定した「未来投資戦略 2018」ではデータ駆動型社会の基盤システム・技術への投資促進の具体的施策の一つとして IoT 共通基盤技術の確立が挙げられ、また、2019 年 6 月に IT 総合戦略本部が公表した「デジタル時代の新たなIT政策大綱」では、今後の IT 政策のひとつとして IoT 機器のセキュリティ対策の必要性が提示されている。さらに、2016 年 12 月に施行された「官民データ活用推進基本法(平成 28 年法律第 103 号)」では、我が国において官民データ活用に関する技術力を自立的に保持することの重要性を考慮し、国は AI や IoT、クラウドサービスをはじめとした先端技術の研究開発・実証推進・成果普及に向けた必要な措置を講ずることとされているところである。

1.3 アウトカム効果

本研究開発項目では、世界最先端の IoT 社会の実現のために不可欠となる横断的基盤技術(大量なデータの収集・蓄積・解析・セキュリティ等)の研究開発を幅広く実施するとともに、各基盤技術のシステム化に係る研究開発を一体的に推進する。これにより、次世代の IoT 社会を支える横断的基盤技術を幅広く強固なものにするとともに、IoT を活用した機器・システム、サービスの既存市場のシェア拡大と IoT 技術が適用されていなかった分野での新たなビジネスモデル・サービスを実現することで新規市場の創出を目指す。

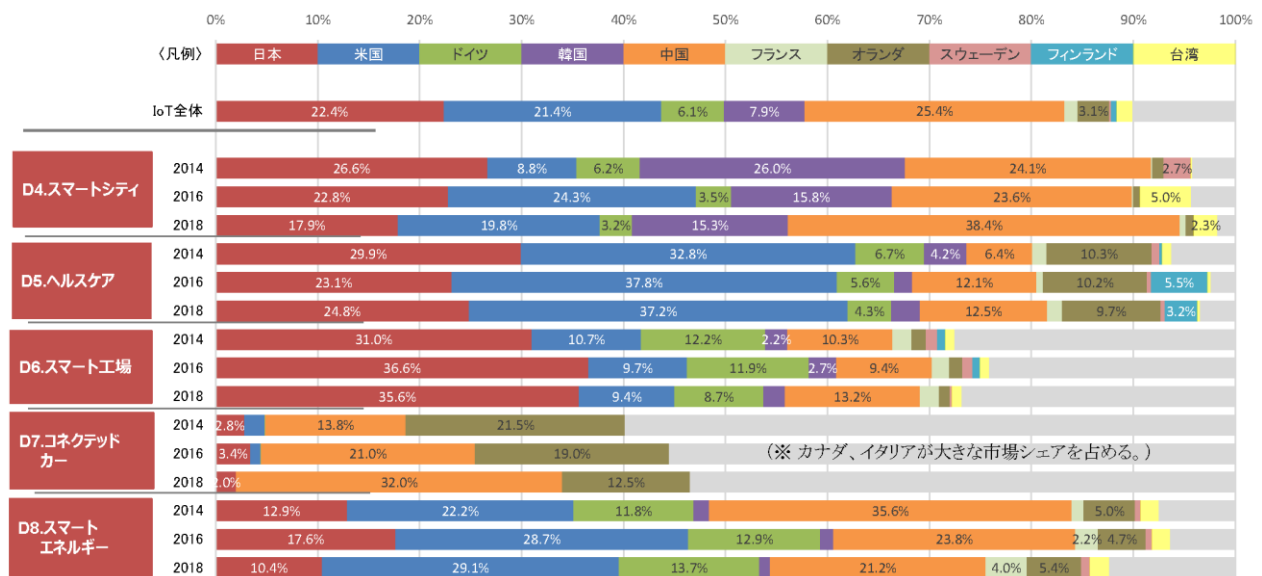
IoT が進展した社会に本事業により生まれた成果が広く実装されることにより、社会全体の生産性と効率性が最大限に向上し、2030 年時点における CO₂ 削減効果は、本研究開発項目全体で年約 1300 万トンが見込まれる。

1.4 国際的なポジション

我が国は IoT に関連する技術分野において、センサー、エッジ(端末デバイス)処理、メモリ・ストレージ、エネルギー(電池、環境発電・給電技術等)、材料、画像映像解析、大規模データ処理、アクチュエーター等に優位性の高いシーズ技術を有している。

経済産業省・国立研究開発法人新エネルギー・産業技術総合開発機構(以下「NEDO」という。)においても「低炭素社会を実現する超低電圧デバイス」(2010～2014)、「次世代プリントエレクトロニクス材料・プロセス基盤技術開発」(2010～2018)、「ノーマリーオフコンピューティング基盤技術開発」(2011～2015)、「IT 融合による新社会システムの開発・実証プロジェクト」(2012～2015)、「次世代スマートデバイス開発プロジェクト」(2013～2017)、「超低消費電力型光エレクトロニクス実装システム技術開発」(2013～2021)、「次世代半導体微細加工・評価基盤技術の開発(EUV)」(2010～2015)、「クリーンデバイス社会実装推進事業」(2014～2016)、「戦略的イノベーション創造プログラム(SIP)／重要インフラ等におけるサイバーセキュリティの確保」(2015～2019)等のプロジェクトが実施され、関連する低消費電力のデバイスやコンピューティング技術の開発、社会実装のための事業等を推進してきたところである。

一方、我が国の IoT 国際競争力の推移は図 3-3.1.1-1 のとおりである。足元においては、日本がスマート工場分野において世界トップシェアを占めるほか、全般的に高い又は一定の市場シェアを占めている状況にあるものの、激しい国際競争に晒されていることも読み取れる。



(出典:総務省「IoT 国際競争力指標(2018 年実績)」2020 年 3 月公表)

図 3-3.1.1-1 IoT 各分野の国・地域別市場シェアの推移

このような現況に対し、我が国が 2030 年代に目指すべき将来像として、我が国特有の強みである「多様で活用可能性の高いリアルデータの蓄積(現場や市場で起こっていることを丁寧に拾い上げる力)」「モノの強さ(先進技術をいち早く取り込み、ハードとソフトの融合などのモノを刷新し続ける力)」「グローバルに見た社会課題の先進性・大きさ」といった3つの特性を活かし、モノの強みの活用と課題解決の2つのアプローチを取りながら、図 3-3.1.1-1 において CPS として

掲出した「リアルデータの利活用サイクル」の創出、「リアルデータプラットフォーム」としての具現化・発展が提唱されているところである。

1.5 海外状況のまとめ

海外では IoT 分野において政府資金投入による大型プロジェクトが多数実施されている。例えば、欧州では「AUTONOMICS for Industry 4.0」(ドイツ、2013～2017)、「Smart Service World I」(ドイツ、2016～2019)、「Smart Service World II」(ドイツ、2018～2021)、「Internet of Things and Platforms for Connected Smart Objects」(欧州委員会、2016～2019)、「Large Scale Pilots」(欧州委員会、2017～2020)、「IoTUK」(英国、2015～2018)等のプロジェクトが実施され、製造プロセスにおけるエネルギーの削減や原料の消費における効率化および環境負荷の軽減、IoT による革新的な支援サービスを促進するための技術開発、業界横断型のソリューション開発、スマート製品向けプラットフォームのエコシステム構築、実社会での IoT の導入に向けた大規模なパイロット試験、産業分野および公共分野における IoT 技術やサービスの利活用推進等が行われている。また、米国では「Cyber-Physical Systems」(NSF、2009～)、「Big Data R&D Initiative」(NSF/NIH/DOD/DOE/DARPA/USGS、2012～2016)、「SMART AMERICA Challenge」(White House、2013～2014)、「Global City Teams Challenge」(NIST、2014～)、「Digital Manufacturing and Design Innovation Institute/MxD」(DoD、2014～)等のプロジェクトが実施され、科学、基盤技術の研究開発支援から BigData から知見を引出す技術開発、Smart Manufacturing、Smart City 等の実証、デジタル製造設計によるコスト削減のための開発等が行われている。また、中国では「中国製造 2025」(国務院、2015～2025)が実施されており、情報化と産業化の融合をその理念とし、スマート製造・グリーン製造を目標に推進されている。加えて、各国においては要素技術の研究開発に係るプロジェクトも実施されている。

これらの動きと相まって、ドイツの Industrie 4.0 においては 関係企業・団体等を構成員としたコンソーシアムが立ち上げられるとともに大手企業が旗振り役となり中小企業を含む産学官の垂直連携・水平連携 体制の構築が推進され、米国においては製造・IT 分野における企業が多数参画し、民間主導で業界をまたいで垂直・水平 連携 した IIC(Industrial Internet Consortium) が 2014 年に設立される等、垂直・水平連携 により製造業全体の生産性向上、製造と IT 技術の融合による新市場・新ビジネス創出のための取組、標準化に向けた取組等が行われている。この他、欧米における製造・IT 分野における多数の企業等においても独自の取組が進められている。

欧米は、IoT に関連する技術分野において、ユーザビリティ(インターフェース)、クラウド処理、コンピューティングアーキテクチャ、セキュリティディ/ペンダビリティ、ソフトウェア(プライバシー、データ形式標準化を含む)、垂直・水平連携等に強みを有し、上記のような各国の政府及び民間における取組みにより強化しつつあり、各国における開発競争が繰り広げられている。

1.6 NEDO が関与する意義

社会全体の生産性と効率性の最大限の向上が期待される IoT 推進のため、日本が強みを持つハードウェア技術に、組み込み、ソフトウェア等の技術を組み合わせ、データ収集システム、データストレージシステム、データ解析システム、セキュリティ技術といった IoT の基盤となる横断的な共通基盤技術を確立することは、産業競争力強化とエネルギー利用効率の向上が広く期待されることから、我が国全体として重要な事業である。

また、このような各分野へ展開可能な共通技術基盤は、個別分野の技術開発を行っている民間単独では実施が困難なため、産官学の事業者が互いのノウハウなどを持ち寄り、協調して研

究開発を行うことが必要であり、さらに実証推進においても様々な国の関与が必要と考えられることから、共通基盤技術として NEDO が実施すべきものである。

1.7 今回の事業の位置づけ

上記を踏まえ、本研究開発項目では、今後の IoT 推進において必要不可欠となる分野横断的な共通基盤について、従来に比べて格段に省エネルギーで高度なデータ利活用を可能とする次世代技術を産学官の連携体制で開発する。

具体的には低消費電力なデータ収集システム、データストレージシステム、データ解析システム、セキュリティの4分野に関し、横断的かつ具体的な用途やシステムを想定した、実用化への道筋をつけうる革新的な次世代の基盤技術の技術開発、及び、それらを統合して最適にデータ処理・制御を行う革新的な統合システム化技術やプラットフォーム基盤技術、実装技術等の研究開発を行うものである。

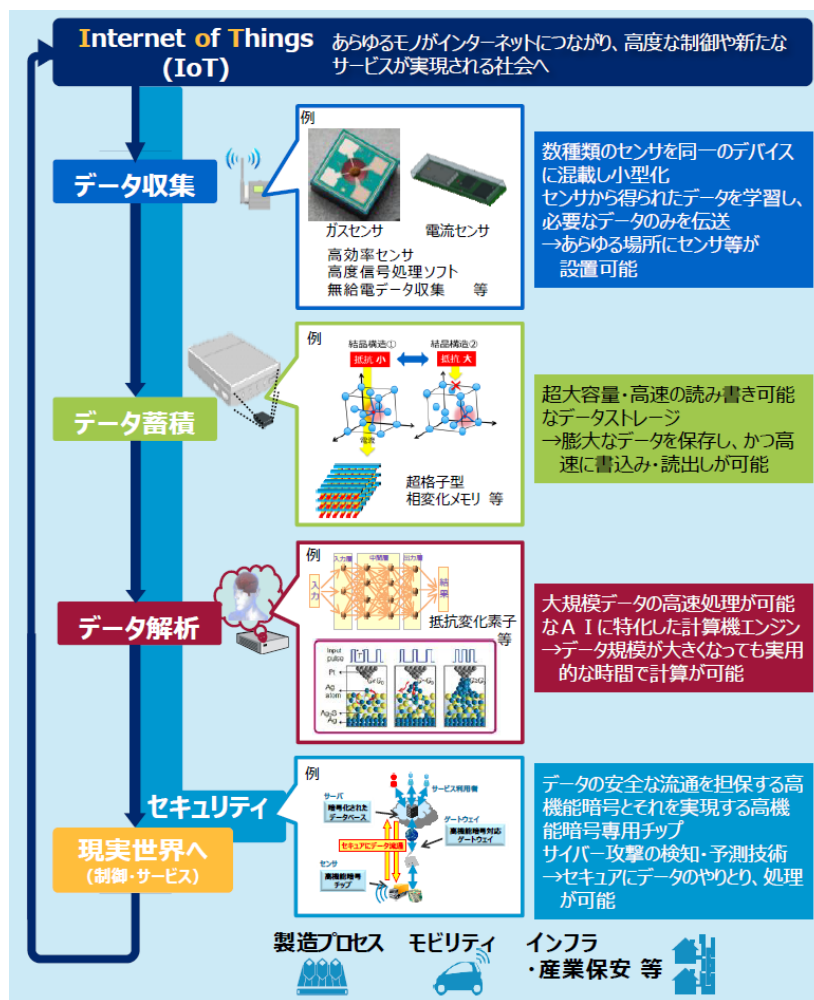


図 3-3.1.1-1 「高度な IoT 社会を実現する横断的技術開発」の事業イメージ

2. 研究開発マネジメントについて

2.1 事業の目的

本研究開発項目では、新たなサービスやビジネスモデルを生み出し、産業社会構造の革新を推進すべく、世界最先端の IoT 社会の実現のために不可欠となる横断的基盤技術(大量なデータの収集・蓄積・解析・セキュリティの研究開発を幅広く実施するとともに、各基盤技術のシステム化に係る研究開発を一体的に推進し、成果の社会実装を進める。これにより社会全体の生産性と効率性を最大限向上させた社会を実現し、我が国全体の産業競争力強化とエネルギー利用効率向上を強力に推進することを目的とする。

2.2 研究開発目標と根拠

研究開発項目全体としては、データ収集・蓄積・解析・セキュリティの 4 分野において、横断的な次世代の基盤技術、あるいは、それらを統合するシステム化技術等を研究開発し、システムレベルで確立すること、つまり、開発成果を組み込んだシステムレベルでの試作を行い、想定用途やシステムにおける実用性を検証すること等を、技術レベルに係る最終目標(2020 年度末)指針として設定している。

また、エネルギー効率に係る最終目標(2020 年度末)指針の設定は、IoT 社会の実現を支える情報通信機器の省エネ化及びシステム全体としての効率化を図るため、事業終了時点で想定用途やシステムにおいて求められると予測される諸性能を満たすことを前提に、事業開始時に広く普及している技術と比較して、エネルギー消費効率あるいは電力効率(単位電力あたり性能)が 10 倍以上にすることである。

本研究開発項目では、2020 年 8 月時点で合計 13 のテーマ(データ収集分野:3 テーマ、蓄積分野:2 テーマ、解析分野:5 テーマ、セキュリティ分野:3 テーマ)を実施しており、それぞれの目標等の詳細は表 3-3.1.1-1 の通りである。

表 3-3.1.1-1 研究開発テーマ一覧

分野	事業形態	研究開発テーマ	研究開発責任者	目標	根拠
収集	委託	超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発	東京都市大学教授 藤田 博之	工場等において、生産効率・経営効率向上を実現する IoT システムの普及を目指し、多様な設備に対してセンシング方法を自動で学習、その学習結果を反映し、温度分布やにおいてデータを効率よく収集するセンシングシステムを研究開発する。 本システムにより、環境発電で収集可能な有価情報量を従来の 100 倍にする。	<ul style="list-style-type: none"> ・「スマートセンサモジュール(ガス、赤外線アレー)の開発」、 「連続的に高出力可能な自立電源の開発」、及び「スマートセンシングフロントエンド回路の開発」により、コンセントレータから動的センシング制御可能な無給電センサ端末(スマートセンサ端末)を実現。 ・スマートセンサ端末から超高効率に必要なデータだけの収集を行える「学習型スマートコンセントレータ」を開発。
	助成	トリリオンノード・エンジンの研究開発	東京大学名誉教授 桜井 貴康	2015 年比、①消費電力 1/10、②体積 1/100、③様々な用途向けにシステムの構成要素を工場外で簡便に変更できるプラットフォーム技術を研究開発する。 さらに、オープン・プラットフォームの研究開発や普及を推進する。	<ul style="list-style-type: none"> ・リーフと呼ぶ 20mm×20mm 程度の機能モジュール基板(センサリーフ、BLE リーフ、マイコンリーフ等)のフレキシブルな組合せを行うプラットフォーム・アーキテクチャを実現。 ・具体的なプラットフォーム技術として、簡便かつ小型な基板接続も含めたハードウェア小型実装技術技術、ハードウェア・ソフトウェア両面からの低消費電力化技術を研究開発。 ・オープンイノベーション推進の場としての「トリリオンノード研究会」を開設。
	助成	超低消費電力データ収集システムの研究開発	DSPC プロジェクトマネージャー 勝村 英則	CPSの社会実装において、運用・導入コストの大幅な低減が可能なデータ収集システムを研究開発する。 具体的には、電池交換不要で継続動作が可能なシステムを実現する。	<ul style="list-style-type: none"> ・センサシステムの消費電力 1/10 化の研究開発。 ・環境発電電源システムの発電効率 10 倍化の研究開発。 ・機能あたり占有体積を 1/10 以下とする高密度モジュール実装技術の研究開発。 ・さらに、上記を組み合わせることで、センサモジュールの小型化・自立電源化、及びそのモジュールを活用した超低消費電力なデータ収集システムを実現。

分野	事業形態	研究開発テーマ	研究開発責任者	目標	根拠
蓄積	委託	高速ストレージクラスメモリを用いた極低消費電力ヘテロジニアス分散ストレージサーバシステムの研究開発	東京大学 教授 竹内 健	異種メモリで構成される超高速かつ低電力な分散ストレージサーバシステムを研究開発する。 現在最速と考えられている All-Flash のストレージシステムに比べて、性能 10 倍、消費電力 1/10 を達成する。	<ul style="list-style-type: none"> ・特性の異なるメモリやストレージを高速ネットワーク上で組み合わせ、高性能、不揮発性、大容量といったそれぞれの利点を同時に得られる分散ストレージ構成の実現。 ・CPU、メインメモリ、ストレージ間のデータ移動を最小化する新アーキテクチャの確立。 ・集中処理から分散処理へという水平方向のアプローチ。
	助成	先進 IoT サービスを実現する革新的超省エネルギー型ビッグデータ基盤の研究開発	日立製作所 本部長 原 憲宏	「非順序型実行原理」(東京大学発の独自のソフトウェア実行原理)に基づき、従来技術と比べて飛躍的に高いエネルギー効率性を有する「超省エネルギー型ビッグデータ基盤」を実現する。 また、ビッグデータの利活用による先進的な IoT サービスを用いた実証実験を行い、有効性を明らかにする。	<ul style="list-style-type: none"> ・非順序型実行原理に基づく超省エネルギー型データベースエンジンの構成法の確立。 ・超省エネルギー型ビッグデータ基盤に於ける超精密性能・消費電力モデルの構築と高度制御手法を確立。
解析	委託	超高速・低消費電力ビッグデータ処理を実現・利活用する脳型推論集積システムの研究開発	産総研 総括研究主幹 秋永 広幸	脳型情報処理回路を搭載した AI 半導体を、消費エネルギーを 1/100 に低減できるアナログ型抵抗変化素子を集積することによって実現する。 さらに、この技術の普及促進やユーザーとの価値共創を目指したオープンイノベーションを推進する。	<ul style="list-style-type: none"> ・横断的基盤技術の実用化開発として、アナログ抵抗変化を用いた AI デバイス (RAND: Resistive Analog Neuro Device) を研究開発。 ・さらに将来的な革新的基盤技術として、In-situ オンライン学習を行う試行錯誤エンジンを研究開発。 ・オープンイノベーション推進のため、人材育成スクールを開催、および、研究開発環境プラットフォームを構築・公開運用。
	委託	組合せ最適化処理に向けた革新的アニーリングマシンの研究開発	日立製作所 主任研究員 山岡 雅直	IoT 社会において益々重要となる組合せ最適化問題を、従来の 1000 倍以上の高エネルギー効率で処理する「アニーリングマシン」の基盤技術を確立する。	<ul style="list-style-type: none"> ・半導体の特長を活かし使いやすさを重視した CMOS アニーリングマシンについて、規模をスケールさせる方式を研究開発。 ・量子効果により精度の高い処理が可能な超伝導量子アニーリングマシン方式の研究開発を行い、大規模化の可能性を動作実証にて確認。 ・実社会応用するために必要不可欠なアニーリングマシンのポテンシャル性能を引き出すチューニングの数理基盤技術を研究開発。

分野	事業形態	研究開発テーマ	研究開発責任者	目標	根拠
解析 (続き)	委託	高速ビジョンセンサネットワークによる実時間 IoT システムと応用技術開発	東京大学 教授 石川 正俊	生産現場への導入を目指して、工場等における検査・FAを対象に、従来のカメラを用いた IoT・AI に比し、処理・制御速度が 30 倍となる、リアルタイム・高速な IoT システムを実現する。	<ul style="list-style-type: none"> ・カメラのネットワーク化(同期)と高速フィードバックを可能にするシステムアーキテクチャを研究開発。 ・高速ビジョンのためのプラットフォームを研究開発。 ・さらに、応用技術として、高速検査・センサフュージョン・作業支援に関しても研究開発。
	助成	Field Intelligence 搭載型大面積分散 IoT プラットフォームの研究開発	大阪大学 教授 関谷 毅	エッジノードでの状態判断人工知能“Field Intelligence”を搭載した大面積分散 IoT プラットフォーム基盤技術の研究開発により、省電力化(1/10 以下)、情報処理の高効率化(10 倍)を実現する次世代構造物ヘルスケア技術を確立する。	<ul style="list-style-type: none"> ・長期信頼性と安定性を兼ね備えた炭素技術をベースとする「低消費・高効率電力配分システム」、「安定通信システム」、「面計測システム」を統合した、シート状の大面積分散型 IoT プラットフォームを研究開発。 ・ノイズの多い環境下においても有効に機能させるため、その場(Field=エッジノード)において「状態判断・診断知能」、「信号/ノイズ識別」等が可能な人工知能を活用してデータトラフィックを最小限に抑え、加えて、状態計測、状態認知、信号伝送を超間欠動作にて行うことなどにより電力消費低減を実現。
	助成	省電力 AI エンジンによる人工知能プラットフォーム	DMP 常務取締役フェロー 大淵 栄作	人工知能による高度なデータ処理の実現と、これに必要な消費電力の低減が IoT における差し迫った課題となっているため、10 倍の電力性能比を実現すべくエッジにおける人工知能処理の共通基盤技術を確立し、推論処理の省電力・省スペース化と実時間対応を実現する。	<ul style="list-style-type: none"> ・既存のソフトウェアを活用しつつも AI アルゴリズムを専用ハードウェア化した高効率な GPU ベースのエッジ AI 推論エンジンを研究開発。 ・電力・時間制約に対応した推論ロジック高位合成技術を研究開発。
セキュリティ	委託	Sensor-to-Cloud Security~ビッグデータを守る革新的 IoT セキュリティ基盤技術の研究開発	横浜国立大学 教授 松本 勉	IoT における計測、通信、蓄積、処理、制御、利用、保守管理の全ての側面でセキュリティを適切かつフレキシブルに実現でき、エネルギー効率に優れた技術を実現する。	<ul style="list-style-type: none"> ・データの計測および制御に伴う「計測セキュリティ」について、保証スキームの社会実装を目指し、評価技術・強化技術を研究開発。 ・大規模でセキュアな秘匿検索を、最先端ハードウェアにより、超高速・超低エネルギーで現実化し、かつ、IoT のセキュリティ管理の抜本的効率化を図るために、「高機能暗号(秘匿検索・属性ベース暗号・集約署名など)」を研究開発。

分野	事業形態	研究開発テーマ	研究開発責任者	目標	根拠
セキュリティ (続き)	委託	複製不可能デバイスを活用したIoTハードウェアセキュリティ基盤の研究開発	立命館大学 教授 藤野 毅	「IoT 末端系のハードウェアセキュリティ」に対して、機器の真正性・データの完全性や機密性を「物理複製不可能デバイス PUF」を用いることで飛躍的に向上させるための基盤技術を確立する。	<ul style="list-style-type: none"> ・新型 PUF 技術として「リコンフィグ型 PUF」、「カラーイメージセンサ PUF」、「印刷フレキシブル PUF」を開発し、それぞれ従来 PUF と比較して 10^N 倍(ある試算条件では $N=60$)の鍵攻撃コスト、従来不可能であったセンサデバイスへのセキュリティ機能付与、多用途なフレキシブルデバイスへの低コストセキュリティ機能搭載を実現。 ・PUF 技術が産業界で広く使われるよう、PUF の評価基準ならびに評価手順を ISO/IEC で国際標準化。
	助成	次世代産業用ネットワークを守るIoTセキュリティ基盤技術の研究開発	アラクサネットワークス 担当部長 新 善文	既設の産業用 IT/IoT ネットワークのセキュリティ強化に関し、コンピュータウィルスの蔓延等を防止する効果的な手段を提供するとともに、モニタリングにより感染や故障などの異常を従来の 10 倍以上の速度で検知可能とするセキュリティシステムを実現する。	<ul style="list-style-type: none"> ・既設の産業用 IT/IoT 機器自身でのセキュリティ対策は困難であるため、既設ネットワークにおいて管理用ソフトウェアと産業用セキュリティスイッチへの置き換えだけでセキュリティ強化が可能とすべく、サービス、制御ソフトウェア、ネットワーク機器の連携によるセキュリティ統合システム方式を研究開発。

2.3 研究開発スケジュール

研究開発スケジュールを図 3-3.1.1-1 に示す。

前半 3 年間の要素技術開発は、2030 年時点において高度な技術が浸透した社会を実現するために必要となる革新的基盤技術の確立を行うフェーズである。

具体的には低消費電力な データ収集システム(高速処理、知的処理、小型化、低コスト化等)、データストレージシステム(大量データ・高速処理等)、データ解析システム(人工知能、高速処理、知的処理、エッジ・ミドル・クラウド処理の最適化等)、セキュリティ(データ保護技術、攻撃の検知技術、脆弱性対処技術等の横断的基盤技術について、我が国と世界の状況に鑑み、また、具体的な用途やシステムをも想定し、実用化への道筋をつけうるハイリスクな要素技術の研究開発を委託事業として実施した。

後半 2 年間の応用開発(システム化)および個別用途向け実用化開発は、研究開発事業の出口に向け、実用化・事業化の目途を確実にするフェーズである。

具体的には、前述の要素技術開発を受け継ぎ、垂直・水平連携等の体制により複数の要素技術(必ずしも全て新規開発とは限らない)を統合するシステム化等について依然としてリスクを伴う研究開発を行う委託事業、もしくは、個別の用途に向けてユーザー側と連携し、開発・実証する等、技術の社会実装を進めるための実用化研究開発を行う助成事業を実施している。

各研究開発テーマの後半 2 年間について、委託事業として推進するのが適当か、助成事業として推進するのが適当かの判断は、2018 年 9 月に開催したステージゲート審査会にて行った。

	2016年度	2017年度	2018年度	2019年度	2020年度
基盤技術開発 (委託)	要素技術開発	要素技術開発	要素技術開発	応用開発(システム化)	応用開発(システム化)
		要素技術開発	要素技術開発	応用開発(システム化)	応用開発(システム化)
実用化研究 (助成)			ステージゲート	個別用途向け実用化開発	個別用途向け実用化開発

図 3-3.1.1-1 研究開発スケジュール

2.4 プロジェクト費用

2016年度から5年間のプロジェクト費用は、表3-3.1.1-1の通りである。2016年度～2019年度は執行ベースの金額であり、2020年度は契約ベースの金額としている。

表3-3.1.1-1 プロジェクト費用 [単位:百万円(四捨五入)]

		2016年度	2017年度	2018年度	2019年度	2020年度	
委託	収集分野	952	970	995	190	190	
	蓄積分野	754	748	841	109	109	
	解析分野	638	1,490	1,359	898	574	
	セキュリティ分野	401	530	763	442	476	
助成	収集分野	総事業費	—	—	—	323	319
		NEDO 負担	—	—	—	237	231
	蓄積分野	総事業費	—	—	—	299	279
		NEDO 負担	—	—	—	224	209
	解析分野	総事業費	—	—	—	274	267
		NEDO 負担	—	—	—	176	172
	セキュリティ分野	総事業費	—	—	—	98	98
		NEDO 負担	—	—	—	68	68
その他(先導研究*)		17	38	—	—	—	
合計	総事業費	2,762 (確定額)	3,776 (確定額)	3,957 (確定額)	2,633 (確定額)	2,312 (契約額)	
	NEDO 負担	2,762 (確定額)	3,776 (確定額)	3,957 (確定額)	2,344 (確定額)	2,029 (契約額)	

(*) 2016年度:「広域エネルギー制御の革新的セキュリティ基盤の研究開発」(制御システムセキュリティセンター・東北大学・電気通信大学)
 2017年度:「実社会ビッグデータ処理基盤を実現する大規模データセンター構築・運用技術の研究開発」(さくらインターネット・産総研)
 2017年度:「ノイズレス GI 型プラスチック光ファイバによる超高速 IoT 社会の実現」(慶應義塾大学)

2.5 マネジメント体制

本研究開発項目では、技術的成果及び政策的効果の最大化、産業社会への還元等を目指し、プロジェクト全体の企画・推進・管理を行うためにプロジェクトマネージャー(以下 PM という)およびサブ・プロジェクトマネージャー(以下 SPM という)を設置した。

加えて、効率的な研究開発の推進を図る観点から各実施者の研究開発能力を最大限に引き出し、性格の異なる各研究機関のベクトルを束ねるため、当事業には NEDO が指名する研究開発責任者(プロジェクトリーダー、以下 PL という)を設置し、各実施者はプロジェクトリーダーの下で研究開発を実施する体制をとっている。

PL は、プロジェクトをより効率的かつ効果的に遂行するために、プロジェクトの技術目標等の達成に向けた取り組み、研究開発の進捗状況の把握、プロジェクトの実施体制の構築・改変及び事業者間等の予算配分に係る助言、プロジェクトの成果の評価等に係る業務の全部又は一部について、月1回のペースで開催している PL 月例会議を通じて PM/SPM と緊密な連携を図っている。

また、研究開発スケジュールの節目のタイミングで、PL と事業者間の意思疎通を深める直接対話の取り組みも行っている。まず、研究開発が始まるタイミングの2016年7月(初回公募の採択決定直後)と2017年8月(追加公募採択の契約手続き直後)の「キックオフ会議」では、全事業者参加の集合形式にて、本研究開発項目全体の方向性について共通認識を形成すべく意見交換を行った。

次に、研究開発前半フェーズ「要素技術開発」の最終年度(図 3-3.1.1-1 参照)である 2018 年度の 5 月に、全テーマ合計で 2 日間の「PL 進捗確認会議」を開催し、研究開発テーマ毎に PL と事業者が直接議論する場を持ち、問題点のあぶり出しと共有を図った。

さらに、研究開発のフェーズが「要素技術開発」から「応用開発(システム化)および個別用途向け実用化開発」へ移行した 2019 年度の 7 月～8 月には、PL が全テーマの研究開発現場を個別に半日程度訪問する「PL サイトビジット」を開催し、各事業者と実用化・事業化の出口戦略についての議論を深めた後、フィードバックコメントを作成・発信して各事業者への助言・指導を行っている。

本研究開発項目は、「IoT(Internet of Things)」という共通の研究課題のもと、多岐にわたる研究開発を実施している。従って、有識者による定期的な集団指導体制を構築し(プロジェクト推進委員会の設置)、様々な観点から定期的に助言等を貰いながら推進することとした。プロジェクト推進委員会は年 1 回のペースで第 4 四半期に定期的実施しており、かつ、各研究開発テーマの初期成果が出始めたプロジェクト 2 年目の 2017 年 7 月～9 月には、全テーマの研究開発現場において 2 時間程度/テーマの所要時間を掛ける中間委員会を開催した。この中間委員会により、有識者には各研究開発テーマへの理解を深めていただくことができ、その後のプロジェクト推進委員会における限られた時間制約の中でも、充実した審議をいただくための土台作りが行えた。

また、基本計画にて掲げられた成果最大化の取り組み(個別テーマの推進に加え、複数テーマの連携、国際連携、人材育成、成果発信等を行い、事業成果の最大化のための取組を推進)について、本研究開発項目では、各研究開発テーマの事業内容の一部として研究開発の当初より実施計画を立案させ、各事業者における積極的な推進を図っているところである。しかしながら、特に「連携」に関しては、研究開発成果が出揃わない事業前半において、個別事業者のみによる推進に困難を伴うことから、PL・PM・SPM のプロジェクトマネジメント側においても全体統括的な支援の取り組みを行った。具体的には、プロジェクト外の潜在的連携先への早期の認知度向上を目的として、展示会併設型シンポジウム(ものづくり日本会議・第 16 回新産業技術促進会議“IoT 社会の実現に向けた基盤技術の開発”)を、プロジェクト 2 年目に当る 2017 年 11 月に開催すると共に、プロジェクト内の横連携に関しては、連携マインドの醸成を目的として、2017 年 8 月の「(追加公募採択に伴う)キックオフ会議」を「プロジェクト内の新連携先模索の懇談機会」と位置付け、全事業者参加にてグループワーク形式で、アイデアやヒントも含めた連携提案を検討する場を設けた。さらに、「要素技術開発」の成果が出揃ってきたタイミングになる 2018 年度には、モデルケースとして解析テーマ 2 件とセキュリティテーマ 1 件の成果物を連携させたコンセプト・デモ実現による成果の見える化を行い、その企画プロセスを事業者主導で行わせることにより、プロジェクト内におけるボトムアップ的な連携マインドの活性化を図った。これらの取り組みの結果、各研究開発テーマの当初計画にはなかった、解析テーマとセキュリティテーマの機能融合や、収集テーマと蓄積テーマの共同実証実験、収集テーマ間でのガイドラインや仕様策定といったプランが生まれてきている。

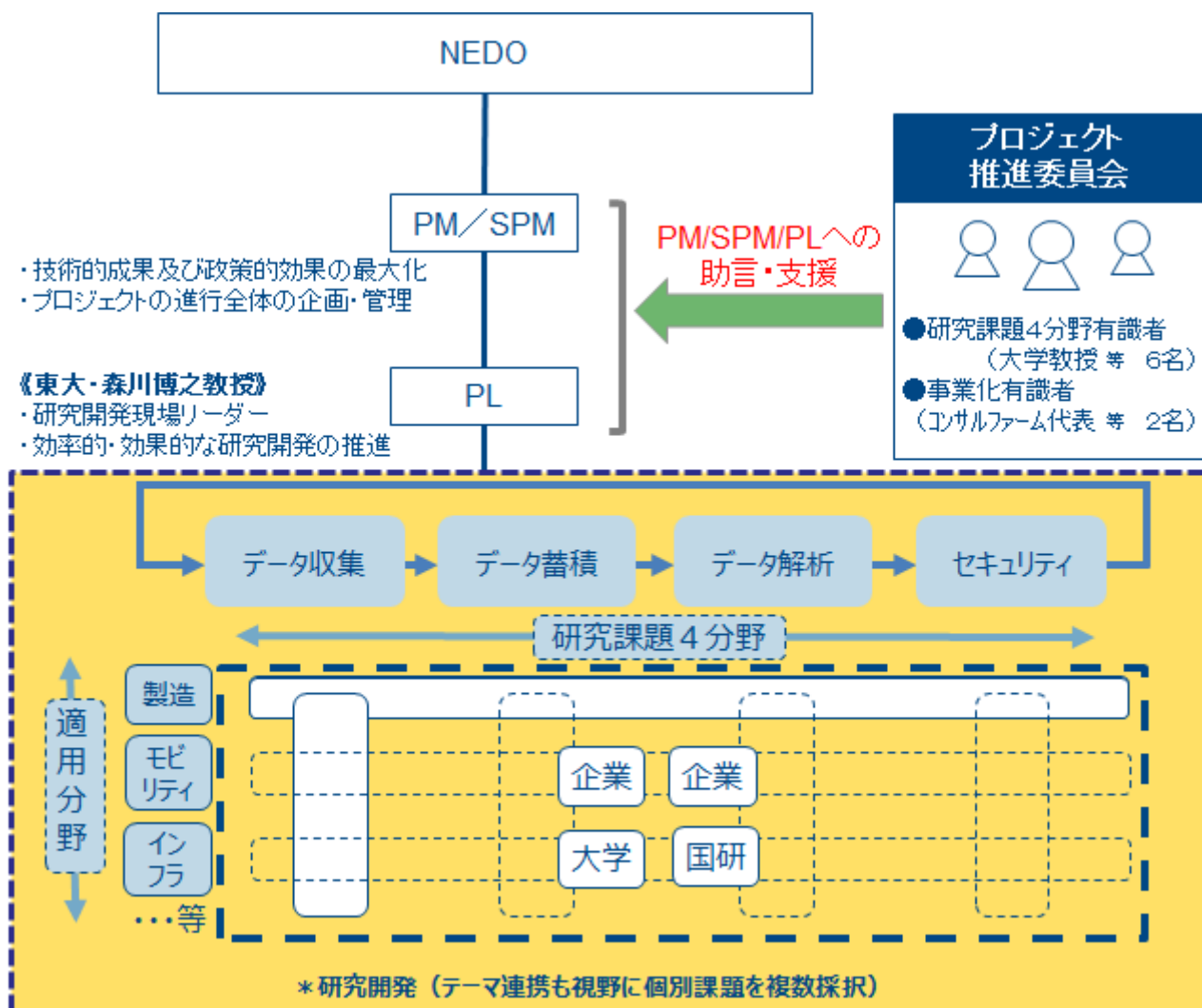


図 3-3.1.1-1 マネジメント体制

2.6 実施体制

本事業は、表 3-3.1.1-1 に示す実施体制にて推進している。

表 3-3.1.1-1 実施体制(2020年12月現在)

分野	事業形態	研究開発テーマ	委託先/助成先名		代表事業者	分野	事業形態	研究開発テーマ	委託先/助成先名		代表事業者			
				再委託先名・共同研究先名						再委託先名・共同研究先名				
収集	委託	超高効率データ抽出機能有する学習型スマートセンシングシステムの研究開発	NMEMS技術研究機構		○	蓄積	委託	高速ストレージクラスメモリを用いた極低消費電力ヘテロジョイント分散ストレージサーバシステムの研究開発	東京大学(中央大学より事業承継)		○			
			うち再委託	電力中央研究所					東京工業大学					
			うち再委託	東京大学 大学院工学系研究科					富士通(株)					
			うち再委託	東京大学 生産技術研究所					日本電気(株)					
	助成	トリオノード・エンジンの研究開発	東芝デバイス&ストレージ(株)		○		助成	先進IoTサービスを実現する革新的超省エネルギー型ビッグデータ基盤の研究開発	(株)日立製作所		○			
			うち共同研究	東京大学					うち共同研究 東京大学					
			東芝インフラシステムズ(株)											
			うち共同研究	東京大学										
	助成	超低消費電力データ収集システムの研究開発	(株)図研		○	解析	委託	超高速・低消費電力ビッグデータ処理を実現・利活用する脳型推論集積システムの研究開発	産業技術総合研究所		○			
			うち共同研究	東京大学					スワイトテクノロジージャパン(株)					
			(株)SUSUBOX						北海道大学					
			うち共同研究	東京大学					早稲田大学					
セキュリティ	委託	Sensor-to-Cloud Securityへビッグデータを守る革新的IoTセキュリティ基盤技術の研究開発	(株)デバイス&システム・プラットフォーム開発センター		○		委託	組合せ最適化処理に向けた革新的アニーリングマシンの研究開発	(株)日立製作所		○			
			うち共同研究	東京工業大学					産業技術総合研究所					
			うち共同研究	神戸大学					うち再委託	横浜国立大学				
			うち(再)委託	(株)東芝					理化学研究所					
			うち(再)委託	アルプスアルパイン(株)			国立情報学研究所							
			助成	複製不可能デバイスを活用したIoTハードウェアセキュリティ基盤の研究開発			横浜国立大学		○	委託	高速ビジョンセンサネットワークによる実時間IoTシステムと応用技術開発	東京大学		○
							三菱電機(株)					日本電気(株)		
							東京大学					オムロン(株)		
	東北大学				(株)エクスビジョン									
	助成	次世代産業用ネットワークを守るIoTセキュリティ基盤技術の研究開発	神戸大学		○	助成	Field Intelligence搭載型大面積分散IoTプラットフォームの研究開発	東電設計(株)		○				
			産業技術総合研究所					うち共同研究 大阪大学						
			電子商取引安全技術研究組合					うち共同研究 東京大学						
うち共同実施			奈良先端科学技術大学院大学	東京電力ホールディングス(株)										
委託	複製不可能デバイスを活用したIoTハードウェアセキュリティ基盤の研究開発	立命館大学		○	助成	省電力AIエンジンによる人工知能プラットフォーム	(株)デジタルメディアプロフェッショナル		○					
		うち再委託	名城大学				日本電気(株)							
		うち再委託	電気通信大学				うち共同研究 兵庫県立大学							
		産業技術総合研究所					うち共同研究 名古屋大学							
助成	次世代産業用ネットワークを守るIoTセキュリティ基盤技術の研究開発	スワイトテクノロジージャパン(株)		○	助成	省電力AIエンジンによる人工知能プラットフォーム	(株)日立製作所		○					
		アラクサラネットワークス(株)					うち共同研究 東京大学							
		うち共同研究	産業技術総合研究所											
		うち共同研究	東京大学											
委託	複製不可能デバイスを活用したIoTハードウェアセキュリティ基盤の研究開発	(株)IIIイノベーションインスティテュート		○	助成	省電力AIエンジンによる人工知能プラットフォーム	うち共同研究 名古屋大学		○					

2.7 動向・情勢の把握と対応

各研究テーマの個別動向・進捗把握に努め、適宜、既存テーマの加速や縮小を行うとともに、事業を推進しながら課題として見てきたものがあれば、新テーマの追加、既存テーマの実施形態変更や終了も行った。

詳細は表 3-3.1.1-1 のとおりである。

表 3-3.1.1-1 プロジェクト見直しの概要と狙い

対応	概要	狙い
研究テーマの追加	<p>2017 年度の追加公募において、解析分野は「収集～解析技術を幅広く活用し実世界制御に直結した解析技術の開発」に係る対象課題の例示と公募、セキュリティ分野は「ハードウェア・予測技術での攻撃検知、ネットワークセキュリティ等、二重・三重の防御」に係る対象課題の例示と公募を行った。</p> <p>その結果として、解析分野で 3 テーマ、セキュリティ分野で 2 テーマを追加採択した。</p>	<p>2016 年度初回採択の研究開発テーマ構成が、解析分野では「AI 処理を高速化・効率化する基盤開発中心」の 3 テーマ、セキュリティ分野は、1 テーマのみで「暗号チップ・計測面技術による単一手法のみでのセキュリティ開発」であった。</p> <p>これに対し、IoT 分野における解析・セキュリティについて、新たに必要性が高まりつつある「広範な要求」への対応をとるため、研究開発テーマの拡充を目指した。</p>
既存研究テーマの縮小	<p>①2017 年度プロジェクト費用</p> <ul style="list-style-type: none"> ・収集分野 2 テーマについて、合計 557 百万円の規模縮小 ・蓄積分野 2 テーマについて、合計 491 百万円の規模縮小 ・セキュリティ分野 1 テーマについて、119 百万円の規模縮小 <p>②2018 年度プロジェクト費用</p> <ul style="list-style-type: none"> ・収集分野 2 テーマについて、合計 248 百万円の規模縮小 ・蓄積分野 1 テーマについて、348 百万円の規模縮小 ・セキュリティ分野 1 テーマについて、20 百万円の規模縮小 	<p>プロジェクトの比較的初期(1 年目経過時および 2 年目経過時)の時点でのスクリーニングである。</p> <p>各研究開発テーマにおける実施項目毎の実績に基づき、全体システムへの貢献が期待しがたい実施項目を洗い出して実施内容の選択と集中による絞込みを行うことにより、個別の研究開発計画の最適化、ひいては、プロジェクト全体の効率化を目指した。</p>

対応	概要	狙い
<p>既存研究テーマの加速</p>	<p>①2016 年度プロジェクト費用 ・蓄積分野 1 テーマについて、 20 百万円の加速追加</p> <p>②2017 年度プロジェクト費用 ・収集分野 2 テーマについて、 合計 90 百万円の加速追加 ・蓄積分野 1 テーマについて、 24 百万円の規模縮小 ・解析分野 3 テーマについて、 合計 244 百万円の加速追加</p> <p>③2018 年度プロジェクト費用 ・収集分野 1 テーマについて、 30 百万円の加速追加 ・解析分野 3 テーマについて、 合計 189 百万円の加速追加</p> <p>④2019 年度プロジェクト費用 ・収集分野 1 テーマについて、 39 百万円の加速追加 ・解析分野 2 テーマについて、 合計 230 百万円の加速追加</p> <p>④2020 年度プロジェクト費用 ・収集分野 2 テーマについて、 合計 47 百万円の加速追加 ・解析分野 1 テーマについて、 17 百万円の加速追加 ・セキュリティ分野 1 テーマについて 50 百万円の加速追加</p>	<p>毎年度のプロジェクトの発展的見直しである。 各研究開発テーマにおける実施項目毎の実績と世の中動向とに基づき、目覚ましい成果への更なる伸び代の確保、競合動向等の世の中の変化に対する対応、研究開発の進展により当初目論見の想定外の事象への対応等、当初計画以上の成果最大化が見込まれる研究開発テーマに対して、必要な研究開発費を追加投入した。</p>
<p>委託事業から 助成事業への移行</p>	<p>・収集分野 4 テーマ中 2 テーマを 助成事業へ移行 ・蓄積分野 3 テーマ中 1 テーマを 助成事業へ移行 ・解析分野 6 テーマ中 2 テーマを 助成事業へ移行 ・セキュリティ分野 3 テーマ中 1 テーマを 助成事業へ移行</p>	<p>2018 年 9 月に開催したステージゲート審査会にて、研究継続の必要性、成果の事業化見通し等を評価し、ゼロベースで後半 2 年間のプロジェクト計画の見直しを行った。 その結果、個別の民間企業が、特定用途(アプリケーション、ソリューション)向けに実用化開発するフェーズへと移っている、または移るべきものを選定し、助成事業への移行とすることで、実用化・事業化の促進によるプロジェクト成果の最大化と、プロジェクト全体の費用対効果の向上を併せて図ることとした。</p>

対応	概要	狙い
研究テーマの終了	<ul style="list-style-type: none"> ・収集分野 4 テーマ中 1 テーマを終了判定 ・蓄積分野 3 テーマ中 1 テーマは事業者からの研究開発完了提案の妥当性を認めて終了 ・解析分野 6 テーマ中 1 テーマは事業者からの研究開発完了提案の妥当性を認めて終了 	<p>2018 年 9 月に開催したステージゲート審査会にて、後半 2 年間の研究継続の必要性、成果の事業化見通し等を評価し、ゼロベースでプロジェクト計画の見直しを行った。</p> <p>その結果、研究開発が大きく進展し共通基盤技術としては完成とみなすことができる、もしくは、残存するリスクが少ない等、個別の民間企業が、具体的な製品・サービス等の開発を行うフェーズへと移っている、または移るべきものを選定し、前半 3 年間のみで研究開発早期完了とすることで、実用化・事業化の促進によるプロジェクト成果の最大化と、プロジェクト全体の費用対効果の向上を併せて図ることとした。</p>

2.8 知財マネジメント

知財は、プロジェクト実施後の実用化に向けた出口戦略を構築・実現するにあたり鍵を握るとともに、戦略的な取組を関係者の合意の下で進める必要があり、その実現に向けた的確なマネジメントの実施が不可欠である。このため、本研究開発項目では NEDO プロジェクト知財基本方針を適用し、テーマ毎に実施者間での知財合意書の作成や知財運営委員会の設置を行った。

3. 研究開発成果について

本研究開発項目全体の中間目標に関し、技術レベル目標の「収集・蓄積・解析・セキュリティの横断的な次世代基盤技術、システム化技術等を要素技術レベルで確立し、実用化の可能性を見極める」に対し、2018年のステージゲート審査会時点で、全16の研究開発テーマが、ともに研究試作とその検証により、実用化へ向けた要素技術を確立しており、目標を達成した。

また、エネルギー効率目標の「事業開始時の普及技術と比較して、エネルギー消費効率あるいは電力効率が10倍以上となる見込みを示す」に対しても、2018年のステージゲート審査会時点で、収集分野において10～1000倍、蓄積分野において10～100倍、解析分野において10～1000倍、セキュリティ分野において10～10000倍の見込み値を得ており目標を達成した。

さらに、ステージゲート審査会を通過した全13の研究開発テーマは、ともに順調にシステム化実証試験等を計画どおり進捗中であり、特に大きな遅延はないため、基本計画に記された最終目標も達成できる見込みである。(新型コロナ禍による影響は、研究開発マネジメントの全体課題として別途対応を調整中)

以下に、各研究開発テーマにおける個別の成果詳細を示す。

3.1 研究開発テーマ「超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発」

本研究開発項目では、システムエンジニアや熟練技術者が工場現場に入って、手間の掛かる無線センサ端末の設置・設定、複雑なデータ収集システムの構築を行うことなく、ユーザの現場技術者だけでこれらを実施でき、エッジ(センサ端末+コンセントレータ)処理だけで有価情報の自動抽出可能な学習型スマートセンシングシステム(LbSS: Learning based Smart Sensing System)の開発を行った。これを実現するために、手のひらサイズ程度の無線センサ端末に、環境発電モジュール(本開発の振動発電デバイス(世界最高性能)と市販光発電デバイスや市販熱発電デバイスを組み合わせてハイブリッド発電可能)とコンセントレータからの無線制御でセンサパラメータを自動調整するスマートセンサを実装し、無給電でセンシングと双方向通信を可能とした。さらに、限られた環境発電のエネルギーだけで、様々な工場設備の有価情報センシングを可能とするため、コンセントレータには、様々な産業分野のユーザヒアリング・ユースケース調査を基に汎用化した、装置や測定目的に最適かつ収集データ削減効果の大きい抽出方法を自動決定するアルゴリズムテンプレートを実装した。

本システムの開発目標値として、環境発電で収集可能な有価情報量を従来の環境発電の100倍に設定し、例えば、従来10分に1回程度の計測・データ送信の間隔であったものが、5秒に1回程度まで頻度を高めることができれば、工場設備の稼働状態モニタリングの様なりアルタイム性を求められるアプリケーションにも適用ニーズが出てくると想定した。

環境発電による稼働状態モニタリングの実証として、開発した赤外線アレーセンサ端末(高温部の温度データのみ自動抽出)による温度監視を工場内の蒸気タービンで実施し、全領域測定だと120秒に1回の頻度であったものが、送信データ量を5分の1以下に低減できることから、5秒に1回の頻度で有価情報だけを収集できることを見出した。さらに、ロボットアームの稼働状態(上下、左右)の抽出を、開発した音、電流センサ端末を用いてセンサ・フュージョンを自動で行った結果、動作に特徴的なピーク周波数の抽出により、送信データ量を1万分の1以下に削減でき、1秒に1回程度の頻度で有価情報収集が可能となった。

昨年度より、実際に稼働している生産設備にユーザ技術者だけで、本センサ端末・センシングシステムの構築実証を行い、問題なくシステム構築・運用できることが分かり、更にユーザの監視システムでのデータ表示・データ変換方法等について、ユーザの意見を基に改良を進めている。さらに、今年度は、ユーザでのフィールド実証を3ヶ所程度まで追加し、様々な対象設備のセン

シングで、汎用化されたアルゴリズムテンプレートの検証と有価情報の妥当性、現場環境(野外・屋内)に合わせた環境発電モジュールの最適化と耐久性検証を完了する見通しである。

個別の開発サブテーマにおける詳細は以下に示す。

3.1.1 開発全体概要

本研究開発テーマを行う必要性、求められるスペック等を以下に示す。

■なぜ開発するのか:工場のデジタル化が進展する中、IoT による生産性向上が喫緊の課題であり、既設ラインやレガシー設備(工作機械の 80%以上が導入から 10 年超^{*1})へのセンサ設置とネットワーク接続が必要だが、工場現場に専任の熟練センサ技術者・IoT システム技術者が居るとは限らないため、現場技術者だけで簡単に導入・運用できるシステムが必要

■何を開発するのか:学習機能を備えたエッジ処理によりデータ量・データ送信量を削減するスマートセンシングシステム、高信頼無線通信による動的センシングで自動最適化するスマートセンサ端末(赤外線アレー、ガスセンサ)、センサ端末の無給電動作を実現する環境発電(振動発電)

■必要なスペックは何か:多種多様な機器・設備から高効率に有用データを抽出(従来比 100 倍)、設備環境から高効率で振動発電(500 μ W)

■なぜそのスペックで十分なのか:工場の機器制御や状態判断を、環境を問わず取り出せるエネルギー(振動、光、熱)で実現するシステムを、機械停止なく軽い設備負担で構築可能

本研究開発項目①～③の全体像を以下の図 3-3.1.1-1 に示す。

研究開発項目①学習型スマートセンシングシステムの開発では、無線スマートセンサ端末のハードウェアとして、コンセントレータからの無線指示でセンサ測定パラメータを変更可能にするスマートセンシングフロントエンド(SFE)回路の開発、本センシングシステム用低消費電力・高信頼性サブ GHz 無線モジュールの開発、ハイブリット環境発電を可能にする蓄電・エネルギーマネジメント回路の開発、研究開発項目②で開発した産業向けスマートセンサや市販の各種センサ(振動、音等)を接続可能にする標準インタフェース^{*2}の組み込み、これらを手のひらサイズ程度の端末筐体の実装した端末ファームウェアの開発を日立製作所とロームで実施する。

次に、コンセントレータの開発として、市販の小型ボックス PC に搭載するソフトウェアとして、センサデータの分析に必要となる各種アルゴリズムとそれらを組み合わせて、装置や測定目的に最適な抽出方法を自動決定するアルゴリズムテンプレートの開発、スマートセンサ端末との双方向通信を行う FAN アダプタ、クラウドからコンセントレータへの最新アプリケーションのダウンロードやクラウドへのデータ転送を行う WAN アダプタ、ユーザが導入している既設のセンサや情報機器のデータをコンセントレータで受けて、他のデータと併せて分析・抽出を可能にするインタフェースの開発を日立製作所が実施する。

また、工場等の生産設備や受変電設備の状態監視に求められるスマートセンサ端末の仕様・機能抽出及び上記で開発する状態監視アルゴリズムのプロトタイプ試作・検証を東京電力ホールディングスが実施する。

研究開発項目②産業分野を対象としたスマートセンサの開発では、工場現場の作業者が五感を使って行う状態監視の代替として、低消費電力化・小型化・高性能化のセンサが必要となり、500 μ W の環境発電で、常時センシング・データクレンジング等の前処理・双方向通信を行えるようにするため、センサの消費電力を 500 μ W の半分以下、200 μ W に設定した。

すでに市販のマイクロフォン、振動センサ、電流センサ等でも、消費電力を満足するものが出ており、スマートセンサ端末に活用可能であることから、工場現場のガス漏れやオイル漏れ等の異臭(臭い)の監視を目的として、触媒を変えた MEMS ガスセンサをアレー化して1チップに集積し、それらのガスセンサの駆動切り替えやヒータ温度の変更で、複数の異臭を嗅ぎ分けられるマルチガスセンサの開発を富士電機が実施する。

さらに、設備・分電盤・配管等の温度(赤外線画像)の監視を目的として、測定画素、温度分解能を可変にすることで、熱源の変化部だけの温度データを抽出できる赤外線アレーセンサの開発をオムロンが実施する。

研究開発項目③産業分野における微小振動で連続的な高出力可能な自立電源の開発では、

長期間メンテナンスフリー(設備の精密点検サイクルである 5 年程度)とするため、現場で得られる環境エネルギー源に合わせ、例えば野外の太陽光や工場内の照明光、ポンプ・モーター等の振動、蒸気・温水配管から出る廃熱を用い、場合によってはそれらを組み合わせて安定的に発電・蓄電するハイブリッドで 500 μ W の自立電源が必要となる^{*3}。

上記の環境エネルギーを変換する素子として、光・熱発電素子は、電子機器・再生可能エネルギーとして開発・製品化が進んでおり市販品を活用することが可能である。本研究開発では、工場の数多くある回転機器からの微小外部振動の周波数(50Hz~100Hz)、加速度(0.15G) (G = 重力加速度)から 500 μ W 出力を得るため、小型の MEMS エレクトレット発電デバイスとその広帯域化機構の開発を鷺宮製作所、静岡大学、(一財)マイクロマシンセンター、【再委託先】東京大学、(一財)電力中央研究所が共同で実施する。

*1 生産設備保有期間等に関するアンケート調査～結果概要～、経済産業省、産業機械課、2013 年 5 月を基に 2018 年度の保有割合を推定

*2 スマートセンサ⇄端末モジュール間のインタフェース国際標準化 IEC 提案事業(経済産業省の国際標準化委託事業「グリーンセンサ・ネットワークシステムのセンサ及びプラットフォームのインタフェース等に関する国際標準化」技術研究組合 NMEMS 技術研究機構/(一財)マイクロマシンセンターが受託。

*3 NEDO 共同研究事業社会課題対応センサーシステム開発プロジェクト(2011-2014 年度、技術研究組合 NMEMS 技術研究機構が受託)において、100 μ W 以下で駆動する MEMS(電流磁界、塵埃、CO₂、VOC(揮発性有機化合物)、赤外線アレー)センサ、10cm² のサイズで 150 μ W 以上を発電する自立電源(室内光)を搭載した無給電センサ端末を開発し、無線センサ端末からの生データを片方向・間欠送信で、工場・オフィス・コンビニ・商業施設等を実証現場として、自立電源で可能な計測・データ送信頻度の確認を行った。これらの結果から、環境発電だけで十分なセンシングと高信頼性双方向通信を行うためには、500 μ W は必要と判断した。

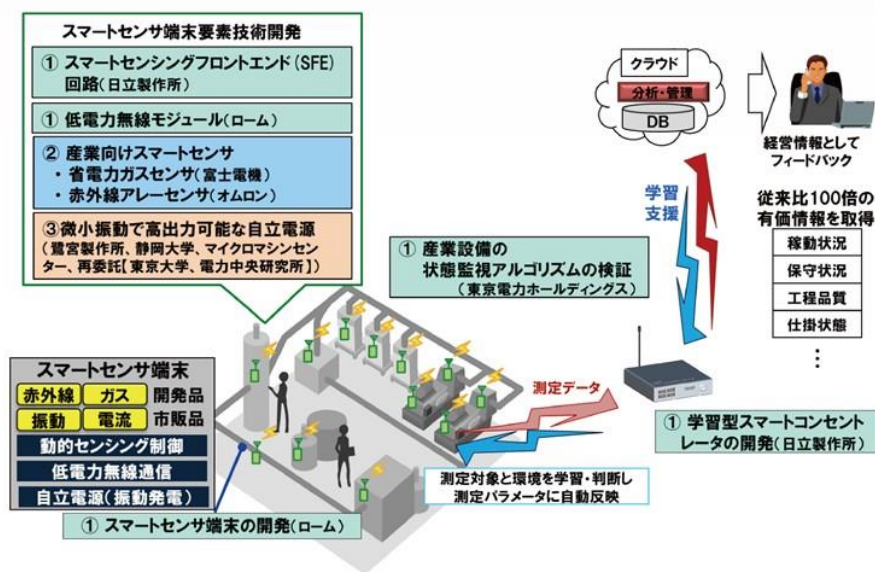


図 3-3.1.1-1 本研究開発項目①～③の全体像

図 3-3.1.1-2 には、本研究開発の実施体制を示す。本研究開発の目標達成とテーマ間連携の推進を図るため、研究開発責任者(東京都市大学教授/東京大学名誉教授 藤田博之)が全体を統括し、その下に研究開発テーマ毎にサブリーダーを置き、研究開発項目①を日立製作所高浦則克主管研究員、研究開発項目②、③を東京大学年吉洋教授(再委託先)が、開発計画の調整と技術的課題の検討・対方法の指示、競合技術動向を照らして常時評価を行う体制とした。

技術研究組合 NMEMS 技術研究機構は、開発計画全体のマネジメント及び成果最大化活動(ユーザヒアリング、ユースケース調査、成果展示・成果報告会、地方での技術 PR ワークショップ)、開発進捗確認のための委員会(プロジェクト推進連絡会)、本プロジェクトで創生される知的財産の管理・技術動向調査を検討する知的財産分科会、外部アドバイザー委員(IoT システムベンダー、ビル管理システム、交通インフラ、石油コンビナート等)による本システムの常時評価、社会実装に向けた課題の抽出を行う実証推進研究会の運営を行う。

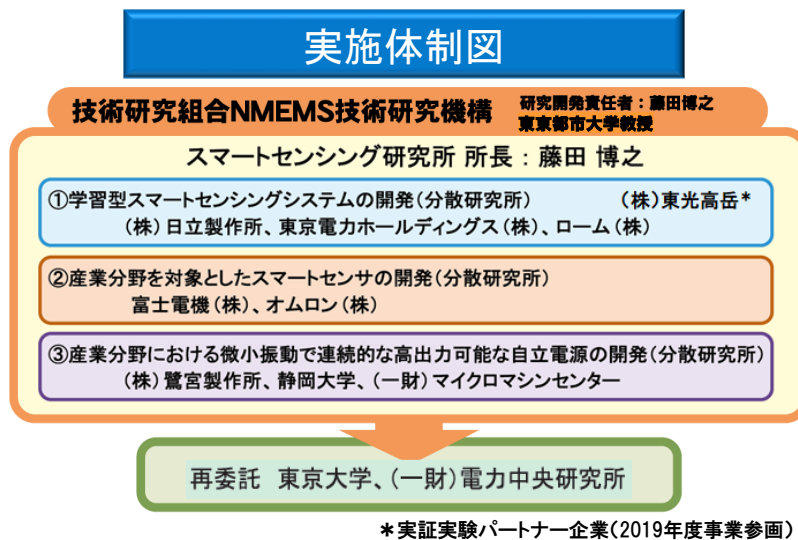


図 3-3.1.1-2 本研究開発の実施体制

3.1.2 研究開発項目の開発内容、最終目標、根拠、達成度

研究開発項目毎の開発内容を下記に示し、最終目標、根拠、達成度を表 3-3.1.2-2 に示す。

①学習型スマートセンシングシステムの開発

①-(1)超効率データ収集・抽出機能を行う学習型スマートコンセントレータの開発

センシングシステムの普及を実現する学習型スマートセンシングシステムを実現するために、その要素技術である、学習型スマートコンセントレータ及び、そのコンセントレータにおける学習結果から算出された測定パラメータを動的に反映可能なスマートセンサ端末を開発する。

学習型スマートセンシングシステムは、データ収集を行うコンセントレータとセンサ端末のそれぞれに自動でデータ解析、抽出等の調整を可能とする仕組みを入れて連携を行う。これにより、センサから収集されたデータのうち、装置や測定目的に最適な分析方法を自動で決定する。さらに、設置センサの測定パラメータを自動で調整を可能とする。これらにより、装置ごと、現場ごとに必要となっていたセンシングシステムの構築作業を自動化する。図 3-3.1.2-1 に学習型スマートコンセントレータとスマートセンサ端末を用いた機器の監視の例を示す。学習型スマートコンセントレータは、クラウドから測定環境に対応した解析パターンを入手し、2 個以上のスマートセンサ端末からのデータを統合し解析して、スマートセンサ端末が、環境発電の微小電力で測定するためのパラメータを算出する。その結果をスマートセンサ端末に反映する。スマートセンサ端末は、コンセントレータより指示された測定パラメータにより、測定対象の有価

情報を取得する構成へ動的に変更する。これらのコンセントレータとスマートセンサ端末の連携により収集データを有価な部分にのみ限定することで、測定および通信に必要なエネルギーを環境発電で動作可能な $500 \mu W$ 以下に抑えつつ、収集可能な有価情報量 100 倍を実現する。

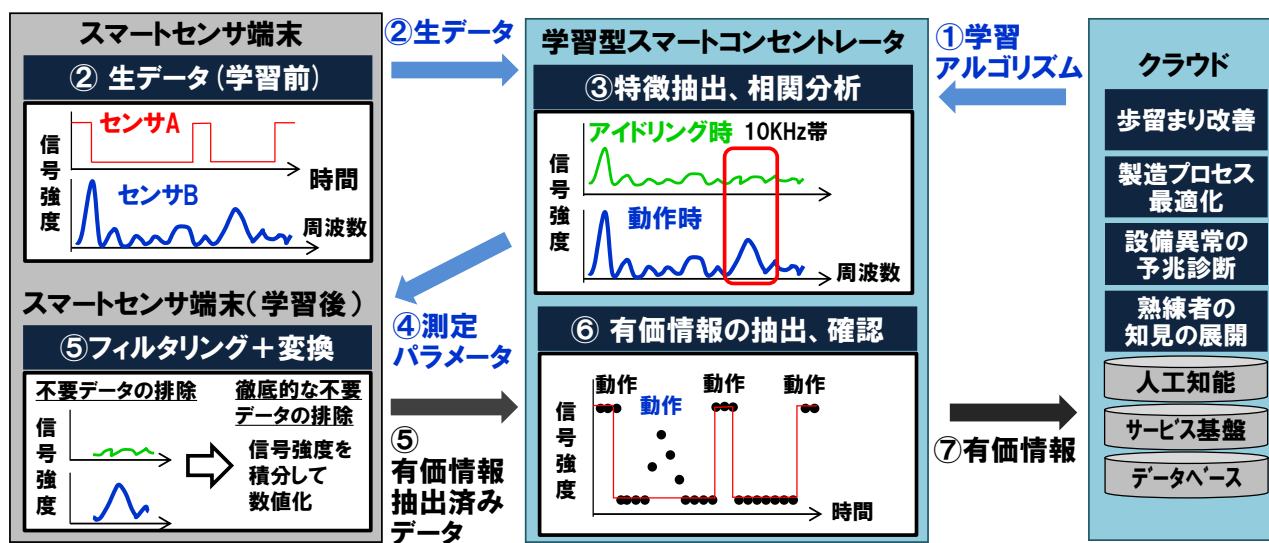


図 3-3.1.2-1 学習型スマートセンシングシステムにおける処理の流れ

①-(2)産業設備の状態監視アルゴリズムの検証

工場等にある産業設備には、工作機械など直接生産に関係する設備に加え、受変電設備や空調設備などの付帯設備も数多くある。こうした産業設備の保守や維持管理は、熟練技術者による五感を活用して実施されていたが、少子高齢化などによる後継者不足などから設備の維持管理のデジタル化が求められている。

設備の保守管理のデジタル化には、現場で日々、人が運転や保守時に確認をしている情報を含めた設備の稼働状況を自動で収集し、設備の稼働状態を常時監視できるセンシングシステムが必要となる。しかしながら従来のセンサでは、事前に設定された間隔で一方向的に情報を送信するだけであり、例えば設備の停止時など必要でないデータも送信してしまうことから、環境発電の限られたエネルギーでは必要な稼働情報を必要な時に得られにくいことがある。その解決のため、複数のスマートセンサを、コンセントレータを介して連携させる状態監視アルゴリズムを構築し、必要なタイミングで必要なデータのみを厳選して送信することで、有価情報を従来比で 100 倍以上とする学習型スマートセンシングシステムに実装する。

そのため、2016～2018 年度にかけて、実設備を対象に、オシロスコープや多機能測定器などの市販の計測器を用いて、設備の稼働状況、人が感覚で得ている情報(振動、発熱、におい等)、設備劣化兆候(放電等の現象)を測定し、センシングシステム実現に必要なスマートセンサの種類や仕様を決定し、設備の状態監視に資するアルゴリズムの構築を行う。

2019 年度以降は、試作した状態監視システムを、実際の工場などの産業設備に導入し、設備の状態監視アルゴリズムの検証や、従来比で 100 倍以上の有価情報が得られることを実証試験で確認する。

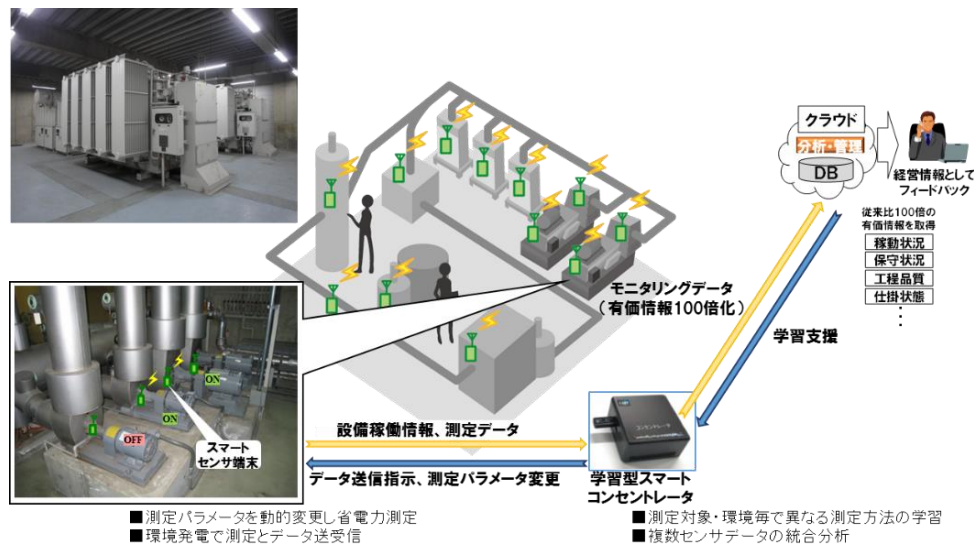


図 3-3.1.2-2 設備の状態監視システムの概念

①-(3)低消費電力・高信頼性長距離無線センサ端末の開発

学習型スマートセンシングシステムの実現においては、学習型スマートコンセントレータとスマートセンサ端末間の無線による動的センシング制御が重要であり、その為には高い信頼性を有する無線通信技術が必要であり、無線スマートセンサ端末の後付けを容易にする自立電源駆動には低消費電力であること、更には、大規模工場も視野に入れた長距離での低消費電力・高信頼性無線通信が必要になると考えられる。

特にファクトリでの学習型スマートセンシングに向けて、低消費電力・高信頼性スマートセンサ端末用無線モジュールを開発し(図 3-3.1.2-3)、複数の市販センサで動作検証後、本プロジェクトで開発されるスマートセンサモジュールを用い、参画企業と協働で無線スマートセンサ端末を開発する。さらに、学習型スマートコンセントレータからの指示に対応する通信プロトコルを協働で開発し、無線スマートセンサ端末に実装して、学習型スマートコンセントレータによるセンシング条件の変更や最適化を実現可能とする。

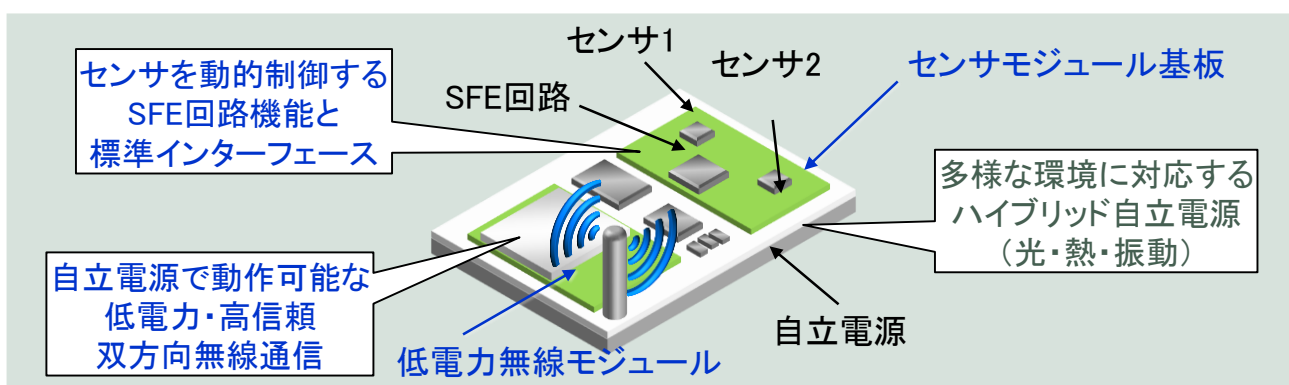


図 3-3.1.2-3 無線スマートマルチセンサ端末の概念図

これらを実現する無線通信技術としては、Sub-GHz 帯域(920MHz 帯)の近距離無線通信 LSI とその制御用マイコンにて開発する。メッシュネットワーク通信機能を実装したスマートセンサ端末用高信頼性無線モジュールを開発し、ネットワーク層の開発(図 3-3.1.2-4)により、既存の無線モジュールとの互換性を備えつつ低消費電力化を図り、本研究開発で想定される工場

でのユースケースを踏まえて、試作した高信頼性無線センサ端末を現場に投入し、学習型スマートセンシングシステムの検証に貢献する。

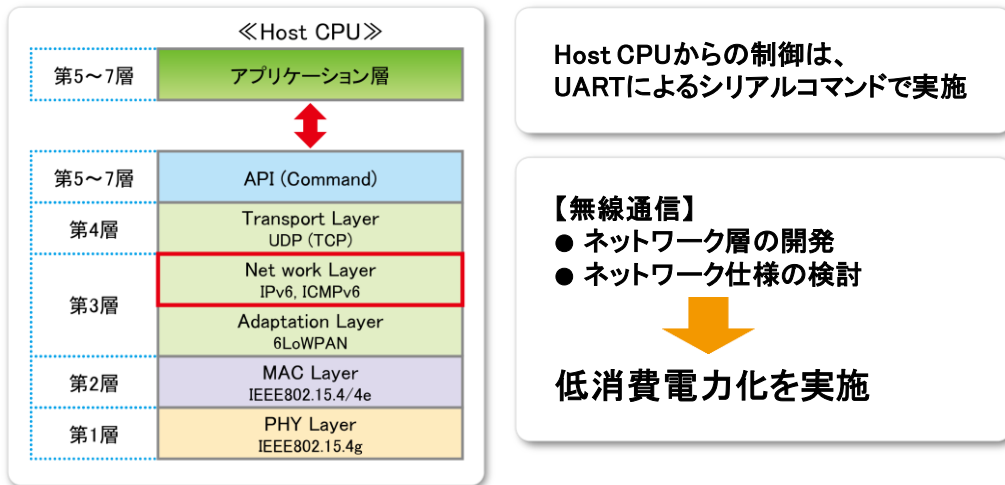


図 3-3.1.2-4 無線モジュールの低消費電力化のアプローチ

①-(4)生産設備における学習型スマートセンシングシステムの実証実験

生産設備の各種部位にスマートセンサ端末、学習型スマートコンセントレータを取り付け、その作業性および動作検証、適切なデータ計測方法、学習アルゴリズムの妥当性検証を目的とした学習型スマートセンシングシステムのフィールド実証実験を行う(表 3-3.1.2-1)。

当該の生産設備では、生産設備を構成する各種部位の詳細な稼働状況をスマートセンサ端末で監視できるようにすることで、将来的にはより安定的かつ効率的な生産へ貢献できる可能性もあることから、ユーザ企業として、その取り扱い性や有用性の視点を含め、実証実験を行う。

表 3-3.1.2-1 生産設備での実証実験内容

実証実験の目的	対象とする生産設備の装置構成	実証実験の内容
実際に稼働している生産設備を用いたフィールド実証実験での学習型スマートセンシングシステムの妥当性を検証する		<ul style="list-style-type: none"> ●生産設備に学習型スマートセンシングシステムを取り付け、その作業性および動作検証、適切なデータ計測方法を検討する。 ●スマートセンサ端末による計測を行い、学習期間データおよび学習後(有価情報)データを回収し、実際の設備動作/状態データとの比較により、その妥当性を評価する。 <p><測定対象候補(調整中)></p> <ul style="list-style-type: none"> ・オープン扉 ・シリンダ ・真空ポンプ ・油圧ユニット 等 <p><スマートセンサ端末のセンサ候補(調整中)></p> <ul style="list-style-type: none"> ・振動センサ ・音センサ ・電流センサ 等 <ul style="list-style-type: none"> ●振動発電等、環境発電を組み込んだスマートセンサ端末でのデータ計測と併せた自立電源による動作検証を行う。

②産業分野を対象としたスマートセンサの開発

②-1)設備の異常を検出する省電力型ガスセンサの開発

国内の設備は老朽化が進んでおり、2013年現在で10年以上経過しているものが6割を占め、20年以上は3割を占める。老朽化した設備は、モーターなどの回転機では潤滑油劣化による効率低下や、冷媒を使った冷凍機では冷媒の漏洩により冷却効率の低下につながる。

これら設備の異常は、これまで人の五感(音・振動・においなど)による点検を実施してきており、常時監視することが難しく、人の五感に代わるセンサによってオンライン監視することが求められている。

そこで、人の五感の一つである嗅覚に変わりうる低消費電力のガスセンサを開発する。更には嗅覚では検出できないCOなども含め、ワイヤレスで、自立電源駆動可能、設置容易なセンシングシステムへの適用を目指す。また、現場での複数ガス種のセンサデータから正常なベース環境を学習・モデル化し、リアルタイムで収集したデータから異常の予兆を検出するアルゴリズムを検討する。

本開発では、図3-3.1.2-5に示した既存技術であるMEMSメタンガスセンサをベースに以下1)~3)の要素技術開発から、500 μ Wの環境発電で、常時センシング・データクレンジング等の前処理・双方向通信を行えるガスセンサを実現する(目標消費電力200 μ W以下)。

●要素技術開発項目

- 1) 現場に存在するガス種調査・検知ガス種の絞り込み
- 2) マルチガスセンシングの方式検討(マルチデバイス方式、マルチドライブ方式)
- 3) 上記2)の出力からのガス検出アルゴリズムの検討

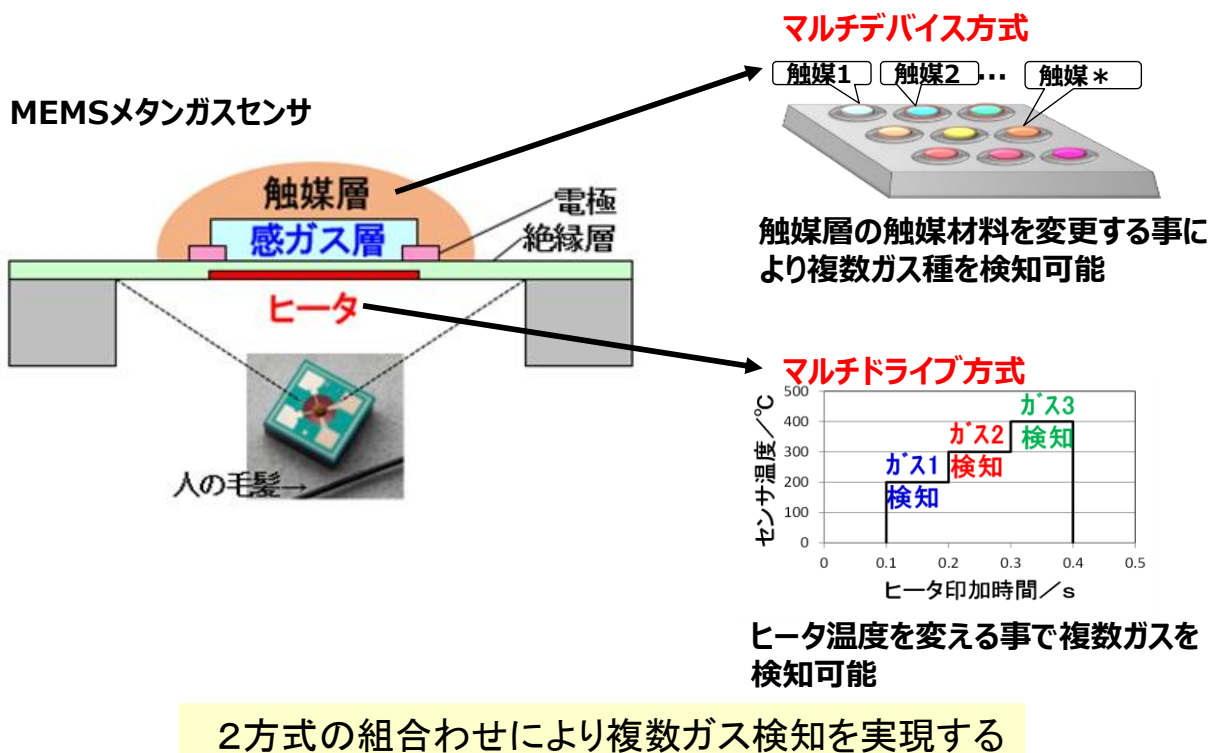


図3-3.1.2-5 ガスセンサ開発の概念図

②-(2)小型・低消費電力な赤外線アレーセンサの開発

工場内におけるモーターやボイラー等の設備や工場空間の熱だまり等の表面温度を連続的(分単位)に計測することは、各設備の稼働状況の最適化、エネルギーロス削減及び他のセンサの最適制御に有効である。現在利用されているサーモグラフィは、温度分布を非接触で計測できるが、一方で、高価で消費電力が高いため設置台数や測定頻度に制限が生じ、きめ細かな温度モニタリングが困難である。オムロンは、2011年度～2014年度に実施された NEDO 共同研究事業社会課題対応センサーシステム開発プロジェクト(技術研究組合 NMEMS 技術研究機構が受託)で、広範囲(90度)な温度分布を計測可能で、かつ自立電源で駆動可能な赤外線アレーセンサを開発した。更に、オフィス内でセンサネットワークの実証実験を行い、省エネ効果 10%以上を確認した。一方で、自立電源の限られた電力で有用情報を抽出するためには、測定画素、フレームレート及び温度分解能等の測定条件を、状況に応じて変更する機能が重要なことが分かった。

本開発では、2016～2017年度に参画し、設備や熱だまり等の表面温度の分布を、状況に応じて測定条件を変更して非接触で測定できる、低消費電力な赤外線アレーセンサを開発する。具体的には、サイズ 2cm×5cm 以下、消費電力 200μW 以下、及び測定条件変更機能(画素選択機能・可変フレームレート機能・温度分解能変更機能で構成される)を搭載した赤外線アレーセンサを開発する(図 3-3.1.2-6)。

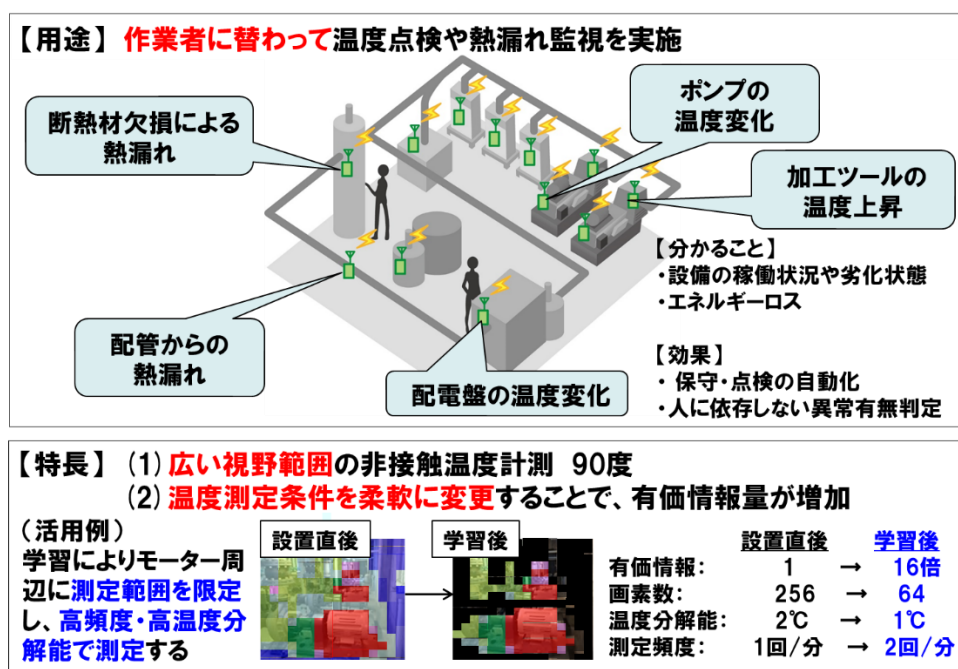


図 3-3.1.2-6 赤外線アレーセンサ開発の概要

③産業分野における微小振動で連続的な高出力可能な自立電源の開発

産業分野において想定される微小外部振動の周波数(50Hz～300Hz)、励振加速度(0.15G)(G=重力加速度)に適合した出力 500μW の高効率な発電素子を設計・製作、及び評価する。開発内容は、コインサイズの MEMS 振動発電デバイスと、そのパッケージ、及び整流回路を含む充電回路である。特に、MEMS デバイスは高効率なエネルギー変換のために高アスペクト比で加工した 10μm 以下の狭ギャップ櫛歯電極側壁を、独自開発したイオン・エレクトレット技術により帯電処理することが可能である。以下に、製作した MEMS デバイスの写真を示す(図 3-3.1.2-7)。

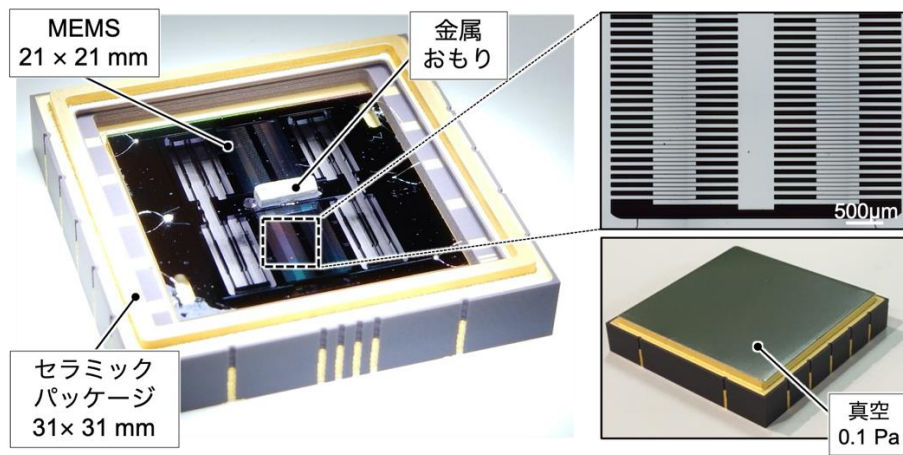


図 3-3.1.2-7 デバイス、及び真空パッケージ

最終目標としては、工場などの産業機器を振動源としてセンサ駆動、間欠的な無線送信を可能とする発電量を実現する。ここで、振動源を産業機器とする根拠であるが、以下のグラフに示す通り、工場の真空ポンプなど多くの機器では共通の振動数で振動しており、また非常に安定していることがわかってきた。これは、これらの機器は商用周波数(50Hz、60Hz)、及びその高調波(100Hz、150Hz、200Hz、...)の振動周波数が卓越しているためである(図 3-3.1.2-8)。

◆ 工場内真空ポンプ



【FFT解析結果】 周波数 [Hz]

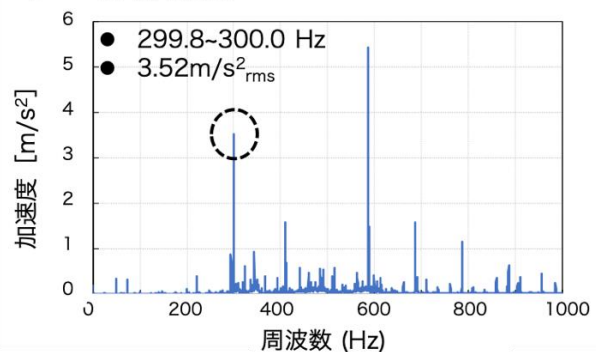


図 3-3.1.2-8 工場機器の振動例

そこで、MEMS デバイスの共振周波数をこれらの振動周波数に合わせ設計することで、共振現象を利用して、機器の小さな振動を内部で大きく増幅して発電量を大きくできる。現在の達成度としては、実際の機器の振動から 600 μ W 以上の発電量も得られており、実証実験による長期安定性、耐環境性の評価等を行なっている。

表 3-3.1.2-2 研究開発項目毎の最終目標、根拠、達成度

番号	研究開発項目	最終目標	目標の設定根拠	達成度
1	①学習型スマートセンシングシステムの開発			
	①-(1) 超効率データ収集・抽出機能の開発	学習型スマートセンシングシステムを用いた産業モニタリングシステムについて、実稼動中の工場フィールド実証する。学習機能により、従来比 100 倍以上の有価情報を収集できることを実証する。	フィールドにおける有価情報の 100 倍化フィージビリティを示し、IoT 基盤技術としての有効性を示す。さらに、収集情報に基づくモニタリングサービスの実用化に要求される仕様を抽出する。	2020 年度末に達成見込み
	①-(2) 産業設備の状態監視アルゴリズムの検証	工場での産業設備を対象にした実証試験を継続実施し、状態監視アルゴリズムの検証と、従来比で 100 倍以上の有価情報が得られることを確認する。	実際の需要家先での試験サービスのため。	2020 年度末に達成見込み
	①-(3) 低消費電力・高信頼性長距離無線センサ端末の開発	複数の市販センサないし開発されるスマートセンサを搭載し、メッシュネットワーク通信機能を実装したスマートセンサ端末用高信頼性無線モジュールを開発する。	学習型スマートセンシングシステムを検証するため。	2018 年度末に達成
	①-(4) 生産設備における学習型スマートセンシングシステムの実証実験	生産設備の各種部位でのデータ計測および取得データから自動解析する学習アルゴリズムの妥当性検証を行う。	実際の生産設備を用いたフィールド実証実験で学習型スマートセンシングシステムの妥当性を評価するため。	2020 年度末に達成見込み
2	②産業分野を対象としたスマートセンサの開発			
	②-(1) 設備の異常を検出する省電力型ガスセンサの開発	複数の対象ガスに対応したマルチガスセンサを実現する要素技術開発を行い、正常環境を学習して、異常の予兆を検出するアルゴリズムの原理確認を完了する。	省電力型マルチガスセンサモジュールが実現可能となる。	2018 年度末に達成
	②-(2) 小型・低消費電力な赤外線アレーセンサの開発	測定条件変更機能(*)を搭載した赤外線アレーセンサの開発完了。 -サイズ 2cm × 5cm -平均消費電力 200 μW 以下 (*)下記機能で構成される ・画素選択機能 ・可変フレームレート機能 ・温度分解能変更機能	無線スマートセンサ端末に搭載可能なサイズと、自立電源で駆動可能な消費電力を実現するため。	2017 年度末に達成
3	③産業分野における微小振動で連続的な高出力可能な自立電源の開発			
	③ 産業分野における微小振動で連続的な高出力可能な自立電源の開発	100Hz、0.15G(実効値)の振動において、発電電力 500μW 以上(24mm × 24mm 相当以下)。実用化に向けた構造設計の完了、量産プロセス・工法、信頼性を確立する。	無線スマートセンサ端末に搭載可能なサイズと、センサ端末の無給電動作を実現するため。	2020 年度末に達成見込み

3.1.3 成果と意義

①-(1)超効率データ収集・抽出機能を行う学習型スマートコンセントレータの開発

学習型スマートコンセントレータとスマートコンセントレータから構成される学習型スマートセンシングシステムを開発した。開発したシステムを工場設備の稼働状態監視するユースケースにおいて有価情報量 100 倍以上を実現可能なことを確認した。

開発したコンセントレータは、センサからのデータを収集し、そのデータから有価情報を抽出するための適切なアルゴリズムおよびセンサ測定パラメータを自動探索する機能を実装した。そして、探索結果をスマートセンサ端末に指示する機能を実装した。自動的なセンサデータの解析を行うため、解析に用いるアルゴリズムは容易に再利用および組み換え可能な形でテンプレート化した。機器稼働状態のモニタリングや、設備異常度の診断等のアプリケーションに応じて、クラウドからこれらのテンプレート化されたアルゴリズムのうち必要となるものをダウンロード、アップデート可能である。表 3-3.1.3-1 に実装したテンプレートおよびユースケースごとの適用例を示す。これらのユースケースに応じてアルゴリズムテンプレートをダウンロードし、動的に解析方法を選択、組み替え可能とした。そして、解析結果より選択した適切な測定パラメータをスマートセンサ端末に指示する。

表 3-3.1.3-1 学習型スマートコンセントレータの分析用アルゴリズムテンプレート

ユースケース		アルゴリズムテンプレート									
		A データ 整形	B 相関 分析	C 周波数 解析	D センサ 制御	E クラス タ解析	F 閾値 判定	G 真理 判定	H 最大 最小 判定	J 画素 選択	
1	ロボットアーム動作の見える化	実験室	○	○	○	○	○	○			
2	赤外線アレー温度モニタ	検証済	○			○		○		○	○
3	射出成型機の稼働モニタ	実証 予定	○	○	○	○	○	○			
4	受変電設備のモニタ		○	○	○	○	○	○	○	○	○

開発したスマートセンサ端末は、環境発電で動作し、スマートコンセントレータと双方向の無線通信によりセンサ測定パラメータを動的に変更する機能を実装した。図 3-3.1.3-1 に試作したスマートセンサ端末(音センサを接続)の例を示す。スマートセンサ端末のブロック図を図 3-3.1.3-2 に示す。センサのフロントエンド回路部分に動的再構成可能なアナログ回路を用いた。このアナログ回路を含めたセンサ測定全体の動作をスマートコンセントレータからの指示に従い設定可能としている。このような構成とすることで、多様な信号処理を低エネルギーのワンショット測定で完了することでセンサ測定に必要なエネルギーを低減した。図 3-3.1.3-3 に音センサ測定の消費エネルギー実測例を示す。特徴周波数の音域のみを測定するように測定パラメータを指定し 5 秒毎に測定した。1 回の測定に必要なエネルギーは約 0.99 mJ であった。5 秒に 1 回の測定に必要な平均消費電力は約 200 μ W であり、環境発電でも十分に実現可能なオーダーである。

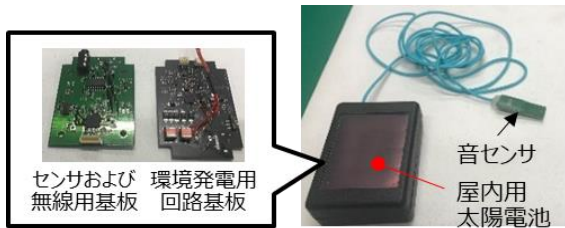


図3-3.1.3-1
試作したスマートセンサ端末

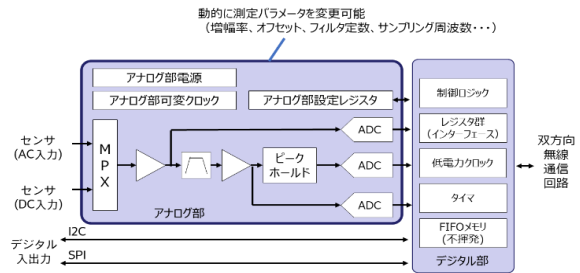


図 3-3.1.3-2
スマートセンサ端末のブロック図

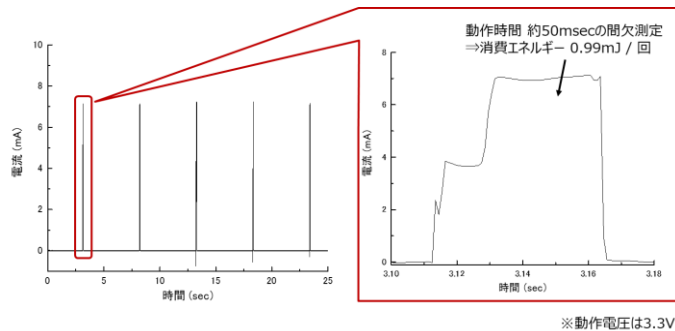


図 3-3.1.3-3 スマートセンサ端末の消費エネルギー実測例

開発した学習型コンセントレータとスマートセンサ端末により構築した学習型スマートセンシングシステムを、工場設備(ロボットアーム)の稼働状況モニタリングに適用し開発システムの動作検証を行った。

測定には音センサと電流センサを用いた。音センサはロボットアームの稼働部近傍に、動作を妨害しない位置に設置した。また、電流は主電源ケーブルを流れる電流を測定した。

まず、従来のデータ例として、オシロスコープを用いて音センサおよび電流センサの出力を観察した例を図 3-3.1.3-4 に示す。ロボットアームが起動後、5 回動作を行い、終了動作を行った約 1 分間のデータである。音センサについて、超音波まで含めた帯域を取得するためサンプリング周波数を 100kHz とすると、1 分間で約 12 メガバイトと巨大なデータとなってしまふ。また、電流はロボットアーム動作の瞬時値を観察できる十分な帯域とするため 1kHz でサンプリングした例であり、約 120 キロバイトのデータとなっている。いずれも、このままでは、環境発電のエネルギーで高頻度に観測し続けることはもちろん、電池を用いた無線センサ端末や、有線接続のセンサであっても膨大なデータ量となることから蓄積も解析も困難となる。

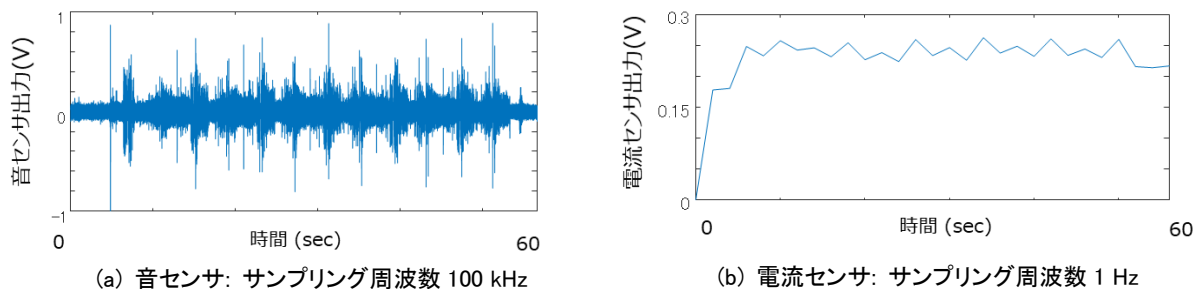


図 3-3.1.3-4 音センサと電流センサのオシロスコープによる観察波形(従来例)

図 3-3.1.3-5 に開発システムの稼働状態モニタリングにおける動作例を示す。

- ① コンセントレータは各センサ端末に全ての信号を収集するように指示する。この際、センサ信号の増幅率やサンプリング周波数は初期値を仮定して指示している。
- ② 各センサ端末はコンセントレータからの指示に従いセンサ測定を行う。この際はエネルギーの制限により、例えば 10 分に 1 回程度の測定を行う。
- ③ コンセントレータは収集した各センサからのデータの相関性を解析し、音センサデータと電流センサデータで相関の高い周波数成分を探索する。
- ④ 探索結果に基づき、音センサ端末に対し、特徴周波数帯(本例では 20kHz 前後であった)の音量のみを測定するようにパラメータ変更を指示する。(一定時間測定しても相関が全く見られない場合は、増幅率等のセンサ測定パラメータを再設定して測定を行う。)
- ⑤ 音センサ端末は、コンセントレータから指示された測定した結果を送信する。1 回の測定および送信に必要なエネルギーが小さくなるため、1 秒に 1 回の高頻度測定を行う。

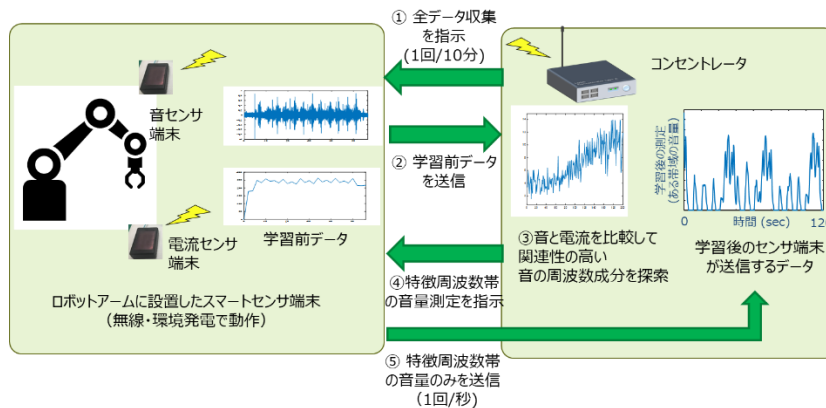


図 3-3.1.3-5 開発システムの稼働状態モニタリングにおける動作例

以上の動作により、最終的に得られたデータを図 3-3.1.3-6 に示す。図 3-3.1.3-6(a)はスマートセンサ端末から送信されるデータである。特徴周波数の音量のみを測定しているため、1 分間あたりのデータ量は 60 バイトである。図 3-3.1.3-6(b)は図 3-3.1.3-6(a)のデータを基に音の継続時間でラベル付けして表示したものである。ロボットアームの稼働状態を分離できていることが判る。図 3-3.1.3-6(a)の 1 分間あたりのデータ量と図 3-3.1.3-4(a)のデータ量の比較により、本開発システムを用いることで有価情報量は約 20 万倍に増加したことを確認した。

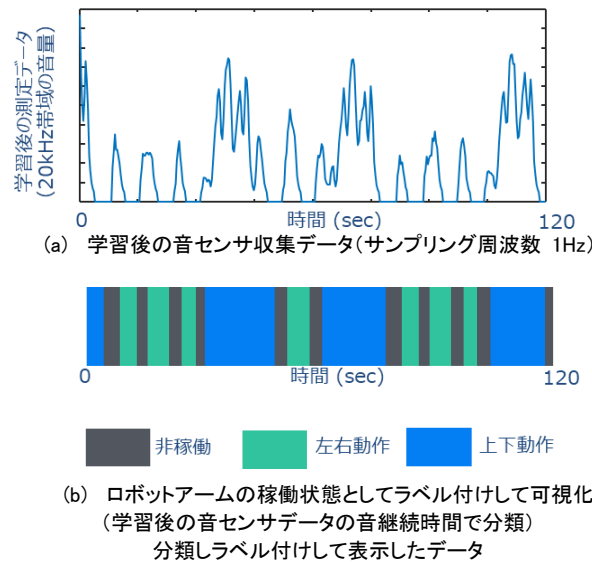


図 3-3.1.3-6 開発システムにより可視化されたロボットアームの稼働状態

①-(2)産業設備の状態監視アルゴリズムの検証

2016 年度は人間の五感を含め産業設備の保守管理で実施している点検内容を抽出し、その管理項目をセンシングシステム化するため、必要となるセンサ種類および仕様を抽出した。生産設備用のセンサとして、圧電式加速度ピックアップ、計測用マイクロフォン、赤外線アレー、クランプ式電流計、可視カメラ、においセンサを選定した。また受変電設備用のセンサとして、可視カメラ、赤外線アレー、漏洩電磁波センサ、温湿度センサ、臭いセンサを選定した。

表 3-3.1.3-3 生産設備用

センサ	用途
電流、振動	設備の稼働状況把握
マイクロホン	稼働音の把握、聴診代替
赤外線サーモカメラ	稼働時の設備温度
臭い、漏洩	設備の状態把握
塵埃、可視カメラ	設備外觀、汚れ、液量確認

表 3-3.1.3-2 受変電設備用

センサ	用途
可視カメラ	目視確認代替
赤外線熱画像センサ	機器過熱・温度上昇検出
漏洩電磁波センサ	部分放電検出
温度・湿度センサ	過熱・吸湿等の五感代替
におい(ガス)センサ	過熱・漏洩等に伴う臭気検出

2017 年度は、前年度に選定したセンサを用いて、実際の食品工場の生産設備であるコンプレッサや受変電設備、及び自社内の空調設備で計測を実施し、その解析結果から設備の状態監視を実現するためのアルゴリズムや、人間の五感を用いて実施している日常点検の代替となるアルゴリズムの検討を行った。



図 3-3.1.3-7 実食品工場内コンプレッサ測定

2018年度は、開発された赤外線アレセンサを搭載したスマートセンサ端末を用いて、回転機械模擬試験装置での計測を実施し、スマートセンサ端末が実験室レベルで動作することを確認した。またコンセントレータと連携させた試験では、モーター等の加熱部位を検出し、それ以外の部分は除外されることでデータ送信量が削減できることを確認した。さらに駆動モーターの電流値と稼働音の相関をとることで装置の駆動のタイミングや動作状態を捉えられることを確認した。受変電設備については、絶縁破壊前の兆候として発生する部分放電を監視するためのセンサとして、面電流センサとスマートセンサ端末の組み合わせによる試験を実施した。設備異常を放電模擬信号にて模擬し、実験室相当の設備で、設備の稼働状況や状態を「通常」、「警戒」、「異常」の3レベルに区別して監視するアルゴリズムにより判断できること、また構築した監視アルゴリズムにより、実装前と比較して送信頻度やデータ量の省力化により通常状態では有価情報量が100倍以上となることを確認した。

★従来の設備監視とLbSSの自動監視との比較

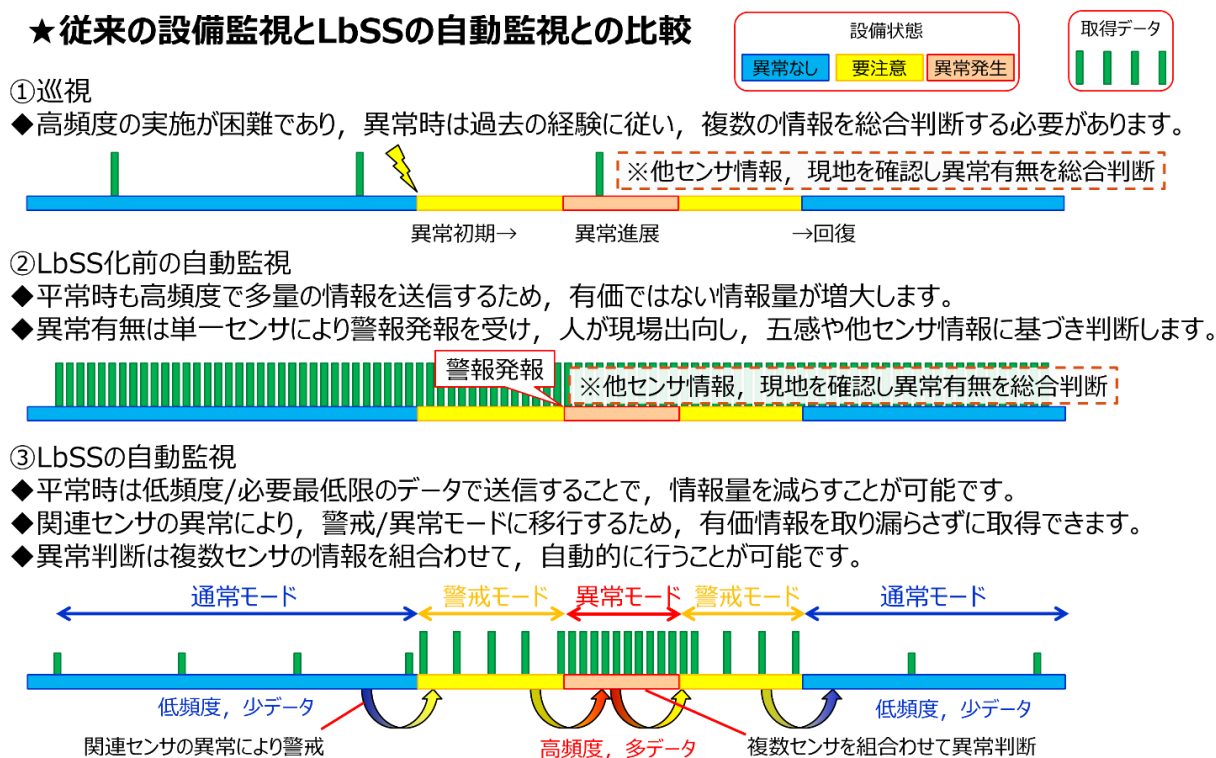


図 3-3.1.3-8 従来の監視手法と本研究(LbSS)における自動監視との比較

2019年度は、実際の工場設備を対象に、赤外線アレスマートセンサを用いたセンシングシステムを設置し、コンセントレータからの指令で赤外線アレセンサ端末からのデータ量が削減されること、また無線送信でデータがクラウドまで上がることを実証試験で確認した。さらに前年度試作した面電流センサ端末とコンセントレータを含むセンシングシステムを実工場の受変電設備に設置した。試験結果からアルゴリズムを改良し、実際の環境下でも設備の状態監視が可能なこと、またコンセントレータからクラウドへの送信頻度等を最適化することで有価情報量を100倍に高められる見通しを得た。

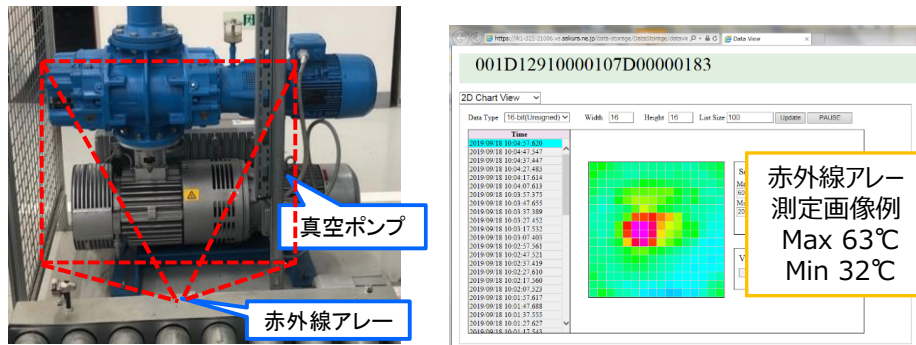


図 3-3.1.3-9 赤外線アレーセンサを用いた真空ポンプ測定例

2020 年度は実際の工場設備に、生産設備としては電流センサと振動センサを連携させたセンシングシステム、受変電設備には複数の部分放電検知センサを組み合わせたセンシングシステムを設置し、産業設備の状態監視システムの検証と従来システムと比べ 100 倍以上の有価情報が得られることを確認する。

①-(3)低消費電力・高信頼性長距離無線センサ端末の開発

2016 年度は、既存センサを複数(各 4 種)搭載した 2 種類のスマートマルチセンサ(28.5mm×18.5mm)を開発した。デジタル出力版(加速度/電流/気圧/温湿度)とアナデジ混載出力版(アナログ:加速度/電流、デジタル:加速度/温湿度)であり、Wi-SUN 無線モジュールと端末制御用マイコン(32 ビット)から構成される無線スマートマルチセンサ端末(70.0mm×32.0mm)を試作、評価した(図 3-3.1.3-10)。

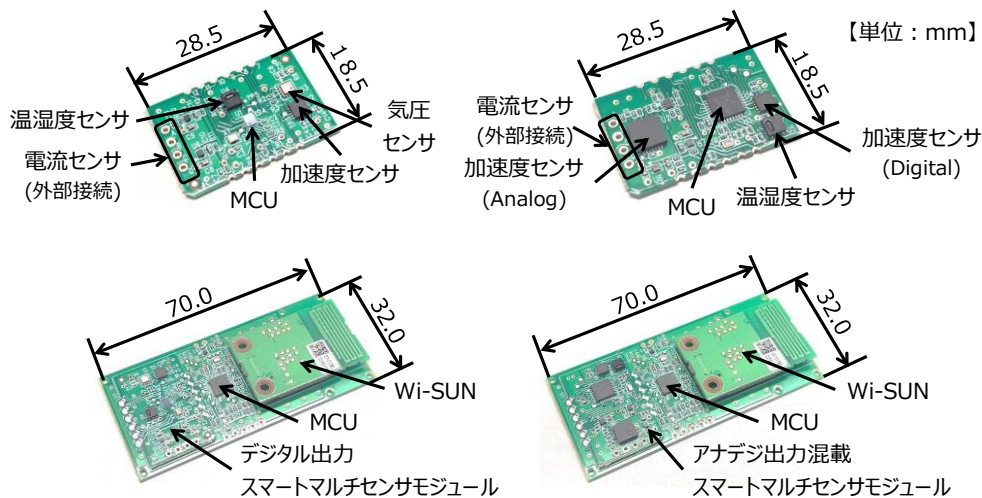
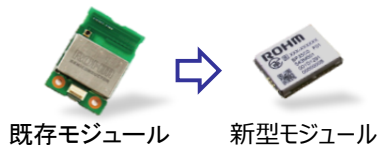


図 3-3.1.3-10 (上段)スマートマルチセンサ:[左]デジタル出力、[右]アナデジ出力
(下段)無線スマートマルチセンサ端末:[左]デジタル出力、[右]アナデジ出力

2017 年度には、無線通信の低消費電力動作に向けて、Wi-SUN モジュールのネットワーク層を開発し、低消費電力なマルチホップ通信の移植を行った。マルチホップ通信を実装した状態でも、受信時消費電流が 30mA から 24mA へ約 20%、スリープ時の消費電流が 9μA から 4μA へ約 55%削減した事を実測にて確認した(図 3-3.1.3-11)。さらに、メッシュネットワーク通信技術そのものに関しては、ネットワーク仕様の基本部分の検討を完了し、アルゴリズムを実証するためのソフトウェア開発を行い、メッシュネットワーク通信の評価環境の構築を完了した。



- 受信時消費電流が約20%削減 (30mA→24mA)
- スリープ時の電流が約55%削減 (9μA→4μA) を実測にて達成。

図 3-3.1.3-11 既存モジュールとの互換性を備えつつ低消費電力化

次に、赤外線アレーセンサ搭載無線端末仕様を策定し、ハードウェア試作とファームウェア実装を完了し、基本動作確認を実施した(図 3-3.1.3-12)。

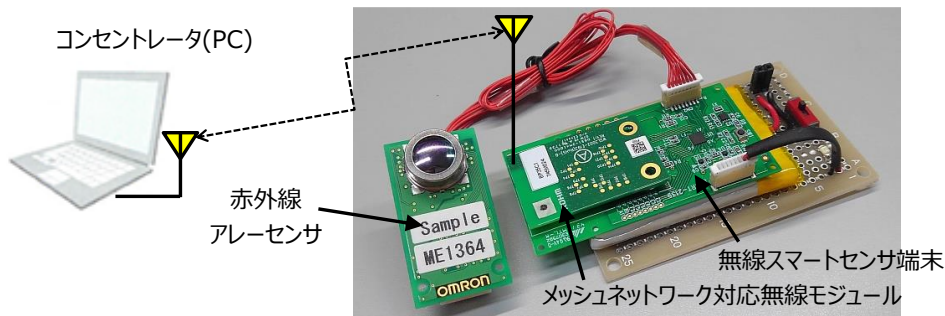


図 3-3.1.3-12 赤外線アレーセンサ搭載無線端末

また、2.4GHz 帯より回り込み特性に優れる Sub-GHz 帯の無線通信においては、より信頼性の高い通信システムを目指し、ネットワーク層の開発を中心にメッシュネットワーク通信を開発した。メッシュネットワーク組込仕様を検討し、端末と学習型スマートコンセントレータとの通信仕様(インターフェース)を協働で策定し、無線スマートセンサ端末への組込開発を実施し、無線通信モジュールとして必要な機能追加と検証を行った。

3 年目には、スマートフロントエンド回路を想定した無線スマートセンサ端末の開発を行い、赤外線アレーセンサ搭載のメッシュネットワーク無線端末と中継器、及び学習型スマートコンセントレータ間でのセンサデータの送受信評価を実施した。本評価においては、端末の低消費エネルギー化(26.0mJ→19.5mJ)を達成した(図 3-3.1.3-13)。期初の 43.1mJ からは 55%もの消費エネルギーの削減であり、自立電源駆動のユースケース拡大に寄与するものである。これらの成果により MEMS センシング&ネットワークシステム展 2018 において学習型スマートコンセントレータとのセンサデータの無線通信デモを実施すると共に、振動発電型自立電源での動作デモを実施した。

#	MCUクロック	平均消費エネルギー	エネルギー削減効果
1	48MHz	26.0mJ	基準
2	8MHz	19.5mJ	▲25.0%

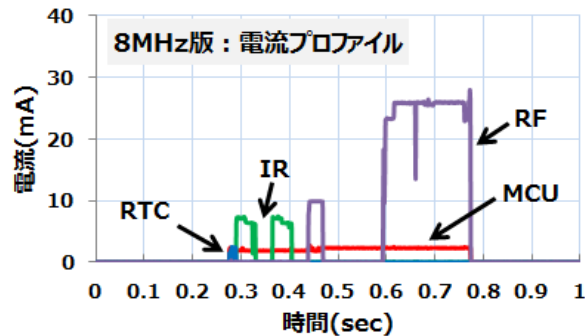


図 3-3.1.3-13 赤外線アレーセンサ搭載無線端末の低消費電力化

次にマルチガスセンサ搭載メッシュネットワーク無線端末を開発し、シングルガスセンサの動作確認後、マルチガスセンサの動作確認を完了した(図 3-3.1.3-14)。さらに、放電検出用の面電流センサ対応無線スマートセンサ端末も開発し、動作確認を完了した。

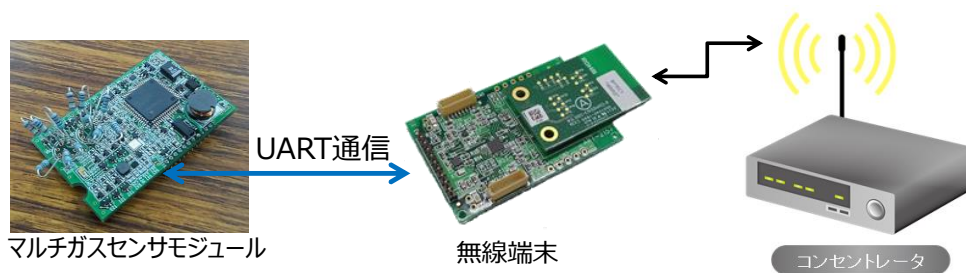


図 3-3.1.3-14 マルチガスセンサ搭載メッシュネットワーク無線端末

最後に実運用を想定し、専用コマンドや環境を構築し、通信エラー率の測定/評価を実施した。より詳細な通信経路の調査やネットワークの一部に支障が生じた際の柔軟性を検証するための機能を盛り込み、中継器の経路特定やメッシュネットワーク通信の妥当性を評価・確認する事が出来た。これらの結果、低消費電力化とメッシュネットワーク通信の優位性を両立した無線スマートセンサ端末を実現し、学習型スマートセンシングシステム検証用に提供するに至った。

①-(4)生産設備における学習型スマートセンシングシステムの実証実験

赤外線アレーセンサ及び無線モジュールを登載したスマートセンサ端末と、クラウドシステムと公衆 LTE 回線とを連携動作させた学習型センシングシステムについて、工場内で実際に稼働している生産設備へ取り付け、動作確認、データ計測を行った。

生産設備に取り付けた赤外線アレーセンサ端末と工場電源盤内に設置したコンセントレータ間の通信(920MHz)、およびコンセントレータとクラウド間の通信(LTE)について、オフィス PC やモバイル端末からクラウド経由で赤外線アレーセンサのデータを常時リアルタイムで確認でき、工場内での実際の運用環境でも良好に通信できることを確認した(図 3-3.1.3-15)。

システム開発者が工場内に立ち入ることなく、ユーザ自身が単独で赤外線アレーセンサとコンセントレータを自社の現場に容易に設置可能であることを確認した。更に、ユーザ視点での

設置やデータ計測における作業性について、良好な点と現状での課題点について抽出を進めている(表 3-3.1.3-4)。

振動発電デバイスの実証実験では、稼働している生産設備や受電設備での振動測定を行い、振動発電素子の最適設計に必要な振動データの取得を完了した(図 3-3.1.3-16)。

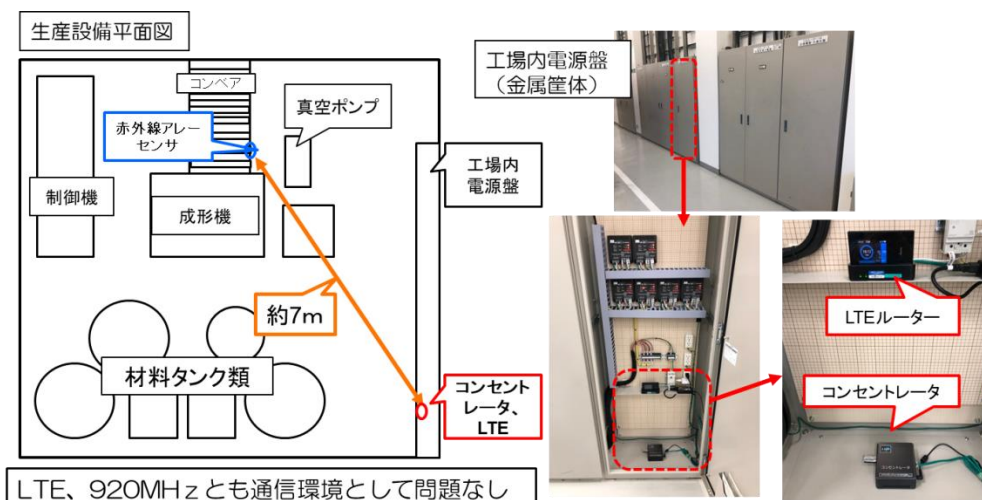


図 3-3.1.3-15 工場内生産設備における通信環境の確認

表 3-3.1.3-4 ユーザ視点での作業性に関するまとめ

	検証で確認できた良い点	確認された課題
設置作業性	<p>●ハード面</p> <ul style="list-style-type: none"> ・コンセントレータ1台、LTE端末、1ユニット化された赤外線レーザー端末1台の検証では、機器は小型で設置の制約も少ないことから設置作業は非常に楽であった。 ・生産設備では電源ケーブルの引き回し、固定が問題となるが、環境発電等で電源線がない端末であれば、ハード取り付け作業は非常に楽であり、導入のハードルもより低くなる。 <p>●ソフト面(クラウド経由での接続設定面)</p> <p>マニュアルを参考にユーザーのみで簡便に可能、ハードの設置を含め約15分(電源ケーブルの引き回しは除く)で設置し、測定を開始できた(今回予め設定して頂いた部分があること、また、赤外線レーザー端末が1台での条件)</p>	<p>赤外線レーザー端末の設置において、対象物や設置環境によっては適切な測定範囲とするための調整に時間を要する。</p>
データ計測、取り扱い面での作業性	<p>データ表示、データダウンロードとも操作は簡便に可能。</p> <p>PCだけでなく、モバイル端末からもいつでも簡単に見ることができる。</p> <p>赤外線レーザーのデータは、マッピング表示で視覚的に表示され分かりやすい。また、10秒おきに画面更新され表示できるのも、装置の状態変化をリアルタイムで把握したいシーンでも活用できる。</p>	<p>データ数が多くなってしまうとダウンロードに時間と手間がかかる。</p> <ul style="list-style-type: none"> ・ダウンロードリストが多いと表示されるまでに約3分 ・赤外線サーモアレィ10秒ごとのデータ測定では、1か月で約26万データとなる。 ・一括DL選択範囲が1万データ(約5Mb)までのため、1か月分では約26回のDL作業(1DLで約1分)が必要 ・学習前データであるため、データ量が大きくなっている。その分、有価データ化による圧縮効果がより期待されるため、学習のための測定期間の短縮も重要と思われる。 ・温度表示が単位やカンマがあると見やすい(3562-3562℃) ・ダウンロードデータがバイナリデータのため、変換ツールでの処理が必要

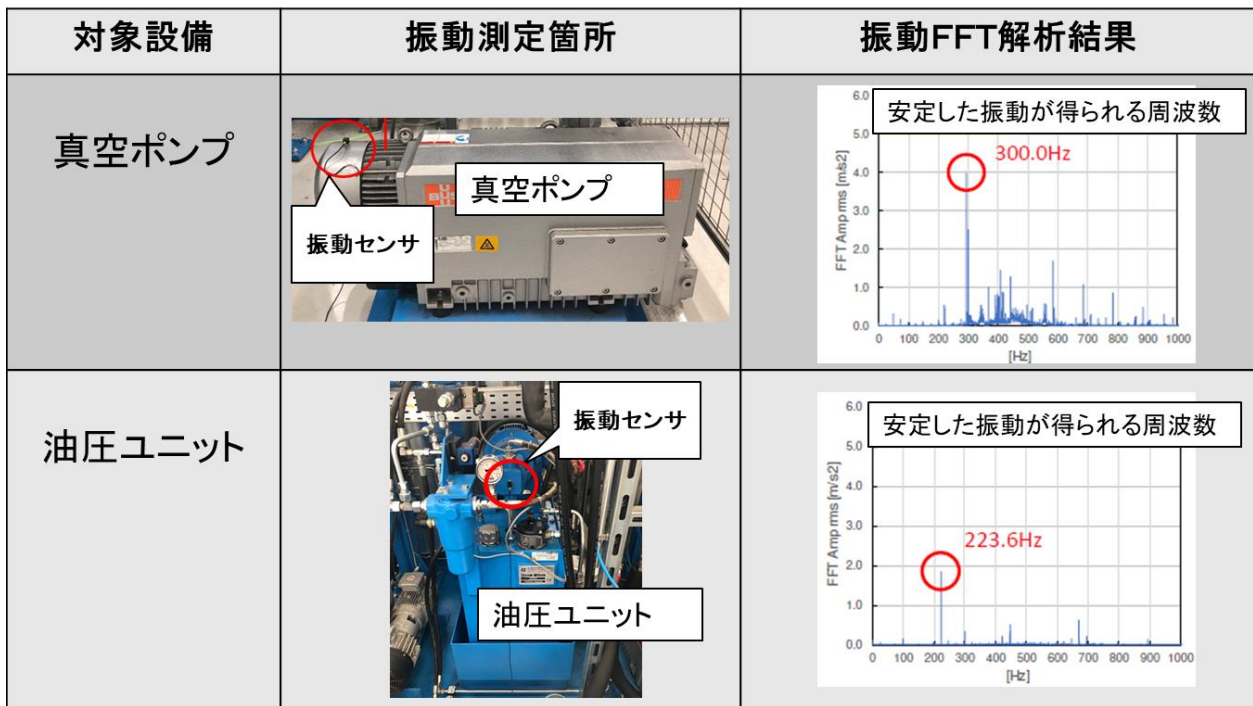


図 3-3.1.3-16 振動発電素子の設計に必要な振動データの取得

②産業分野を対象としたスマートセンサの開発

②-(1)設備の異常を検出する省電力型ガスセンサの開発

②-(1).1 現場に存在するガス種の調査および検知対象ガスの絞り込み

設備の異常監視として、5 つのシーンを想定し、ガス 12 種を検知対象として選定した。(表 3-3.1.3-5)。

表 3-3.1.3-5 設備異常に関する検知対象ガス

用途	対象ガス例
燃料ガスの漏洩	メタン, 水素, LP, ジメチルエーテルなどの可燃性ガス
火災初期の発生ガス	無煙熱分解/くすぶり燃焼:CO ₂ , CO の発生が多い その他, HCl, HCN など
薬品などの漏洩	溶剤:エタノール, IPA, アセトン, アセチレン, トルエン, ベンゼンなどの揮発性有機化合物(VOC)
発熱による におい	プラスチックの加熱:ベンゾチアゾール, スチレン, エチレン, エタン, プロパン, ブタンなど ケーブル等の加熱:2-エチルヘキサノール, 1-ブタノール, ブタンなど
設備の異常 監視	油のにおい成分:ヘプタナールなど 油入機器診断:メタン, 水素, エタン, エチレン, アセチレン

②-(1).2 マルチガスセンシングの方式検討

図 3-3.1.3-17 に 2 種類の触媒層およびヒータ温度を変えて動作したセンサによるガス感度特性を示した。燃料ガスの漏洩を想定した触媒 A を用いたセンサでは、高温から温度が低くなるに連れて、メタン、LP、水素が選択的に検知できている。一方、ケーブル類の発熱で発するにおいを想定した触媒 B を用いたセンサでは、絶縁材成分とケーブル被覆成分が選択的に検知できている。

これらの機能を活用し、1 台で複数の検知対象ガスに対応したマルチガスセンサモジュールを開発した。特徴は次に示した通りである。

(1)マルチデバイス方式

触媒を変えた複数のセンサをアレー状に配置し、複数のシーンを想定(表 1.1.3.②-(1).1)したガス検知に対応する。

(2)マルチドライブ方式

センサ駆動温度などの駆動条件を変え、シーン毎に複数ガス種の検知を可能にする。

■ 燃料ガスの漏洩(触媒A) ■ 発熱によるにおい(触媒B)

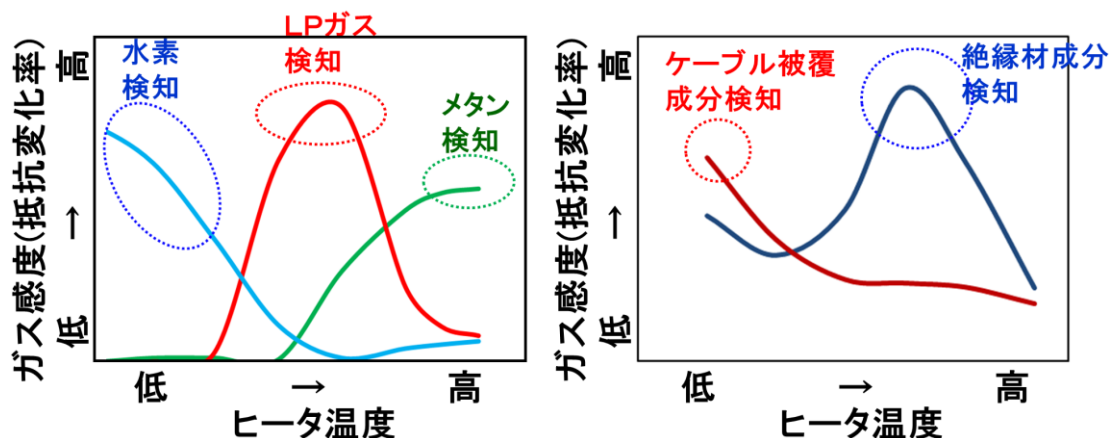


図 3-3.1.3-17 ガス感度特性例

②-(1).3. ガス検出アルゴリズムの検討

マルチガスセンサモジュールを配電盤などの設備が稼働する工場に設置し、正常時の環境をモニタした。また発熱によるにおい異常を想定して、絶縁材の加熱で生じる成分を曝露した際のデータを取得した(図 3-3.1.3-18)。

正常時は 6 種のセンサが一定範囲内で出力変動することを確認し、現場の正常時としてモデル化できた。また異常時は正常時の範囲を超えてセンサが動作することを確認した。従って、開発したマルチセンサにより複数の環境ガスをモニタし、学習により正常時をモデル化しながら、従来、点検者が感じていた異臭の検出や常時モニタリングが可能となる。

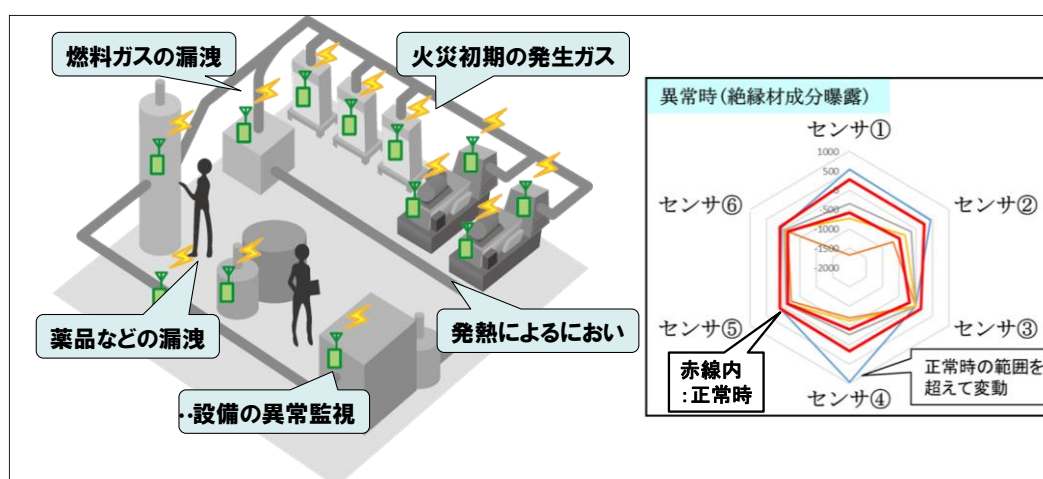


図 3-3.1.3-18 マルチガスセンサの適用シーンおよび検出アルゴリズム

今回、200 μ W の低消費電力で複数の対象ガスに対応したマルチガスセンサを開発した。

表 3-3.1.3-6 に開発品と従来技術の比較を示した。従来技術に対し、開発品は低消費電力・信頼性・マルチセンシングを兼ね備えており、自立電源で工場の異常を検知できる業界初のマルチガスセンサである。

表 3-3.1.3-6 開発品と従来技術の比較(ベンチマーク)

	開発品 (富士電機)	共振式	プラズモン 共鳴式	赤外分光式	赤外吸収式	接触燃焼式	固体電解質型	電気化学式
感度	○	○	○	◎	◎	○	○	○
選択性	○	×	○	◎	◎	○	○	○
消費電力	◎	◎	×	×	×	△	◎	◎
小型化	◎	◎	×	×	×	○	◎	◎
信頼性	◎	×	△	△	◎	○	○	◎
コスト	◎	◎	×	×	×	○	○	○
マルチセンシング	◎	△	◎	◎	◎	×	×	×
備考	製品・量産化 実績あり	基礎研究 段階	基礎研究 段階	基礎研究 段階	製品・量産化 実績あり	製品・量産化 実績あり	製品・量産化 実績あり	製品・量産化 実績あり

②-(2)小型・低消費電力な赤外線アレーセンサの開発

2016 年度は、測定条件変更機能を実現するため、上位システムからの制御命令に基づき、計測画素数と温度分解能、及びフレームレートを変更するアルゴリズムを設計した。画素選択機能は、上位システムからの命令に応じて、赤外線アレーセンサに搭載したマイコン(MPU)より、X 方向のデコーダーと Y 方向のデコーダーを任意に切り替えることで実現した。温度分解能変更機能は、同一画素で計測した値の平均回数を変更することで実現した。フレームレート可変機能は、上位システムから温度計測の命令を受けてから計測停止の命令を受けるまで、周期的に温度計測を繰り返す仕様を改め、都度、上位システムから計測開始の命令を受けつける仕様とした(図 3-3.1.3-19)。

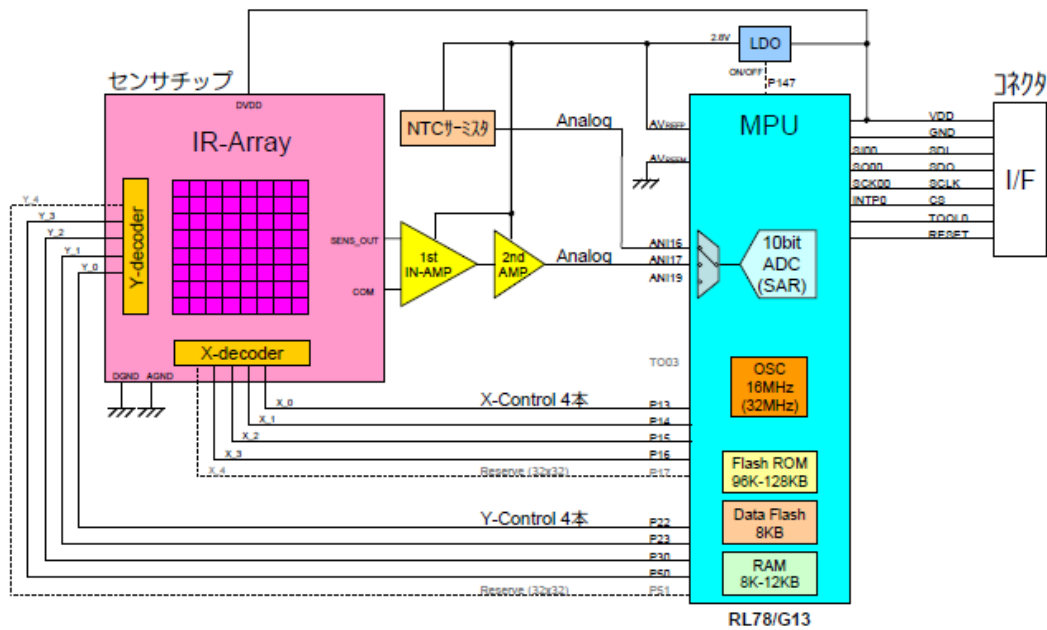


図 3-3.1.3-19 赤外線アレーセンサのブロック図

2017 年度は、サイズ 2cm×3.9cm の赤外線アレーセンサ端末を作製して、赤外線アレーセンサチップを制御する機能ブロックに、画素選択アルゴリズムと温度分解能調整アルゴリズムを実装した。測定条件変更機能を搭載した赤外線アレーセンサは、1回/分 全 256 画素の温度計測時において、平均消費電力 140 μ W を達成した(図 3-3.1.3-20)。

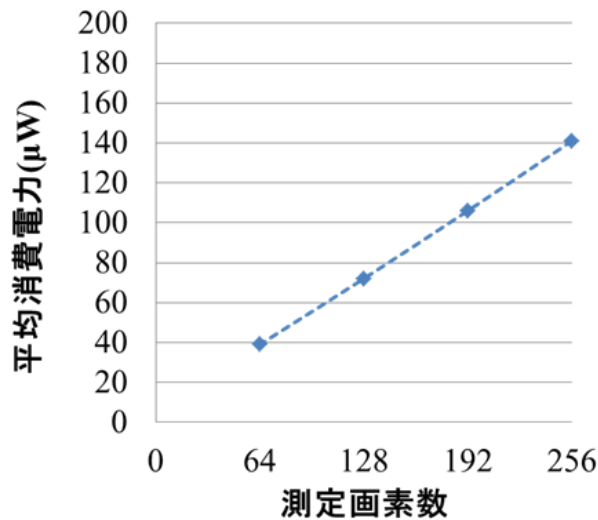


図 3-3.1.3-20 測定画素数と平均消費電力の関係

また、温度計測する画素数を限定することで、計測頻度を増加できる効果を、確認した。例えば、温度計測する画素数を 128 画素に限定することで、全画素計測時に比べて、温度計測の頻度を約 1.6 倍できることを確認した。開発した赤外線アレーセンサは、①広範囲な温度計測と、②画素選択機能・フレームレート可変・による状況に合わせた柔軟な温度計測、が可能な点で、他の赤外線アレーセンサに対して優れている(表 3-3.1.3-7)。

表 3-3.1.3-7 開発した赤外線アレーセンサと他の赤外線アレーセンサとの比較

	本開発	A社	B社	C社
方式	サーモパイル	サーモパイル	サーモパイル	マイクロボロメータ
画素数	256	64	2000	4800
視野範囲	90度	60度	33度	63.5度
画素選択	可	不可	不可	不可
駆動電圧	3V	←	←	←
駆動電流	4mA	4.5mA	5mA	50mA

学習型スマートセンシングシステムのフィールド実証にむけては、赤外線アレーセンサの設置位置や初期動作条件を検討するために、可視カメラの画像と赤外線アレーセンサの熱画像を、重ねて表示可能な、評価機を作製した。更に、ユースケース検討のために、計測対象の候補である、回転機器と冷却水循環用配管、および配電盤の温度計測を実施。実証に向けた課題を、事前抽出した。更に、スマートセンサ端末への搭載用に、赤外線アレーセンサ 100 台を作製した。

成果の最大化においては、2017 年 10 月 4 日～6 日の MEMS センシング & ネットワーク展 (CEATEC と同時開催)において、赤外線アレーセンサの開発成果に関するパネル展示、および赤外線アレーセンサでモーターの表面温度を監視するデモを実施した。3 日間の発表を通して、多くの来場者に赤外線アレーセンサの開発成果を訴求できた。また、IoT 推進のための横断技術開発プロジェクトのテーマ間連携の位置づけで、「組み合わせ最適化処理に向けた革新的アニーリングマシンの研究開発」に、MEMS センシング & ネットワーク展の期間中に収集した、デモ用回転機器の温度計測データを提供した。

表 3-3.1.3-8 開発した赤外線アレーセンサ



項目	値
消費電力	200 μ W 以下
サイズ	2cm × 5cm 以下
計測温度範囲	0～100℃
機能	<ul style="list-style-type: none"> ・画素選択機能 ・フレームレート可変 ・温度分解能変更機能

③産業分野における微小振動で連続的な高出力可能な自立電源の開発

本開発において、まず振動発電デバイスの設計理論を構築した。これまでも振動発電の発電量を最大化する理論は明らかではあったが、実際のデバイスには有限の大きさがあり、振

動できる振幅に制限がある場合の設計理論についてははっきりとしていなかった。下図に速度に比例したダンピングを持つ振動発電の単純なモデル(VDRG: Velocity-Damped Resonant Generator)を示す。

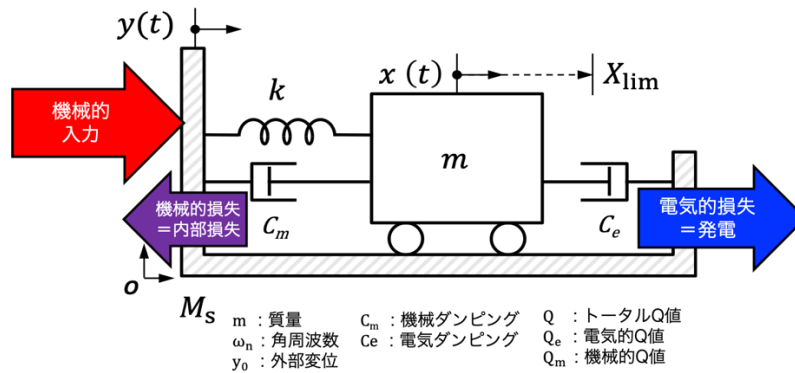


図 3-3.1.3-21 速度に比例する系の振動発電の単純なモデル

このモデルにおいて、従来は振幅制限があったとしても、機械的損失と電氣的損失(発電)は同じ場合に発電量が最大になる、と言われており、エネルギー回収効率は 50%が最大だと考えられていた。ところが、下に示すコンター図からもわかる通り、機械的損失と電氣的損失が同じ場合よりも、発電量が大きくなるのがわかった。

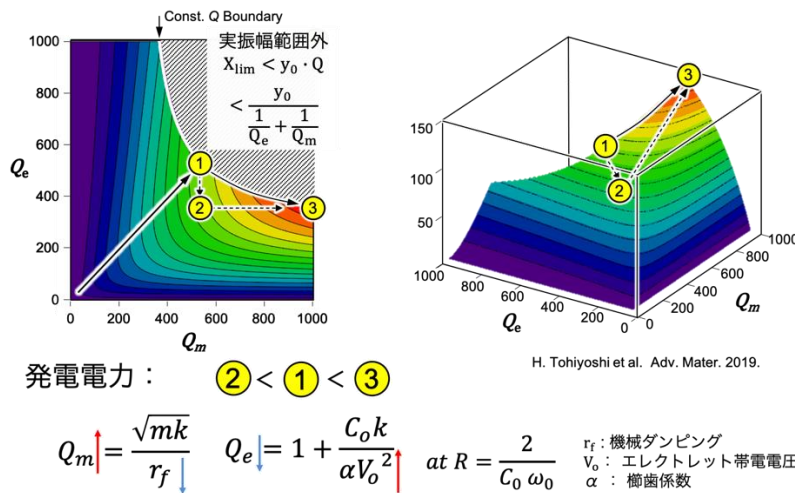


図 3-3.1.3-22 実デバイスの振幅制限を考慮したコンター図

横軸は機械的な応答を表す Q 値(Q_m)、縦軸は電氣的な Q 値(Q_e)である。ハッチングした部分は実際には実現不可能な振幅領域である。この場合は、 Q_m は極力大きく、かつ、 Q_e は小さくしたときに発電量が最大化できることが理論的にわかった。

この設計指針に従い、まず 400 V という高いエレクトレット電圧により、高密度エレクトレットの形成を行ない電氣的な Q_e 極力小さくした。また、電極間に残った空気による粘性流動による機械的損失は、振動発電素子の出力を低下させることがわかっているので、次に、真空パッケージによりこれを抑制し、 $Q_m > 1000$ を実現した。このデバイスを製作し、外部より振動を与えて発電量の評価を行なった。図 3-3.1.3-23 に各周波数(横軸)での発電量(縦軸)を示す。この結果、振動周波数 97.7Hz、加速度 1.8m/s^2 において発電電力 $682 \mu\text{W}$ (P_{exp}) が得られた。一方、

理論最大発電量、 $P_{rms} = 738.7 \mu\text{W}$ であり、エネルギー回収効率は $E_H = P_{exp}/P_{rms} = 0.92$ 、すなわち 92%のエネルギー回収を実現した。これは、ほぼ理論限界のエネルギー回収効率であり、従来の解釈では説明できない理論を実験値によって証明した意義は大きい。

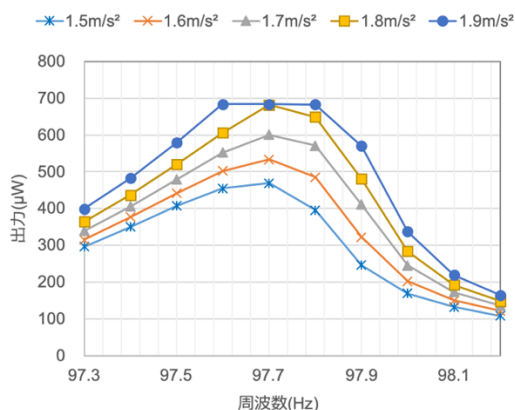


図 3-3.1.3-23 MEMS デバイスの発電量

また、本デバイスを用いて実証試験を行なった。ここでは、樹脂成形に用いる油圧のユニットであり、卓越周波数は 223Hz、振動加速度は 0.15G であった。この油圧機器に振動発電デバイスをセットして、発電実験をした結果を図 3-3.1.3-24 に示す。

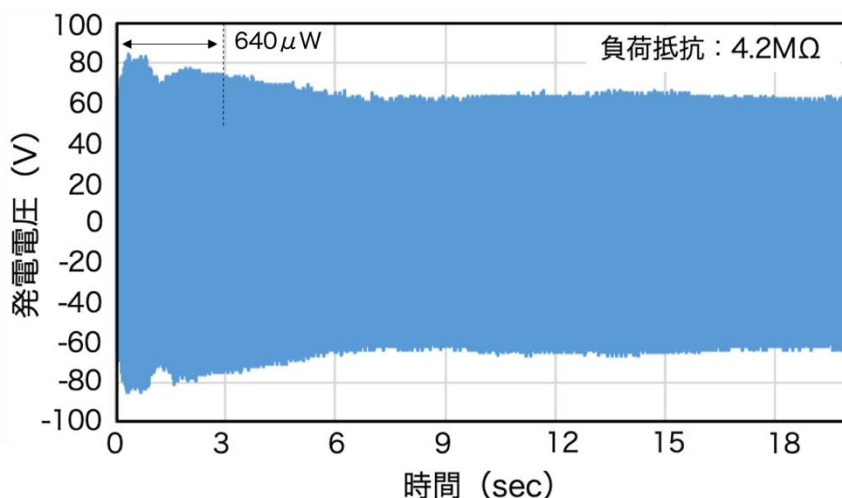


図 3-3.1.3-24 MEMS デバイスの発電量

図に示す通り、機器の振動から $640 \mu\text{W}$ 程度の発電量を得られた。本研究の目標である 100Hz ではなかったものの、0.15G と非常に微小な振動から目標の $500 \mu\text{W}$ 以上の発電を達成した。これにより、自立型無線センサ端末が駆動できれば、IoT 社会の実現に貢献できると考えられる。

3.1.4 成果の普及

展示会への出展や種々の講演会・セミナーでの成果報告ならびにホームページ、ブログ、ユーザとの技術交流を通じて本研究開発の普及・広報を図った。

(i)プロジェクトホームページ・展示会での研究開発成果の発信

プロジェクトのホームページ(<http://lbss.la.coocan.jp/>)で、研究アウトライン(研究開発概要、研究コンセプト、研究テーマ)、研究体制について紹介、さらに MEMS センシング&ネットワークシステム展(参加者数 3 日間で 1 万人規模、主催:技術研究組合 NMEMS 技術研究機構・(一財)マイクロマシンセンターにおいて、プロジェクトブースでのパネル・デモ展示、成果報告会を実施し、広報普及を図った(2017 年 10 月、2018 年 10 月、2020 年 1 月に実施)。

(ii) ブログによる情報発信

(一財)マイクロマシンセンターが管理するブログニュース(MEMS の波、<http://gsnpj.blogspot.jp/>)に成果展示や成果報告会、海外技術動向調査の内容を発信して、本プロジェクトの広報・普及を図った。

(iii) ユーザとの技術交流

本研究開発の委員会活動として、IoT システムベンダー、小売電力事業、ビル管理システム、交通インフラ、石油コンビナート、インフラモニタリング研究の大学、関連 IoT 横断テーマ研究機関等から成る外部アドバイザリー委員会を設置し、ユースケースを想定した、有価情報抽出のためのアルゴリズムに対する委員コメント反映、本システム・センサ端末の社会実装・検証先等の選定と実施協力のための情報交換を実施した。

また、ターゲットとする顧客との対話によるユースケースのヒアリングとして、2018 年度に石油コンビナート・プラント企業 3 社、製造企業 5 社、食品加工企業 1 社、電力インフラ企業 2 社、2019 年度には製造企業(中小企業を含む)20 社、ガス・電力インフラ・化学プラント企業 3 社、食品加工企業 4 社に実施した。

さらに、各都道府県や地元大学(産学連携を積極的に実施している大学)をハブとして、関連する企業を集めるセミオープン技術 PR ワークショップを、2019 年度に会津若松市で「センシング・エッジによる IoT 革新的ビジネスの潮流」の題名で実施した(中小企業庁 e-中小企業ネットマガジン(2019-11-13 号)で開催を配信)。

3.2 研究開発テーマ「超低消費電力データ収集システムの研究開発」

本研究開発項目では、IoT 電源の地産地消「スマート IoT」を実現する要素技術の確立と事業提案という目標に対し、消費電力 1/10 の IoT 特化型統合 SoC、慣性センサ、ボックスキャッタ通信モジュール、バイタルセンサ、発電効率 10 倍の自立電源モジュールの開発を達成するなど、目覚ましい成果を上げつつある。

(要素技術)

1. 超低消費電力 IoT 特化型統合 SoC
2. 低消費電力 SiGe センサモジュール
3. 高効率自立電源モジュール
4. 低消費電力ボックスキャッタセンシング技術
5. ボックスキャッタ通信モジュール
6. 超低消費電力バイタルセンシングモジュール
7. ジャイロセンサモジュール
8. 無線位置推定モジュール

(事業モチーフ)

9. 回転機器状態監視システム
10. 作業支援システム

個別の研究開発サブテーマにおける詳細は以下に示す。

3.2.1 研究開発サブテーマ「超低消費電力 IoT 特化型統合 SoC の研究開発」

3.2.1.1 概要

超低消費電力(Ultra-Low-Power, ULP)センサノード SoC(従来比 1/10 以下の消費電力)を設計し試作した。そのために低消費電力要素回路(スイッチトキャパシタ電圧降圧型コンバータ回路、ULP リアルタイムクロック回路、26/40MHz 水晶発振器、サブ GHz のノーマリオフ IoT トランシーバ回路および信号処理アクセラレータ)を開発し、それらの統合集積に加えてハーベスタの電力供給量に応じたセンシングデータ精度や RF 通信量の制御技術を開発した。この統合 SoC を事業モチーフ「回転機器状態監視システム」に実装し、高効率な IoT センサノードの開発を完了する。

3.2.1.2 最終目標と根拠

従来製品の消費電力 1/10 未満の統合 SoC 技術を完成させ、実証試験用プロトタイプ(統合 SoC を事業モチーフ「回転機器状態監視システム」に実装)に供し効果を確認する。商用化 SoC では世界最高レベルの超低消費電力である。

3.2.1.3 目標の達成度

2018 年度までの委託研究で統合 SoC 自体の低消費電力化技術は達成している。2019 年度に改訂設計と試作を完了し、SoC 内蔵の DSP アクセラレータを使ったエッジセンサノードでのデータ分析処理において、従来マイクロコントローラと比較して 1/10 未満の低消費電力動作を実現している。2020 年度は実証試験用プロトタイプ開発のために基板設計とともにファームウェア開発中であり、年度末までには目標達成の見込みである。

3.2.1.4 成果と意義

本技術開発により、可用時間の長い、また自立電源環境動作可能な IoT センサノード技術が実現できる。つまり、電池が利用できない、あるいは電池交換が困難な環境にまで、データ収集システムを拡大していくことが可能となる。また、電池の使用量や環境負荷、交換コストを削減できる。その結果、FA 応用におけるライン管理システムやウェアラブル応用のヘルス機器への展開が期待され、IoT 市場拡大とマーケットシェア拡大が期待できる。

3.2.1.5 成果の普及

本成果は IoT 応用に広く展開でき、IT 農業、デジタルヘルス、構造物ヘルスマモニタリング、物流管理、工場管理、環境モニタリングなど幅広い応用に適応可能である。

3.2.2 研究開発サブテーマ「低消費電力 SiGe センサモジュールの研究開発」

3.2.2.1 概要

2018 年度までの委託事業にて要素技術を確認した SiGe-MEMS センサプラットフォーム技術を最大限に活用し、超低消費電力なセンサモジュールを実現可能な振動検知向けの SiGe 加速度センサモジュールの実証を行う。

3.2.2.2 最終目標と根拠

ULP センサ AFE 回路と SiGe 加速度 MEMS センサを CMOS 混載 MEMS 技術で統合した消費電力 $1\mu\text{W}$ 以下の超低消費電力な振動センサモジュールを試作し、事業モチーフ「回転機器状態監視システム」プロトタイプに搭載し動作を確認し、最短 3 ヶ月の連続駆動実証試験を行う。2018 年度までの委託研究で確認した要素技術と同等の消費電力を、実用化の指針となる 3 ヶ月以上の連続試験で達成することを目標とする。

3.2.2.3 目標の達成度

SiGe センサモジュールの作製が完了し、同モジュールを用いた動作帯域の検証や $1\mu\text{W}$ 以下の低消費電力化の実証が完了している。現在、統合モジュールとの接続に向けた SiGe センサの基板を作製しており、実証試験開始までに作製完了する見込みである。以上から、目標達成に向けて予定通り進捗していると言える。

3.2.2.4 成果と意義

本研究開発の成果は、超低消費電力なセンサデバイス技術の確立に加え、同技術により実現したセンサの社会実装化技術である。本成果により、センサを含む既存のエッジ端末で課題となっている消費電力の課題解決に目処を立てることが出来、IoT 推進が加速されるという点で、大きな意義があると言える。

3.2.2.5 成果の普及

本研究開発の成果を取り込んだモジュールを作製し、コンソーシアムを通じて積極的に宣伝している。また、多数の著名な国内学会・国内学会にてその成果を発表しており、本技術成果の有用性や優位性を広くアピールしている。

3.2.3 研究開発サブテーマ「高効率自立電源モジュールの研究開発」

3.2.3.1 概要

IoT センサ端末を安定駆動できる高効率の自立電源モジュールを開発する。発電源はセンサ端末が設置される周辺環境に存在する微弱で不安定な振動、光、熱とし、商用電源の配線工事費用や電池交換の手間のないシステムを実現することでIoTの普及促進を図る。

3.2.3.2 最終目標と根拠

工場内に設置されるIoT センサ端末を想定し、以下の条件に対する発電電力最終目標値は、モジュール内蓄電デバイスへの充電電力換算で $50\mu\text{W}$ 以上とした。

- (1) 振動周波数が安定しないインバータ方式回転機器等による振動発電
- (2) 高温部の温度が一日平均 45°C 未満の回転機器等表面による熱発電
- (3) 1日平均 200lx 以下の暗い工場内環境下における光発電

低消費電力タイプのIoT センサ端末は間欠動作で低消費電力化を実現するため、スリープ時(クロックのみ動作)消費電流をいかに小さくするかがポイントとなり、本研究で開発しているような次世代型IoT 端末用MPU、SoCのスリープ時(クロックのみ動作)消費電流は $1\mu\text{A}$ 未満がトレンドである。これと駆動時の消費電力と合わせてIoT センサ端末の24時間あたりの消費電力を $10\mu\text{W}$ と仮定し、日稼働時間(8時間/24時間)、週稼働日数(5日/7日)から求めた稼働率23.8%から発電電力最終目標値は $50\mu\text{W}$ 以上とした。

3.2.3.3 目標の達成度

プロジェクト開始後3年間の委託研究期間で研究開発した高効率レクテナ(電波発電)技術に関しては、より実用化に近い研究開発テーマとするために、バックスキッタセンシング技術と統合した。振動発電、熱発電、光発電に関する達成度は以下の通りである。

振動発電:振動する設備の表面に圧電セラミック板を貼り付け、その出力をSSH回路で効率的に増幅するシステムを提案し、インバータ方式回転機器等など卓越振動周波数が変化する設備に対しても、 $50\mu\text{W}$ 以上の発電電力が得られることを確認した。

熱発電:国内外の市販熱電モジュール、昇圧ICを調査し、最適組み合わせした高変換効率の熱電変換モジュールを設計試作した。その結果高温 40°C 、室温無風冷却条件で発電充電電力 $50\mu\text{W}$ 以上を確認し、目標以上の成果を達成した。

光発電:オープンイノベーションとして低照度対応光発電素子を開発販売するシャープ社と、高効率の昇降圧ICを開発販売するリコー電子デバイス社とDSPCで協業し、 50lx の超低照度環境でもリチウムイオン二次電池への充電が可能な光発電電源モジュールを完成させ、目標以上の成果を達成した。

3.2.3.4 成果と意義

本研究の成果により、工場内環境の微弱で不安定な振動・光・熱の発電源環境であっても、IoT センサ端末を自立電源で安定駆動できるようになるため、IoT センサ設置時の配線コストや電池交換の手間などIoTの普及を阻害している要因を解消し、IoTの普及促進に大きく寄与すると考える。

3.2.4 研究開発サブテーマ「低消費電力バックスキッタセンシング技術の研究開発」

3.2.4.1 概要

IoT/AI時代では膨大な情報が消費され、その情報収集の一端を担うワイヤレスセンサネットワークではセンサ端末のメンテナンスフリー化(電池駆動の長寿命動作化や電池なし

での動作)が期待されている。RF バックスキャタリング(RFBS)技術は、多くの電力を消費する RF 回路を不要化できることから、従来のセンサ端末よりも大幅に消費電力を削減することができる。本研究開発では、RFBS による①低電力センサ端末の試作に成功し、②具体的アプリケーションを想定したセンシングシステムの構築を現在推進している状況にある。

3.2.4.2 最終目標と根拠

RFBS センサ端末回路の構成法、設計法の明確化、集積回路化したセンサ端末を試作し、①消費電力(100 μ W 以下)、②通信距離(5m 以上)、③設定可能チャネル数(8ch 以上)、④信号帯域(100kHz 以上)、⑤バッテリーレス動作(室内光 & 電磁結合)を目標とする。この目標は競合の BLE や RF-ID と同等またはそれより長い通信距離、同等機能を有するとともに、端末消費電力はこれらの 1/100 以下である。

3.2.4.3 目標の達成度

2019 年度に試作した集積回路、センサ端末により上記目標は既に達成している。今年度はシステム化技術の開発に注力しており、ソフトウェア無線技術によって低コストでのシステム化が可能となること確認した。さらに温度などの環境パラメータや電圧モニタリング等具体的アプリケーションを想定したセンシングシステムの構築に取り組んでおり、年度末までには完成する見込みである。

3.2.4.4 成果と意義

①電池駆動時の長寿命動作化や微弱な環境エネルギーやエネルギー伝送により電池なしでの動作が可能となりメンテナンスコストの大幅な削減が可能、②低速回路のみで集積回路化において先端技術は不要、低コストでの集積化センサ端末の開発が可能、③センサ端末ごとに異なる反射号周波数を設定することにより、複数のセンサ端末の情報を一括収集が可能である。これらの成果により IoT/AI 時代を牽引する次世代センシングシステムとしての普及が期待される。

3.2.4.5 成果の普及

大学として成果の学術的アピールは勿論のこと、本プロジェクトの筆頭である DSPC および参画しているアルプスアルパイン(株)、および、集積回路製造メーカーとの連携によるビジネス展開を推進中である。

3.2.5 研究開発サブテーマ「バックスキャッタ通信モジュールの研究開発」

3.2.5.1 概要

3.2.4 節で説明したバックスキャッタセンシング技術により、センサモジュールを超低消費電力化する事でセンサ端末の長寿命動作化、または、環境エネルギーにより動作するバッテリーレス動作化の確立を目指す。

3.2.5.2 最終目標と根拠

0.2cc 以下の 920MHz 帯バックスキャッタセンシング用アンテナ、0.5cc 以下の 920MHz 帯バックスキャッタモジュールの開発を目標とする。また本モジュールを事業化モチーフとして提案している回転機器状態監視システム、または類似した IoT システムに組み込み実証試験を実施する。アンテナ、モジュールの目標サイズの根拠は、組込部材の形状より 7mmx7mm 以下のアンテナサイズが必要とされるためである。

3.2.5.3 目標の達成度

920MHz 帯バックスキヤッタセンシング用アンテナは 0.2cc 以下の目標に対して、すでに 0.1cc 以下のアンテナを達成した。また 920MHz 帯バックスキヤッタモジュールは 0.5cc 以下の目標に対して、0.4cc 以下のモジュールを達成しており、実験環境での実証試験は 2020 年度に完了見込みである。なお適用ケース毎にチューニングが必要となる実フィールドでの運用試験はプロジェクト終了後に予定している。

3.2.5.4 成果と意義

バッテリーレスで無線電力伝送が可能な超小型のセンサモジュールの実現が可能となった。適用システムで使用される組込用部材に実装することで、モニタリングに必要な不可欠な物理量を無線給電で読取り可能となり、適用した構造物のヘルスマニタリングを可能とし、点検作業の大幅なコスト低減と点検作業の高精度化が可能になると考えられる。

3.2.5.5 成果の普及

まずはニーズが顕在化しているインフラ市場への普及を進め、市場実績及び出荷台数を着実に増やしながらコスト競争力をつけ、汎用の民生市場へ展開するとともにデファクト化を目指す。

3.2.6 研究開発サブテーマ「超低消費電力バイタルセンシングモジュール」

3.2.6.1 概要

光電式容積脈波(PPG)センサと加速度センサを中心に、アプリケーションごとに必要となる機能を組み込むことで作業支援、見守り、生活習慣病などの疾患のスクリーニングなど、幅広い応用分野への適用を進める。統合 SoC に実装したリストバンド型光電式容積脈波(PPG)センサを消費電力 $15\mu\text{A}$ 以下で完成させ実証試験を実施し効果を確認する。また自立発電デバイスによる駆動にも対応可能とする。

3.2.6.2 最終目標と根拠

統合 SoC に実装したリストバンド型光電式容積脈波(PPG)センサを消費電力 $15\mu\text{A}$ 以下で完成させ実証試験を実施し効果を確認する。また自立発電デバイスによる駆動にも対応可能とする。消費電力 $15\mu\text{A}$ は論文発表レベルで最も低消費電力の PPG センサと比較して 1/10 以下であり、これを実用化レベルで達成する。

3.2.6.3 目標の達成度

LED 照射時間 $150\mu\text{s}$ 、サンプリングレート 20Hz で動作し、平均心拍間隔誤差 6.2ms で $28.2\mu\text{A}@3.3\text{V}$ 動作可能な PPG 回路と信号処理技術を開発した。提案技術は光量積分回路と相関二重サンプリングを用いるフロントエンド回路と、自己相関を用いるサンプリング誤差低減アルゴリズムによって従来の 5 分の 1 以下の消費電力性能を達成した。今後、サンプリングレートのさらなる低減に向けて、二直線近似と加速度脈波を用いた改良型サンプリング誤差低減アルゴリズムを提案し、目標を達成できる見込みである。

また指先だけではなく、手首で市販 PPG センサと同等の計測が可能な低消費電力 PPG センサ回路の実現を目的とし、リファレンス回路と複数光源を用いる計測精度改善手法、及び時系列データを用いた心拍間隔誤差補正アルゴリズムを提案した。熱電発電素子を用いて、室温環境下で体温から PPG センサ動作に必要な電力を発電できることを確認した。

3.2.6.4 成果と意義

本技術開発により、実用的な作業支援システムの実現が可能となる。作業支援では心拍数、心拍変動、活動量、おおまかな位置情報により、リストバンド型の実装が可能となる。また生活習慣病の予防に対しては日常生活での活動量計測が重要であり、ここでもリストバンド型システムが実装可能となる。心拍数とその変動は活動量の評価だけでなく、ストレスモニタリングや自律神経の働きをモニタリングする用途にも使用できる。

3.2.6.5 成果の普及

さらに心拍数と加速度の変動から高精度な活動量推定を可能とする技術を保有しており、これを統合 SoC に組み込むことでより実用的なシステムを実現する。その他の計測対象信号の候補としては周辺環境(温湿度)と発汗量の組み合わせ、心拍数や活動量と組み合わせることで例えば屋内での熱中症予防(見守り)に有用である。

3.2.7 研究開発サブテーマ「ジャイロセンサモジュールの研究開発」

3.2.7.1 概要

ジャイロセンサを用いたウェアラブル ULP 端末による作業支援位置推定システムの実用性検証を行う。MEMS 振動型ジャイロセンサデバイス技術とモジュール化技術を統合し、作業者の位置推定可能なジャイロセンサモジュールを開発する。

3.2.7.2 最終目標と根拠

本テーマの最終目標として、共振周波数 20kHz 以上のジャイロセンサデバイスに対してフィードバック制御が可能なモジュールを試作し、ビルや工場などの実際の屋内環境での安定的なセンシング動作への効果を実証実験で確認する。センシング動作で外乱となる、実環境の音や振動下においても、安定動作可能なモジュール性能を目標に設定した。

3.2.7.3 目標の達成度

プロジェクト開始後3年間の委託事業期間においては、キャッチ & リリース技術を用いた MEMS 振動型ジャイロセンサデバイスの要素技術を確立した。続く助成事業期間の 2019 年度においては、この技術成果を応用し、社会実装に必要な安定的なセンシング動作が可能なジャイロデバイスを試作し、社会実装に必要なインターフェースと安定的なセンシング動作に必要なセンサ特性の補正調整機構を備えたジャイロセンサモジュールを試作した。最終年度である 2020 年度は、試作したジャイロモジュールを用いて実際のビルや工場などの屋内で位置推定の実証実験を行うことで、位置推定システムとしての実用性検証を進めている。コロナ禍の影響を受けつつも、今のところ研究は計画通り進捗しており、今年度末には最終目標を達成できる見込みである。

3.2.7.4 成果と意義

本研究の成果により GPS の届かない屋内や水中、ビルの谷間などの環境においても、対象物の位置推定の精度を飛躍的に向上させることができる。屋内位置データサービス市場は、国内だけでも 1.2 兆円(@2035)に達すると見込まれており、本研究はこれらの事業の発展に大いに寄与すると考える。

3.2.8 研究開発サブテーマ「無線位置推定モジュールの研究開発」

3.2.8.1 概要

本研究開発項目では、慣性センサを用いた屋内位置推定技術の実用性検証試験を行う。この際、株式会社東芝が保有する同社独自開発の Bluetooth を用いた無線位置推定技術を補完的に併用することで、システムトータルとしての位置推定精度の向上を目指す。また、両者の相互完結動作による省電力化の可能性についても検討を行う。実用性検証試験では、システムトータルとしての位置推定精度の向上を目指し、実際のウェアラブル端末、もしくは場合により無人搬送車(AGV)の利用シナリオを想定した実証実験を行う。

3.2.8.2 最終目標と根拠

6 軸の慣性センサからの出力を有効に利用して、無線技術と組み合わせた位置推定システムを試作し、それぞれを単独で利用した状態に対する推定精度の向上を実証実験により確認する。これは、角速度、加速度センサそれぞれからの 3 軸出力を全て活用することで位置推定精度を確実に向上させることを目標としたものである。

3.2.8.3 目標の達成度

角速度センサ及び加速度センサそれぞれの 3 軸出力から相対位置推定を行うアルゴリズムは開発。市販の民生機器用慣性センサを用いた実験評価も実施。一定時間(数十秒～数分)以上の連続動作時に、慣性センサのバイアスやドリフトの影響で数m以上の誤差が生じることを確認。また、同社独自開発の Bluetooth を用いた無線位置推定技術において、金属壁などによる見越し外環境では 1m 以上の誤差が生じることを確認。そこで、慣性センサの進行方向推定情報及びステップ幅推定情報と、無線位置推定情報を非線形型のカルマンフィルタで融合することで、累積誤差の相互補完を行う方式を開発。上記実験データを用いたオフライン検証で、センサ融合型位置推定は誤差 1m 以内となることを確認。今後、粒子型フィルタの応用による融合を検討して更なる高精度化とともに、店舗や工場など実際のサイトでのアルゴリズムを検証し、年度末には目標達成の見込みである。

3.2.8.4 成果と意義

カメラ、無線、慣性センサそれぞれを利用した測位システムは存在するが、明暗依存性、見越し外時のロス、センサのバイアス/ドリフトなどに課題があり決定的な測位システムは存在しない。本プロジェクトで研究開発する屋内測位技術は、店舗・工場など明暗状況や見越し外状況がダイナミックに変化する場合でも、安価な慣性センサと無線センサの融合により、環境に大きく左右されず、ユーザビリティの高い測位システムを提供できる。

3.2.8.5 成果の普及

店舗顧客の動線解析、工場でのロボット・AGV・作業員の位置把握による作業効率改善・省人化など測位データソリューション・サービスへ展開できる。また、プラントはじめとした過酷な環境での転倒者位置検知や危険エリア侵入検知など安心・安全にも寄与できる。

3.2.9 研究開発サブテーマ「事業モチーフ・回転機器状態監視システムの研究開発」

3.2.9.1 概要

本事業で開発した要素技術を組み合わせた事業モチーフ例として、回転機器状態監視システムを提案する。モーター、ファン、ポンプ、コンプレッサなど工場内に無数に存在する回転機器は、摺動部があることから必ず最後は壊れるため、何らかの手段による保全が必要

である。ここで提案する回転機器状態監視システムは、自立電源駆動の超低消費電力データ収集システムであることから、無線送信で電源配線工事が不要なため設置が簡単、超低消費電力駆動、自立電源駆動のため電池交換の手間が省けるという点が特徴である。

3.2.9.2 最終目標と根拠

超低消費電力 IoT 特化型統合 SoC、超低消費電力 Si-Ge 加速度センサ、バックスキュータ通信モジュールを統合化したシステムとし、高効率自立電源モジュール(振動、温度差、光)によって 3 ヶ月以上連続駆動させる実証試験を実施することを目標とする。実証試験を 3 ヶ月以上としたのは、本助成事業の限られた期間内で、長期間駆動による不具合を見いだすことができる最低限の期間と判断したためである。

3.2.9.3 目標の達成度

現在統合システムハード部は試作中であり 2020 年 7 月中には試作第 1 号機が完成予定である。また並行して統合 SoC に組み込むファームウェアの開発、およびセンサで収集したデータをクラウドへ転送するためのシステム、測定結果をブラウザ上で確認できる web アプリケーションの開発も進めており順調である。さらに加速度センサで収集した数 k バイトの振動データ群を、回転機器の予知保全にとって意味のある数バイトの特徴量に圧縮する技術が開発済みであり、統合システムの消費電力量の大半を占める無線送信データ量を大幅に低減できる見込みである。コロナ禍の影響も受けているが、9 月中に統合システム全体が完成、2020 年 10 月から 12 月の 3 ヶ月間で実証試験を実施する予定としている。目標達成の見込みである。

3.2.9.4 成果と意義

本研究の成果により、コストが低廉で設置、維持管理が簡単な回転機器状態監視システムを提供することができる。熟練作業者の低減により回転機器などの工場設備の監視、保全をリモート化するニーズは年々高まっていたが、コロナ禍による影響でさらにこの傾向は急拡大すると予想され、本研究開発成果はこの社会変革に対しても大いに貢献できると考える。

3.2.9.5 成果の普及

各要素技術の開発を待ってから本システムのニーズ調査をしては遅いと判断し、従来技術(MCU、電池、センサ)を組み合わせたニーズ調査品を試作、展示会等で無償貸与による事前実証試験の協力を呼びかけたところ多くの応募があり、現在 19 社の工場等で試験を実施中である。この試験に協力していただいている顧客の一部で上記本番実証試験を実施する予定である。またこの試験を通じてくみ取った顧客ニーズは来年度以降の事業化に活かす。

3.2.10 研究開発サブテーマ「事業モチーフ・作業支援システムの研究開発」

3.2.10.1 概要

近年成長が著しい製造業界向け IoT(IIoT)にターゲットにおいて、インフラ・工場向け回転機器故障予測システムと並んでニーズが高く、早期企業化が期待できるモチーフとして、ウェアラブル端末等を用いた作業支援システムが挙げられる。これを受け本事業で開発した要素技術を組み合わせた事業モチーフ例として、生体情報センシングシステムと位置推定システムによる作業支援システムを開発し、実証実験を行う。

3.2.10.2 最終目標と根拠

超低消費電力ウェアラブル端末が求められるユースケース 10 例以上について、バイタルセンシングおよび位置推定機能に求められるスペックを定量化し、そこから選定されたユースケースを想定したシステムを開発し、実証実験を実施する。これは、開発されたサブシステムの性能がフルに発揮されるユースケースを選んで実用性を検証するための目標である。

3.2.10.3 目標の達成度

委託事業期間中に、超低消費電力データ収集システムの顧客企業候補となる数社の代表による共通基盤検討委員会を組織し、その場でウェアラブル端末による作業支援システムのユースケース7例について分析を実施した。これをベースとして、更に助成事業期間中もベンチマーク調査を継続し、最終的に生体情報センシングシステムと位置推定システムそれぞれに求められる仕様を策定した。現在、それぞれの実証実験に向けた準備を進めており、年度末には目標を達成できる見込みである。

3.2.10.4 成果と意義

McKinsey&Company の IoT 市場予測レポートによると、2025 年のウェアラブルヘルスケアと作業支援分野の市場規模は、最も保守的に見積っても 2400 億ドルと見込まれる。また、前述のように、屋内位置データサービス市場は、国内だけでも 1.2 兆円(@2035)に達すると見込まれており、十分なマスの狙える市場だと言える。

3.3 研究開発テーマ「トリリオンノード・エンジンの研究開発」

本研究開発は、超小型、低消費電力、リーフ製作が簡単、オープンソース・ハード／ソフトの特長を持った IoT/CPS システムのプラットフォームの研究開発であり、アプリやサービスの開発効率を上げることを目的としている。委託研究開発が終了した時点で、完成度の高い成果が出たので、リーフの頒布会社が発立され、プラットフォームの普及の加速を行っている。

助成事業では、プラットフォームの地位を確立するために、企業用途向けの高機能マイコンやセキュリティの機能強化だけでなく、拡張コネクタの信頼性検証、Additive Manufacturing 適用設計環境の調査、実用教育カリキュラム等の研究開発を行う。詳細は、以下に示す。

3.3.1 概要

1 兆個の IoT 端末がインターネットに接続される時代では、従来の企業の枠に捉われない個々人のアイデアを活かせる社会が期待され、委託事業で個々人のアイデアを生かせるプラットフォームであるトリリオンノード・エンジンの開発を進めてきたが、本プラットフォームを企業ユース向けにも使うためには、機能面やソフトウェアの開発環境、信頼性の面でまだ不十分などところがある。そこで本助成事業では企業用途向けにも活用するための、機能拡張、高信頼性化、大規模で高品質なソフトウェア開発が可能となるソフトウェアプラットフォームの研究開発を行う。

3.3.2 最終目標と根拠

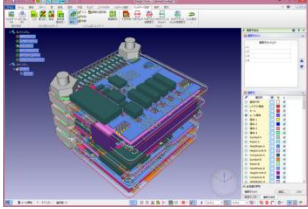
(1)最終目標

各社	実施項目	目標値
TDSC	①共通ハード	産業機器市場に適した拡張仕様の策定 拡張コネクタの信頼性検証
	②共通ソフト	高信頼性ソフトウェアプラットフォーム版トリリオンノード・エンジンへの開発
	③応用	産業用 Actuation アプリの仕様策定
	④普及／場	トリリオンノード研究会にて、上記技術②、③で開発したリーフの技術紹介を行い、研究会委員メンバーでの実証実験に繋げる。
TISS	③応用	セキュリティリスクを軽減するための生体認証リーフ・システムの開発（具体的には、当社認証技術のリーフへの組み込みなど）を行うことにより、セキュリティ機能を向上した IoT プラットフォームの実用化を目標とする。
図研	②共通ソフト	1)設計準備時間短縮 委託事業で作成したオープンモデル(メーカーズ向け)簡易設計環境をベースに、プレミアムモデル(企業向けの高性能版)への適用範囲を拡大するための研究開発を行い、設計準備時間を1/10以下にする(例:設計準備時間が15時間かかっていたものを、1.5時間に短工期化する)。 2)エレメカ設計環境の検証 委託事業の成果である複数のリーフ、29ピンコネクタ、電池ケース、筐体などをシステムレベルで短工期化を実現するためのエレメカ設計環境の検証を行う。また、オープンモデルで開発済みリーフ基板、開発済み電池ケースなど3Dモデル化を実施する。 3)AM適用設計環境の調査 Additive Manufacturing(以下、AMと表記)によるリーフ基板や電池ケース、筐体などの試作短工期化のための設計環境の適合調査を行う。

	④普及/場	<p>1)開発キット作製 IoT 向け簡易設計環境をパッケージ化した開発キットを作製し、アカデミック(主に厚労省系、文科省)向けに配布できるようにする。</p> <p>2)トリリオンノード研究会 開発キットを先行配布して完成度を高める。</p>
SUSUBOX	④普及/場	トリリオンノード・エンジンを活用し、H33年度以降に販売(事業化)可能なカリキュラムの開発を行う。また、H31～32年度中に秋葉原研究拠点にてトリリオンノード・エンジンの無償ワークショップなどを通じて、カリキュラムの有効性の検証、フィードバックを行い、H33年度以降の事業化に繋げる。
東大	①共通ハード	<p>1)現在まで開発してきたリーフの互換性を有し、さらなる低消費電力化のための低電圧デバイス対応、および画像データ転送を可能とする高性能化、IO ピン数拡張を実現し、サイズは現状のリーフよりも30%以下を実現するプラットフォームの開発。</p> <p>2)トリリオンノード・エンジンが、セキュリティ強化が必要とされる市場にも適用可能な IoT プラットフォームになることを目的とし、現在まで開発してきたリーフの互換性を有し、さらなる高性能、低電力化にも対応でき、かつ、セキュリティ対応リーフとの整合性を考慮したプラットフォームの開発を目標とする。</p>
	②共通ソフト	エレメカ設計環境の検証に必要なメカ(筐体含む)に関わるCADデータ作成、コネクタ、電池ケース、筐体などのメカデータの研究開発。
	④普及/場	<p>1)トリリオンノード研究会や、東大のネットワークを活用した企業ユーザー主体のコンソーシアムでの普及活動として、サンプルを50p以上提供し、成果普及と認知度向上を図る。また、本活動において得られたトリリオンノード・エンジン活用を検討している、産業機器市場関連企業情報を収集する。</p> <p>2)現リーフ及び新たな58pin リーフに組み入れるセキュリティ機能の要求仕様及び概念を検討し、IoT プラットフォームとして取りまとめる。また、各リーフ間およびリーフ内のセキュリティにつき整合性をどの様にとらえるべきか取りまとめ、TISS に仕様提示するとともに、評価用リーフを試作する。試作したリーフは、仕様確認、実用化の課題抽出のためのサンプルとして提供する(目標50リーフ)。</p> <p>3)トリリオンノード研究会の参加企業を分類し、狙いに対するマッチングを考えて配布し、効果を得られるような検討を行い、開発キットに必要なリーフ本体、サンプルアプリケーションプログラム、作業手順書などを配布できるように準備する。</p> <p>高性能、低電力、小型なプラットフォームの開発したサンプルを提供し、成果普及と認知度向上を図るため、サンプルを提供する(50P 以上)。</p>

(2)根拠

各社	実施項目	上記目標設定の理由
TDSC	①共通ハード	トリリオンノード研究会会員からのフィードバックとして、Actuation 制御や、屋外での十分耐えられる信頼性の要求があったことから
	②共通ソフト	トリリオンノード研究会会員からのフィードバックとして、大規模アプリ開発に適したソフトウェア開発環境と、信頼性の高いプラットフォームについての要求があり
	③応用	ターゲット市場に向けた Actuation アプリ開発に向けたプラットフォームとして、有効性を検証するためにサンプルを開発し、有効性の検証を行うためサンプルを提供する。
	④普及/場	将来ビジネス化する際の課題の収集および、有望顧客との早い段階でのビジネスコネクションを確立するため。
TISS	③応用	近年、IoT デバイスが取り扱うデータの盗難、改ざん防止などセキュリティ

		<p>ティの重要性が指摘されている。将来ビジネス化するにあたってはセキュリティ対応が重要なため。</p>
<p>図研</p>	<p>②共通ソフト</p>	<p>1)設計準備時間短縮 オープンモデル(メーカーズ)向け部品ライブラリ作成時間を1/10以下は達成できたが、プレミアムモデル(企業向けの高性能版)への適用および検証が必要なため。またライブラリ作成以外の設計準備時間も短縮する必要があるため。</p> <p>2)エレメカ設計環境の検証 設計初期段階の構想設計では、リーフ基板1枚のみの検証では見つけられないリーフ基板同士の干渉、電池ケースや筐体との干渉、メンテナンス性など3次元表示して確認できる内容が多く存在するため。</p>  <p>3)AM適用設計環境の調査 ここ数年で3Dプリンタを応用した立体回路基板製造の環境が整ってきた。また、3Dプリンタによる電池ケース、筐体の試作、3Dプリンタを応用した立体回路基板の装置を使うことで、リーフの試作が短工期かつ手元で試作が実現できるため。秘匿性の高いアプリケーションの試作にも効果がある。</p>
	<p>④普及/場</p>	<p>1)開発キット作製 アカデミックでトリリオンノード・エンジンを本格的に活用するには、設計環境のみでなく、リーフ本体、サンプルアプリケーションプログラム、作業手順書などが必須となる。さらに新しいリーフを設計するために、リーフ基板CADデータ、簡易設計環境などをまとめた開発者向けのキットを作製するのが効果的であるから。</p> <p>2)トリリオンノード研究会 トリリオンノード研究会向けに開発キットを展開して効果を上げるには、配布先の状況を考慮して、必要な情報を過不足なく準備する必要がある。まずはシステム系、総合電気系向けに一部先行配布してフィードバックを得ながら、完成度を高めるのが効果的であるから。</p>
<p>SUSUBOX</p>	<p>④普及/場</p>	<p>弊社では2011年より日本初の FabLab の一つを運営して来たが、その運営方法としてオープンスペースに主要事業で使用している基板製造装置などを設置し、機材の使い方を含む技術指導や簡単な技術コンサルティングを週1日限定で無償提供する代わりに、それらの来場者の中から関連する受託開発や技術コンサルティングを請け負う、新しいビジネスモデルを実施してきた。これは無償提供期間をプロモーション活動とするフリーミアム・モデルの一つと言える。本モデルにて FabLab Tsukuba は毎週日曜日にほぼ全ての高度な工作機械や測定装置を小学生からビジネスユーザまで無償で利用することができ、平日はビジネスユーザから得られた収益でスペースの維持費を確保することが可能であった。</p> <p>この8年間で FabLab は日本、世界共に10倍以上増加し、3D プリンタも家庭で容易に使える価格・性能となった。中国深センでの基板製造やサプライチェーンなどへのアクセスも以前に比べると容易になった。一方で、メーカーズと呼ばれる一人若しくは数名の極小規模な製品開発者、或いはハードウェア・スタートアップが当初の期待程伸びておらず、その要因が製品開発における知識、技術が追いついていないことであることも分かってきた。ラピッド・プロトタイピングが容易になったことで試作品だけでなく、製品に近いものを容易に製造できてしまい、品質管理、安全設計や PL 法を含む各種法規制などの知識のないまま販売してしまう素人が増えたのである。具体的には設計マージンが甘い為に製造数の増加に伴って歩留りが急激に低下し、予定通り販売を</p>

		<p>行えなくなるケース、TELEC 認証を受けていない海外の無線通信部品を組み込んで販売してしまうケース、リチウムイオン電池など高容量2次電池の危険性を把握せずに充放電回路を設計しているケースなどが見受けられた。</p> <p>Arduino をベースとしたオープンソース・モデルのトリリオンノード・エンジンはこれらのメイカーズ、ハードウェア・スタートアップ、さらにこれまでマイコンの導入が困難であった異業種への展開が期待される。しかし、これらの客層に今必要なのは、高度なラピッド・プロトタイプング装置やそれを使いこなす知識・技能ではなく、一足飛びで欠けてしまった回路設計の基礎知識と、日々進歩する無線通信、ネットワーク規格、IC 間通信プロトコル、メモリ規格、マイコン・アーキテクチャ、センサ、小型化の進む電子部品パッケージなどへ対応し続ける能力、さらに大手電機メーカーが長年掛けて確立し、常識化してきた製品製造の知識・ノウハウである。最後の製品製造の知識やノウハウについてはメーカー間の競争情報となる為、共有が難しいが、トリリオンノード・エンジンは前年度までの委託開発にて東芝を中心に我々のこれまでのプロとしての製品開発の手法で開発した為、信頼性、安全性、法規制、量産体制などはクリア済みである。従って、あとは目的に応じてトリリオンノード・エンジンを部品として組み合わせて回路、システムを構築する能力、不足部分の回路設計、製造を行う為の基礎知識や技術のみを習得すれば良い。その上でまだ不足する部分については、弊社にて受託開発や技術コンサルティングを行う。</p> <p>以上が本助成事業にて、教育カリキュラムの開発を行う主な理由である。</p>
東大	①共通ハード	<p>1) 現在までに開発してきたリーフの資産が生かせ、かつサイズもそれほど大きくならずに、Actuation アプリ開発にも適用できる性能や機能強化が図れ、かつプラットフォームとしての有効性が低下しないことを検証するため。</p> <p>2) 現開発リーフの機能上、更なる高性能・低電力・セキュリティを向上させ、新たなセキュリティ機能の検証を図る必要があり、ユーザ視点での問題点洗い出しと機能面の不足事項を明確化させるため。その結果、プラットフォームの有効性・事業性を高めることができると期待できる。</p>
	②共通ソフト	<p>委託事業で開発したコネクタや電池ケースの資産を生かすことができ、エレメカ協調設計環境の検証、AM適用設計環境の調査が効率よく行えるため。</p>
	④普及／場	<p>1) 当社の本研究成果の事業拡大のため、当社とビジネスコネクションがない企業への販路拡大を目的として、東京大学が有している幅広い技術ネットワークを通してトリリオンノード・エンジンの技術の有効性をそれらの企業に認知してもらい、その企業とのビジネスコネクションを確立するため。</p> <p>2) トリリオンノード・エンジンのプラットフォームが、実際にセキュリティ市場向けに有効か検証するため、サンプルを提供し、具体的な市場からのフィードバックを取得するため。</p> <p>3) 委託事業で開発したリーフ、コネクタ、電池ケースの設計資産やノウハウを生かすことができ、研究開発が効率よく行えるため。また、幅広い分野での交流を通して、大学/高専/職業能力開発施設での教育向け、中小セットメーカー向け、大企業の研究開発部門向けに要件を分類。またトリリオンノード研究会の参加企業をインフラ系、システム系、通信キャリア系、総合電機系、半導体系などに分類し、分野・目的別に提供することで期待値に対するフィードバックを得ることができ、さらなる改善が得られ実用的なサンプルに仕上げるができるから。</p>

3.3.3 目標の達成度

各社	研究開発項目	開発目標	研究開発成果	2020年6月末時点の達成度(%)	2021年2月末時点の達成度(%)
TDSC	①共通ハード	産業機器市場に適した拡張仕様の策定		60%	100%
	②共通ソフト	高信頼性ソフトウェアプラットフォーム版トリリオンノード・エンジンへの開発		70%	100%
	③応用	産業用 Actuation アプリの仕様策定		60%	100%
	④普及/場	研究会委員メンバーでの実証実験		60%	100%
TISS	③応用	セキュリティリスクを軽減するための生体認証リーフ・システムの開発	トリリオンノードエンジンを用いた BLE 対応指紋認証デバイスを開発した。また、同デバイスを用いて、承認、認証が必要なセキュア IoT システムへの応用可能性を示すデモシステムを構築した。 耐タンパ性の高いセキュアエレメントリーフを開発し、センサーデータの暗号化処理を簡易・セキュアに行えるセキュア IoT システムを構築した。	70%	100%
図研	②共通ソフト	1)②-2 設計準備時間短縮		95%	100%
		2)エレメカ設計環境の検証		80%	100%
		3)AM適用設計環境の調査		85%	100%
	④普及/場	1)開発キットを作製し、アカデミック系への認知度を上げる 2)トリリオンノード研究会のバックアップ		85%	100%
SUSUBOX	④普及/場	秋葉原研究拠点にて、カリキュラムの有効性の検証・フィードバック	トリリオンノード・エンジンを用いたセンサエッジ・ノードのカリキュラムを開発し、さらに VR を活用したワークショップを実施するための基本システムを開発した。また図研と共同でセンサエッジ・ノードを構築するワークショップを実施し、カリキュラムの有効性を検証した。	60%	100%

東大	①共通ハード	プラットフォームの開発	高機能マイコンリーフの試作評価完了、問題点のフィードバック中。	60%	100%
	②共通ソフト	リーフのメカ CAD データの研究開発	エレメカ設計環境の検証に必要なリーフのメカ CAD データの作成完了。	80%	100%
	④普及/場	サンプル提供ほか活用企画	委託事業で完了した成果をまとめ、Web で一般公開を行った。また、トリリオンノード研究会メンバーに対して、一般公開したリーフのキットを配布。	70%	100%

3.3.4 成果と意義

トリリオンノード・エンジン研究開発の意義について下図に示す。トリリオンノード・エンジンおよびオープンイノベーション・プラットフォームを公共財として提供し、①メーカーズを巻き込みながら、IoT 市場を発展・拡大させるとともに、②企業が IoT 市場にアクセスする際の短工期化、容易化を達成し、産業力強化を図る。これによって、社会貢献、産業貢献を行う。その波及効果は国内の半導体産業だけで 2030 年に 3,500 億円規模あると推定される。また、CO2 削減効果は 2030 年で 217 万トンと見積もられる。

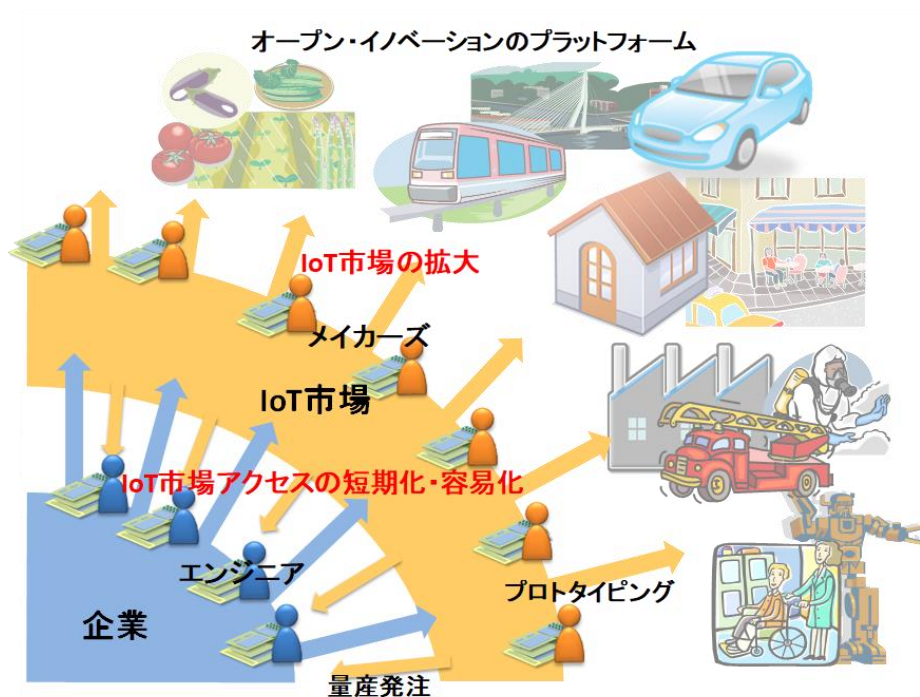


図 3-3.3.4-1 トリリオンノード・エンジン研究開発の意義

3.3.5 成果の普及

IoT のコンセプトは、センサノードの情報を多く集め、ビッグデータ技術を活用することで、工場、都市、社会システムなどの最適化ができるようになることである。それらは、社会の電力消費の削減、スマートな社会、スムーズな工場運営、データドリブンな経営、など、色々な言葉で解説されている未来につながる。トリリオンノード・エンジンは、(1)超低消費電力、(2)超小型、

(3)システムのフレキシビリティの確保の 3 点が実現される計画であり、多くの応用に適合できるプラットフォームができることとなる。

このようなトリリオンノード・エンジンのアプリケーションの想定例は、社会インフラからウェアラブルまで幅広い。ただし、このような想定アプリケーションを超えて、アプリケーションが生まれてくるメカニズムをトリリオンノード・エンジンは提供することを目標としている。アプリケーションを立ち上げるために、少数のトリリオンノード・エンジンを使い、少量産程度までは、トリリオンノード・エンジンで対応する。その後、本格的に立ち上がり、本格量産が必要な場合は、従来型の量産手法を使えばよい。ただし、その際、デモや小規模実証で使用された部品などは開発リスクを減らすため、そのまま使われることが考えられるので、トリリオンノード・エンジンのリーフに自社の製品を載せておくことが重要となる。

3.4 研究開発テーマ「高速ストレージクラスメモリを用いた極低消費電力ヘテロジニアス分散ストレージサーバシステムの研究開発」

3.4.1 概要

高速で大容量なストレージクラスメモリ(SCM)や MLC(Multi-level cell、2 ビット記憶)、TLC(Triple-level cell、3 ビット記憶) NAND 型フラッシュメモリ等の異種メモリで構成される、高速かつ低消費電力な分散ストレージサーバシステムを開発する。各種メモリの利点を引き出し、弱点を隠ぺいするヘテロジニアス(非均質)分散データベースを構築する。革新的なメモリハードウェアに最適なソフトウェアに最適なソフトウェア(メモリ管理ミドルウェア、メモリコントローラ等)を開発し、ハード・ソフトの垂直連携を行う。また多種多様な IoT サービスに対応するため、データセンタにおいて各種メモリや CPU の構成を再構築することを可能にする共通プラットフォーム(ハードウェア、ミドルウェア、ネットワークの集合)上でアプリケーションに応じてオンデマンドで、アプリケーションに応じてメモリ構成を変えるなどの最適なハード・ソフト構成を構築する ICT システムを開発する。

半導体メモリシステム

分散データベース

自律再構成ストレージシステム

メモリ管理ミドルウェア

の各レイヤで垂直連携し、全体最適化を実現した。

半導体メモリシステムの要素技術では不揮発性メモリをヘテロ化することで、性能 10 倍、消費電力 1/10 を確認した。また、ビットコストの高い SCM を柔軟に使うため、アプリケーション(ワークロード)の変化に応じて不揮発性メモリ構成(特に不揮発性メモリ容量)を自動最適化するストレージを確立した。

分散データベースは、サーバ N 台(数台～数十台)で構成される分散データベースの性能を、サーバ1台の場合の N 倍にとすることが目標である。ストレージサーバシステムのプロトタイプ、および、それを仮に大規模化した場合にどういった性能となるのか、仮にデバイスを変更したらどういった性能になるのかを推定する技術を開発する。

自律再構成ストレージシステムは、複数のメモリデバイスから最適なストレージを構築するシステムアーキテクチャ、および、アプリケーションのデータアクセス特性を意識して最適なデータ配置を行うメモリ・ストレージ制御ソフトウェアを開発する。

分散システムにおいて必要となるサーバ間の通信回数と、ヘテロ SCM へのアクセス往復回数を可能な限り少なくするシステムアーキテクチャおよびメモリ管理ミドルウェアの研究開発に取り組み、実装レベルで目標の 10usec 以下のデータアクセスを実現した。

3.4.2 最終目標と根拠

インダストリ 4.0 や自動運転車などのリアルタイム応答が必要な多様なアプリケーションが出現するが、これらのデータ処理に必要なデータセンタの消費電力は約 10 年間で 5 倍と増大する。また、データ量は爆発的に増加(2 年で 2 倍)しているが、現在のメモリ技術の DRAM は容量限界に到達している。DRAM と比較すると低速だが大容量化・低コスト化が見込めるストレージクラスメモリや NAND 型フラッシュメモリを使いこなすことが必要である。NAND 型フラッシュメモリを活用した高速ストレージ(DSSD)に比べて、ストレージクラスメモリを用いることによる性能向上 10 倍、電力削減 1/10 のデータセンタスケール・ストレージと、不揮発性メモリ構成を自動最適化するインテリジェントなストレージシステムを開発する。本研究開発開始後に 3D XPoint メモリが登場したが、ソフトウェアまで含めて最適化ストレージはまだ出現していない。3D XPoint メモリをストレージタイプ SCM(S-SCM)としてシステムに組み込むことも検討する。メモリ・インターコネクタ・OS・ヘテロ分散データベースの個別技術で 10 倍高速化と電力 1/10

削減し、さらに性能を活かす分散データベースを活用することで、ユーザ視点の全体システムで 10 倍高速化と電力 1/10 削減を実現する。

3.4.3 目標の達成度

2016–2018 年度の期間に、メモリ、インターコネクト、OS の個別要素技術で性能 10 倍、電力 1/10 を確認した。さらに全体システムで性能 10 倍、電力 1/10 を確認した。2019–2020 年度は個別技術の統合したプロトタイプ開発に向け、要素技術間のコンフリクトを解消しつつ全体最適を行うシステム課題に取り組んでいる。これまでに S-SCM および TLC NAND 型フラッシュメモリを用いた再構成可能なストレージのプロトタイプを構築し、2019 年に登場した Intel 製不揮発性メモリ 3D XPoint DCPMM を組み込める制御ソフトを開発した。また、並列ファイルシステム (PFS) の全段に置く新たな GPU Burst Buffer により、キャッシュ機能で PFS への複雑なアクセスの衝突を回避し、GPU-SCM の直接結合により低遅延・高スループット転送を可能とするデモを実施した (SC19)。

3.4.4 成果と意義

半導体メモリシステムはこれまでに、メモリタイプ SCM (M-SCM)、ストレージタイプ SCM (S-SCM)、MLC/TLC NAND 型フラッシュメモリを混載したヘテロジニアスストレージシステムを評価するためのシミュレーションプラットフォームを構築した。システム C を用いてメモリコントローラや各種メモリをモデル化し、システムの性能、消費電力、寿命を評価する環境を構築した。不揮発性メモリ特性を考慮し、SCM は頻繁にアクセスされるホットデータを保存し、MLC および TLC フラッシュは、それぞれアクセスの少ないコールドデータおよびフローズンデータを保存する。SCM および MLC/TLC NAND 型フラッシュメモリを用いたトライハイブリッドストレージタイプ SCM を開発した。また、異なる特性を持つ二種の SCM および MLC NAND 型フラッシュメモリを用いたヘテロジニアスメモリシステムを提案した。ごく頻繁にアクセスされるデータを M-SCM、頻繁にアクセスされるデータを S-SCM、アクセスの少ないデータを MLC NAND 型フラッシュメモリに保存する。ストレージアプリケーション特性に応じて最適な不揮発性メモリの構成を明らかにし、性能が 10 倍以上向上することを示した。

データセンタにおいて複数のアプリケーションが併存するマルチテナントに向け、ビットコストの高い SCM を柔軟に使うため、アプリケーション (ワークロード) の変化に応じて不揮発性メモリ構成 (特に不揮発性メモリ容量) を自動最適化するストレージを確立した。NAND 型フラッシュメモリのデータアクセス頻度を用いることにより、SCM の容量を自律的に調整する手法を開発した。その結果、性能を大きく低下させることなく、ストレージ動作中のコストを低減できることを明らかにした。さらに不揮発性メモリのコストおよび性能の将来の変化にも柔軟に対応することを実証した。不揮発性メモリの書き換えによる信頼性低下も考慮したメモリ容量を最適化するシステムを確立した。

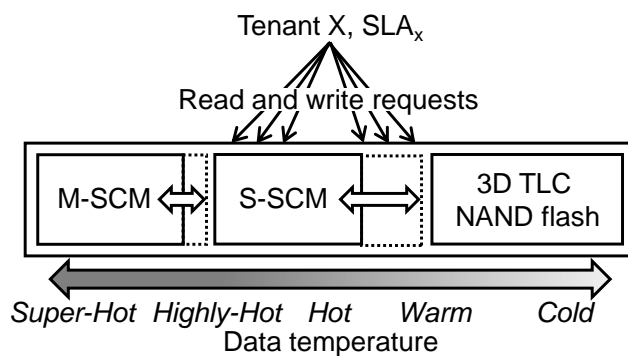


図 3-3.4.4-1 ワークロード(アプリケーション)の変化に応じメモリ容量を自動調整するストレージシステム

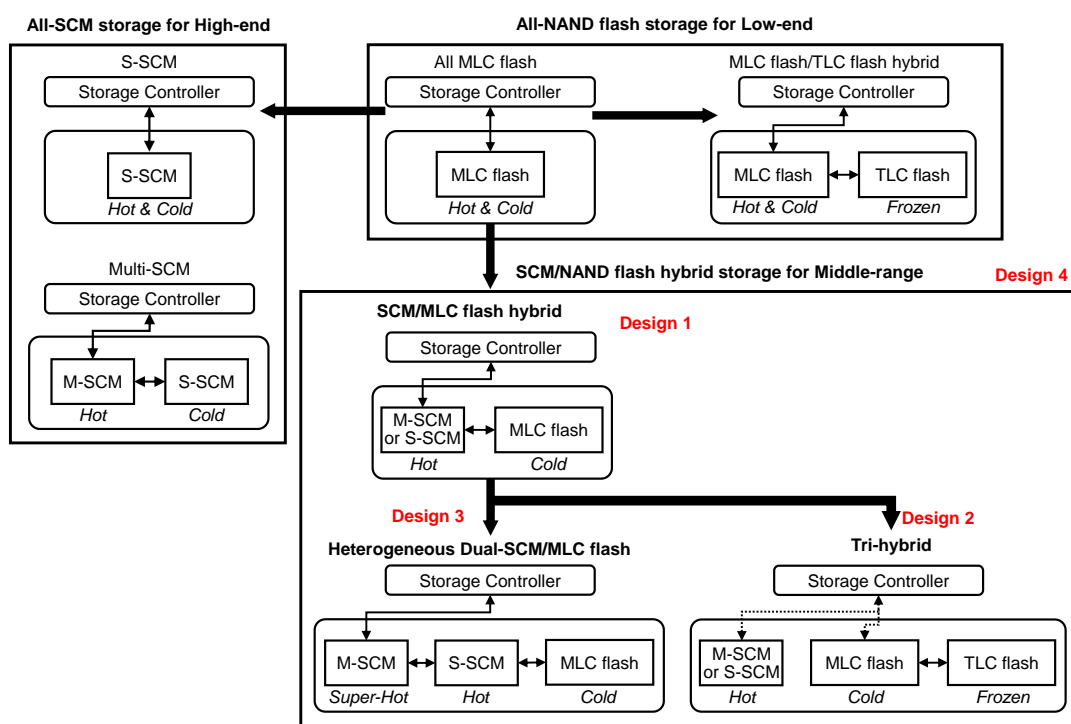


図 3-3.4.4-2 ストレージクラスメモリおよび NAND 型フラッシュメモリを使うストレージの Step-by-Step 設計手法

これらの成果をまとめ、M-SCM, S-SCM, MLC/TLC NAND 型フラッシュメモリで構成する heterogeneous ストレージの設計手法を確立した。All Flash ストレージと比較して 10 倍以上の性能と 1/10 の消費電力低減を実現するための Step-by-Step の設計手法を提案した。

各種 SLC/MLC/TLC NAND フラッシュを搭載したハードを試作し、NAND フラッシュを直接制御するソフトウェアを開発した。さらに、複数の異種メモリを単一のメモリとして扱えるミドルウェアを開発した。それらを用いて性能検証プロトタイプを構築し、目標性能を達成できることを確認した。制御ソフトウェアについて、複数のアプリケーションにメモリの種類と容量を指定して割り当てる機能を開発し、アプリケーションごとにデータ配置を変更することを可能にした。データセンターワークロードに対して、ストレージクラスメモリ、NAND フラッシュを使った動作まで確認した。

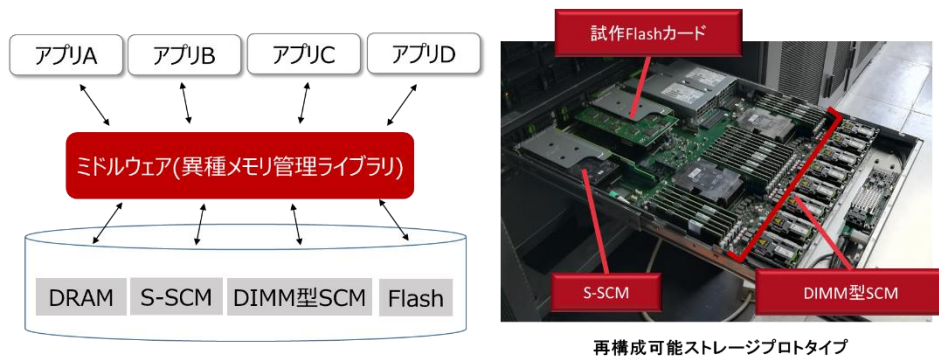


図 3-3.4.4-3 自律再構成可能ストレージのミドルウェアおよびプロトタイプ

複数台のサーバから構成される分散データベースの性能をスケールさせるための技術を開発している。そのために、分散データベースのテストベッド MyCassandra の整備、様々なデバイス(フラッシュメモリ、SCM 等)を用いた場合の性能を推定する技術の開発、深層学習といった有望なアプリケーションのワークロード測定に取り組んだ。

- ・分散データベースのテストベッド MyCassandra: 続く性能推定技術や、ワークロード測定を進めるための基盤である。
- ・性能推定技術: デバイスの種類や規模に応じた分散データベースの性能を推定する技術であり、構成を最適化して性能を引き出していく際の指針となる。
- ・ワークロード: ストレージサーバシステムでこれらのワークロードを発生させ、性能測定を行う。

メモリ管理ミドルウェアの研究では、遅延が 1usec 未満と高速になる SCM を用いてシステム・アプリケーションを構成した場合に、遅延が 1usec 以上あるインターコネクト・ネットワークのボトルネックを解消することを目的としている。具体的には分散システムにおいて必要となるサーバ間の通信回数と、ヘテロ SCM へのアクセス往復回数を可能な限り少なくするシステムアーキテクチャおよびメモリ管理ミドルウェアの検討に取り組んだ。

ノード間通信やデバイスアクセス回数を最小化する非インデックス型データ管理アルゴリズムの基本設計を行った。データの格納場所をハッシュによって定めノード間の問合せを不要にし、アクセス単位をページサイズ以上にして一度のアクセスで読み込み可能にした。ノード間の調整が必要なデバイス書きこみの排他制御を標準の Fused Operation を用いて実現した。さらに、OS のカーネル層でのメモリーコピーの遅延を減らすカーネル・バイパスの手法を実装した。実際に S-SCM デバイスの先陣を切って Intel 社より市場投入された 3D-XPoint メモリ、並びに、さらに低遅延な M-SCM として期待されている MRAM を用いた SSD カードを借りて性能評価を行った結果前者で $15\mu\text{s}$ 、後者で $5.3\mu\text{s}$ という低遅延を実機で実現した。State of the art である EMC 社 DSSD の上で走らせたデータ管理ミドルウェアでは $500\mu\text{sec}$ から 1msec 程度のアクセス時間がかかると見積もられることから、目標とする、基本データアクセス性能約 10 倍向上が実現できるとの見通しを得た。

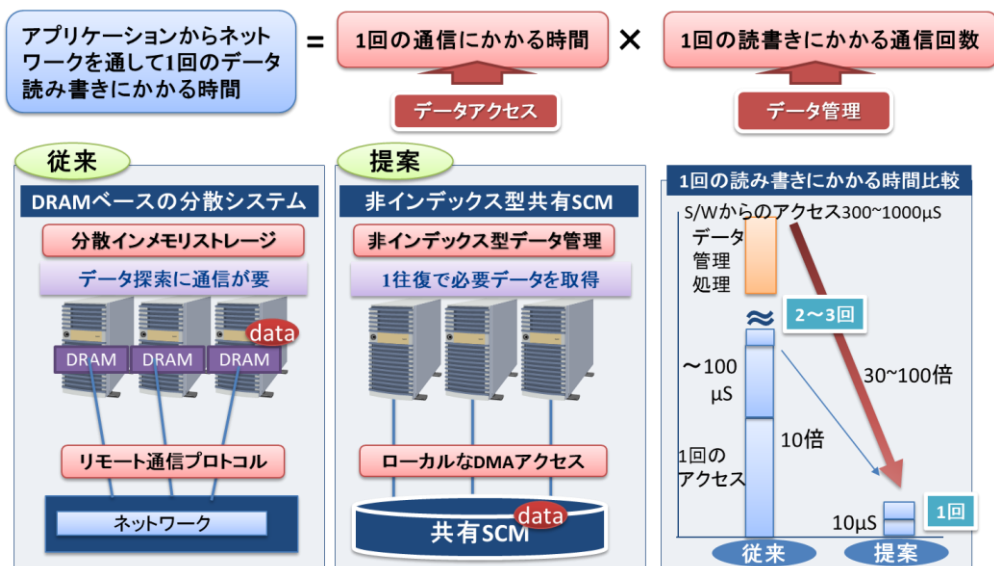


図 3-3.4.4-4 メモリ管理ミドルウェアにより共有 SCM へのデータアクセス性能を 10 倍向上

さらにスループットの向上のために NVMe 間, NVMe~GPU 間の直接続方式を検討して実装した. これを用いて二つの処理を続けて実行する際に有効なキャッシュストレージのアーキテクチャを検討し, 必要となる動作, インターフェースの実装を行った. 最終的にこれらを組み込んだアプリケーションを動作させていく.

3.4.5 成果の普及

学会発表・論文発表を積極的に行い, 論文 47 件(査読あり 27 件, 査読なし 20 件)学会発表 55 件を行った。また, 特許 4 件が審査請求中あるいは出願中である。さらに計算機業界最大のイベントである SC での展示, CEATEC でのデモ展示, SNIA のイベントを通して不揮発性メモリの普及に尽力した。研究期間にわたり, 超低消費電力データ収集システムの研究開発テーマでテーマ間連携を検討した。

具体的には, SC16, SC17(2016 年, 2017 年)において NEC ブースの事業部展示パネルの一部として「メモリ管理ミドルウェア」技術を紹介し, SC17, SC19(2017 年, 2019 年)の大阪大学のブースにて Resource Disaffregated Data Storage および本研究のアプリケーションの一つである GPU Burst Buffer をそれぞれ紹介した。

2017 年 10 月に CEATEC JAPAN の NEDO ブースにて, 開発した「3D パノラマ動画のリアルタイム処理・配信」デモを行い, 高速不揮発性メモリを用いたストレージで高速リアルタイム処理できることを実証した。

2017 年 11 月にものづくり日本会議主催の第 16 回新産業技術促進検討会において, 本プロジェクトに関する講演と研究紹介パネル展示を行った。

2018 年 8 月および 2019 年 8 月に IoT 横断スクールにてレクチャーを実施した。

2019 年 3 月に NEDO IoT 横断プロジェクトセミナー - AI/IoT の未来を知る- にて, 研究紹介のためポスター展示した。

2019 年 8 月に SNIA 技術トレンドセミナにて SCM 活用動向を紹介した。

2019 年 11 月に SNIA を通じ Persistent Memory ミートアップを主催し, PM の使い方をレクチャーした。

2019 年 12 月に Comsys2019 にてヘテロメモリの活用技術を 2 件紹介した。

今後, ストレージサーバシステムの性能向上に寄与することで, ストレージサーバシステムの競争力を高め, 普及を後押しする。

3.5 研究開発テーマ「先進 IoT サービスを実現する革新的超省エネルギー型ビッグデータ基盤の研究開発」

ビッグデータ分析において、「いかに高速に分析を行うか」から「いかにエネルギー消費を抑えて分析を行うか」という競争軸への転換を先取りし、実証レベルで 200 倍の高効率化という目標をもって本研究開発を進めている。事前評価実験を行い、現時点で一般的に利用されている従来型のデータベースエンジンに比して、記憶デバイスとして磁気ディスクドライブを用いた場合には 138 倍以上、フラッシュメモリを用いた場合には 55 倍以上のエネルギー高効率化を確認し、目覚ましい成果を上げつつある。

3.5.1 概要

いかに高速にビッグデータ分析を行うかから、いかにエネルギー消費を抑えて分析を行うかという競争軸への転換を先取りし、革新的な超省エネルギー型ビッグデータ基盤の研究開発を行う。2020 年度末までに日立製作所が東京大学と共同で、実証レベルで 200 倍の高効率化を目指す。事業期間中の研究開発日程は、下図の通りである。

事業項目	2019年度			2020年度	
② 非順序型実行原理に基づく本格版超省エネルギー型データベースエンジンの構成法の確立		設計 (本格版)		200倍以上高効率化 実装・評価 (本格版)	
	基本方式検討	実現方式検討	詳細設計	実装	評価
④ 本格版超省エネルギー型ビッグデータ基盤に於ける超精密性能・消費電力モデルの構築と高度制御手法の確立		モデル設計(フラッシュ)		モデル実装(フラッシュ)	
	基本方式検討	実現方式検討	詳細設計	実装	評価
	基本方式検討	動的制御設計	詳細設計	動的制御実装	評価
⑦ エンタープライズへの適用を想定した本格版超省エネルギー型データベースエンジンの設計と実装		設計 (本格版)		200倍以上高効率化 実装・評価 (本格版)	
	基本方式検討	実現方式検討	詳細設計	実装	評価
⑨ エンタープライズへの適用を想定した本格版超省エネルギー型ビッグデータ基盤の超精密性能・消費電力の測定・制御機構の開発と高度制御機構の開発		測定・制御機構の設計		測定・制御機構の実装	
	基本方式検討	実現方式検討	詳細設計	実装	評価
	基本方式検討	高度制御機構の設計		高度制御機構の実装	
⑩ エンタープライズへの適用を想定した超省エネルギー型ビッグデータ基盤を用いた先進IoT応用の実証		実証実験		実証実験	
		API・SDKの詳細設計		API・SDKの実装	API・SDKの評価
⑪ ソフトウェアによる省エネ効果基準の国際標準化活動の推進	WD 策定・審議	CD策定・審議	DIS 策定・審議	FDIS,策定	IS承認
⑫ 研究開発プロジェクトの統括と総合的推進					
⑬ 成果最大化への取り組み					

図 3-3.5.1-1 事業期間中の研究開発日程

スピードの技術を省エネルギー化に適用拡大すると共に、静的電力制御だけでなく、消費電力のピークカットを実現する動的電力制御技術も開発する。日立製作所が得意なエンタープライズ顧客を対象に事業化を進め、ソフトウェア製品として2021年の正式リリースを目指す。

3.5.2 最終目標と根拠

3.5.1 で示した事業期間中の研究開発日程で示した各事業項目別の目標を示す。

表 3-3.5.2-1 各事業項目別の目標

項目	最終目標(2020年度末)
②非順序型実行原理に基づく超省エネルギー型データベースエンジンの構成法の確立	1,000 倍のエネルギー高効率化が見込まれる超省エネルギー型ビッグデータ基盤の非順序型実行原理に基づく超省エネルギー型データベースエンジンの構成法の確立により、実証レベルで200倍以上の高効率化を確認する。
④超省エネルギー型ビッグデータ基盤に於ける超精密性能・消費電力モデルの構築と高度制御手法の確立	1,000 倍のエネルギー高効率化が見込まれる超省エネルギー型ビッグデータ基盤の超省エネルギー型ビッグデータ基盤に於ける超精密性能・消費電力モデルの構築と高度制御手法の確立により、実証レベルで200倍以上の高効率化を実現する設計と実装を完成させる。
⑦エンタープライズへの適用を想定した超省エネルギー型データベースエンジンの設計と実装	エンタープライズにおいて1,000 倍のエネルギー高効率化が見込まれる超省エネルギー型データベースエンジンの設計と実装により、実証レベルで200倍以上の高効率化を確認する。
⑨エンタープライズへの適用を想定した超省エネルギー型ビッグデータ基盤の超精密性能・消費電力の測定・制御機構の開発と高度制御機構の開発	エンタープライズにおいて1,000 倍のエネルギー高効率化が見込まれる超省エネルギー型ビッグデータ基盤の超精密性能・消費電力の測定・制御機構の開発と高度制御機構の開発により、実証レベルで200倍以上の設計と実装を完成させる。
⑩エンタープライズへの適用を想定した超省エネルギー型ビッグデータ基盤を用いた先進IoT応用の実証	エンタープライズにおいて1,000 倍のエネルギー高効率化が見込まれる超省エネルギー型ビッグデータ基盤を用いた先進IoT応用の実証(有カユーザを最優先5業種に拡大し、5件/年以上の実証実験を行う)。
⑪ソフトウェアによる省エネ効果基準の国際標準化活動の推進	2021年度国際標準化制定に向け、定期的にメンバー国との意見交換を実施し、FDIS(最終国際規格案:Final Draft International Standard)への移行の承認を得て、IS(国際規格:International Standard)の発行を目指す。

上記目標設定の理由(内外における技術動向や既存の製品との関連等)

本プロジェクトは、従来性能一辺倒の競争であったITの新たな方向性として、省エネルギー化を世界に先駆けて打ち出すものである。東京大学の喜連川らが創案した「非順序型実行原理」と称する革新的ソフトウェア実行原理は、ビッグデータ処理の飛躍的なエネルギー高効率化を飛躍的に向上するポテンシャルを備えている。従前の省エネルギー化のアプローチ

がハードウェアの高効率化実装を追及することにより、定常的に消費電力を削減するものであったのに対して、本アプローチは、ソフトウェアの処理そのものを極限にまで高効率化することにより、飛躍的な省エネルギー化を目指すものであり、極めて革新性が高い。大規模環境に於いては、1,000 程度の高効率化の見込みを得ており、ソフトウェアの工夫によりこれ程のエネルギー高効率化を目指す研究は他に一切見当たらず、いち早く研究開発を推し進め、他国が容易に追従できない程の優位性を確保する所存である(ただし、検証・実証については 200 倍以上を目標にする。)

ビッグデータ基盤に掛かる他のソフトウェア技術としては、インメモリ技術、Hadoop 等の並列分散処理技術、NoSQL 技術を挙げることが出来る。インメモリ技術は、DRAM 価格の低下を背景として、巨大な DRAM 空間を調達し、当該空間にデータを配置することにより、処理の高速化を目指すものであり、即ち、フットプリントは DRAM 容量に律速され、ビッグデータを相手とした技術ではない。Hadoop 等の並列分散処理技術、NoSQL 技術は、コモディティハードウェアを用い、伝統的なデータベース管理システムの持つ機能を簡素化して実装したものであり、本プロジェクトとは直交する技術と言え、即ち、本プロジェクトの研究成果はそのまま適用可能であり、技術的に競合するものではない。なお、関連する技術として、ノーマリーオフコンピューティング技術を挙げたが、省電力化の対象は主にプロセッサと主記憶であり、莫大なストレージ資源を抱えるビッグデータ基盤の省エネルギー化には至らない。また、ハードウェアそのものの省エネルギー化は、重要であるものの、一般に肅々とした開発の積み重ねによるものであり、非連続的な省エネルギー化をもたらすものではない。このように、本プロジェクトで確立を目指す省エネルギー化に競合する技術は見当たらない。

3.5.3 目標の達成度

表 3-3.5.3-1 各事業項目別の達成状況

項目	最終目標(2020 年度末)	達成状況
②非順序型実行原理に基づく超省エネルギー型データベースエンジンの構成法の確立	1,000 倍のエネルギー高効率化が見込まれる超省エネルギー型ビッグデータ基盤の非順序型実行原理に基づく超省エネルギー型データベースエンジンの構成法の確立により、実証レベルで200倍以上の高効率化を確認する。	②④で検討した手法を用い、事前評価実験にて、磁気ディスクドライブを用いた場合には138倍以上、フラッシュメモリを用いた場合には55倍以上のエネルギー高効率化を確認
④超省エネルギー型ビッグデータ基盤に於ける超精密性能・消費電力モデルの構築と高度制御手法の確立	1,000 倍のエネルギー高効率化が見込まれる超省エネルギー型ビッグデータ基盤の超省エネルギー型ビッグデータ基盤に於ける超精密性能・消費電力モデルの構築と高度制御手法の確立により、実証レベルで200倍以上の高効率化を実現する設計と実装を完成させる。	②④で検討した手法を用い、事前評価実験にて、磁気ディスクドライブを用いた場合には138倍以上、フラッシュメモリを用いた場合には55倍以上のエネルギー高効率化を確認
⑦エンタープライズへの適用を想定した超省エネルギー型データベースエンジンの設計と実装	エンタープライズにおいて1,000 倍のエネルギー高効率化が見込まれる超省エネルギー型データベースエンジンの設計と実装により、実証レベルで200倍以上の高効率化を確認する。	⑦⑨で検討した手法を用い、事前評価実験にて、磁気ディスクドライブを用いた場合におよそ100倍を達成

⑨エンタープライズへの適用を想定した超省エネルギー型ビッグデータ基盤の超精密性能・消費電力の測定・制御機構の開発と高度制御機構の開発	エンタープライズにおいて1,000 倍のエネルギー高効率化が見込まれる超省エネルギー型ビッグデータ基盤の超精密性能・消費電力の測定・制御機構の開発と高度制御機構の開発により、実証レベルで200倍以上の設計と実装を完成させる。	⑦⑨で検討した手法を用い、事前評価実験にて、磁気ディスクドライブを用いた場合におよそ100倍を達成
⑩エンタープライズへの適用を想定した超省エネルギー型ビッグデータ基盤を用いた先進IoT応用の実証	エンタープライズにおいて 1,000 倍のエネルギー高効率化が見込まれる超省エネルギー型ビッグデータ基盤を用いた先進 IoT 応用の実証(有力ユーザを最優先5業種に拡大し、5 件/年以上の実証実験を行う)。	2019 年度に 5 件実証実験を実施 2020 年度は現時点で 3 件実証実験を実施中
⑪ソフトウェアによる省エネ効果基準の国際標準化活動の推進	2021 年度国際標準化制定に向け、定期的にメンバ国との意見交換を実施し、FDIS(最終国際規格案:Final Draft International Standard)への移行の承認を得て、IS(国際規格:International Standard)の発行を目指す。	2020/5 に CD2(委員会原案:Committee Draft2)承認、 2020/6～2020/11 にて DIS(国際規格案:Draft International Standard)投票実施中

3.5.4 成果と意義

データセンタのエネルギー消費増大に対する懸念は、Nature（2018年9月13日版）にて取り上げられる等、世界的な問題事項として認識されている。具体的には、無線通信の広帯域化(5G/6Gの普及)に伴うデータ量の爆発により、このままでは2050年にはIT機器の消費電力量がデータセンタ、ネットワーク等の各セクタ毎で、現在の200倍になるという試算がある。(出典: 国立研究開発法人科学技術振興機構 低炭素社会戦略センター, “情報化社会の進展がエネルギー消費に与える影響(Vol.1) - IT機器の消費電力の現状と将来予測-,” 平成31年3月, LCS-FY2018-PP-15)

従来のエネルギー消費削減手法はハードウェアの効率化により消費電力を下げるものであるが、本事業で研究開発する手法はIT機器で実行するソフトウェアの処理そのものを極限にまで高効率化することにより、飛躍的な省エネルギー化を目指すものである。これまでに、実証レベルで、記憶デバイスとして磁気ディスクドライブを用いた場合に130倍程度の極めて高い消費エネルギーの利用効率化を達成する技術を開発するという成果を出している。本技術の特徴として、従来のハードウェアの効率化による手法と直行しており、それらと組み合わせることにより更に消費エネルギーの利用効率を高めることができる。つまり、本事業の成果は極めて高い意義を有する。

3.5.5 成果の普及

本事業の実施項目の一つに、「ソフトウェアによる省エネ効果基準の国際標準化活動の推進」を挙げている。これは、ソフトウェアによる省エネ効果について全世界的に啓蒙することを目的の1つにしている。この標準化が発行されることによりソフトウェアによる省エネ効果がより広く知れ渡るところになるとともに、本事業の成果として開発した技術による高い省エネ効果を本基準により世界に広く認知させる。本事業の成果は、日立製作所が製品化することにより普及を図る。また、2018年7月に設立された組織を通じて本事業の成果として生み出されたIPを幅広くライセンスし、これにより日立製作所以外による幅広い普及を目指す。

3.6 研究開発テーマ「省電力 AI エンジンによる人工知能プラットフォーム」

「省電力 GPU をベースとした AI エンジンの研究開発」の研究開発項目では、競合 GPU (NVIDIA 社) に比べて電力性能比で 10 倍以上の目標に対し、21 倍以上の電力性能比の AI エンジン開発を行う事が出来た(同一プロセスノードで比較)。また、成果物を広く IP ライセンス及び FPGA モジュールとして提供を行った。IP ライセンスではデジカメ、テレビ、車載といったコンシューマ・車載製品へ採用が行われを 2021 年度以降の量産製品に搭載する予定である。また、FPGA モジュールについては 100 社以上の企業にて評価や量産に向けた設計・開発が進捗中である。さらに、本成果物をきっかけに、株式会社デジタルメディアプロフェッショナルでは、ヤマハ発動機社との業務資本連携を行い、共同で今後のモビリティ・ロボティクス(パーソナルモビリティ、2 輪、ドローン、農業機械など)分野への技術供用、製品適用を行っていく予定である。

個別の研究開発サブテーマにおける詳細は以下に示す。

3.6.1 研究開発サブテーマ「省電力 GPU をベースとした AI エンジンの研究開発」

3.6.1.1 概要

人工知能による高度なデータ処理の実現と、これに必要な消費電力の低減が IoT における喫緊の課題になっている。本事業では、センサーデバイス側(エッジ側)の効率化・省電力化を図り、既存技術と比較して 10 倍の電力性能比を実現するエッジデバイスにおける人工知能処理の共通基盤技術を開発する。弊社では、省電力 AI 推論学習エンジンの FPGA 実装及び、LSI シミュレーションにより、実システム上で電力性能比 10 倍以上を達成していることを確認する。

(A)アーキテクチャ開発

「推論・学習アクセラレータの開発」は、キックオフ以降ソフトウェアベースのシミュレーションの結果を元に、回路設計を開始する。設計した回路の性能評価用に FPGA 動作環境の立ち上げを 2016 年 10 月から開始し、本環境を用いて 2017 年 3 月末目標でアーキテクチャの方針を決定する。その後 FPGA 動作環境と回路シミュレータによる機能検証を進め、2017 年 9 月末までに FPGA 上での動作確認を行う。また、アプリケーションを用いた性能評価も行い、2018 年 3 月末までに RTL 実装を完了する。

「改善版ストリームプロセッサ実装」は、キックオフ以降既存品をベースとした改善版の回路設計を開始する。設計した回路の性能評価用に 2016 年 12 月末から FPGA 動作環境の立ち上げを開始し、本環境を用いて機能検証及び性能評価を行い、2017 年 3 月末目標でアーキテクチャの方針を決定する。その後、FPGA 上での動作確認を 2017 年 9 月末までに行う。また、アプリケーションを用いた性能評価も行い回路設計に反映し、2018 年 3 月末までに RTL 実装を完了する。

「システムバス技術の開発」は、既存 LSI の評価による現状アーキテクチャの課題抽出を 2016 年 9 月までに行う。本評価から得たフィードバックを元に開発方針を決定し、トライアルとして RTL 実装を開始、2017 年 3 月までに当該技術の確立を行う。その後、当該技術についてはシミュレータ上での動作確認を 2017 年 9 月までに完了、機能検証とストレス検証を行った上で 2018 年 3 月までに RTL 実装を完了する。

「低消費電力技術の開発」は、既存 LSI の評価による現状アーキテクチャの課題抽出を 2016 年 8 月までに行う。本評価から得たフィードバックを元に開発方針を決定し、トライアルとして RTL 実装を開始、2017 年 3 月までに当該技術の確立を行う。その後、当該技術についてはシミュレータ上での電力確認を 2017 年 9 月までに完了、機能検証を行った上で 2018 年 3 月までに RTL 実装を完了する。

上記、2019 年度中に開発した AI エンジンを活用し、より低コストな FPGA で動作させるために、機能特化及び、演算精度最適化を実施する。この、コア実装を 2020 年度中に行い、シミュレータを用いた各技術の確認を行い、2021 年 3 月までに競合と比較し電力性能比で 10 倍以上の効率が得られることを確認する。

(B) 小型 FPGA モジュール試作・評価

ASIC 開発を行った場合、競争力を確保するために先端半導体プロセスを使用した場合、開発コストが高く開発期間が長期となる事から、書き換え可能な半導体である FPGA を用い、開発した AI エンジンの試作及び、モジュール開発、評価を行う。

2019 年 4 月より、(A)の内容を試作モジュール搭載 FPGA 向けに RTL として用意すると同時に、シミュレータによる電力及び、性能評価用の検証環境の立ち上げを行い、本環境を用いて 2021 年 2 月までに試作モジュールで性能の評価を行う。

(C)ソフトウェアスタック開発

事前の性能検証((A)の 10 倍以上の効果確認)向けと(B)の試作モジュール向けに、FPGA 検証環境を利用しソフトウェアスタックの開発を進める。

スケジュールとしては AI エンジン向け SDK 開発を行い、(A)で開発するアーキテクチャの性能評価の準備を進めると共に、ベンチマークソフトや競合情報を収集し、(A)で行われる実装、最適化に必要なソフトウェアや検証用のソフトウェアの開発を行い、平成 33 年 2 月までに試作モジュール上での(A)の技術の有効性を確認する。

3.6.1.2 最終目標と根拠

No	研究開発項目	小項目・研究期間	中間目標 (2018年度末)	最終目標 (2020年度末)
1	省電力GPUをベースとしたAIエンジンの研究開発 (デジタルメディアプロフェッショナル)	(A)アーキテクチャ開発・2016.6～2021.3	シミュレーションを用いて、電力性能比で10倍以上の効率が得られていることを確認する。	開発済みの既存AIエンジンを活用し、低コストなFPGAで動作させるための機能特化、及び演算精度最適化を実施し、競合他社品と比べ、電力性能比で10倍以上の効率が得られるAIエンジンを開発する
2	省電力GPUをベースとしたAIエンジンの研究開発 (デジタルメディアプロフェッショナル)	(B)LSI試作検討・小型FPGAモジュール試作・評価・2016.6～2021.3	LSI試作検討のためSoCベンダの選定を行い、SoCの仕様の検討が完了しており、設計作業を開始している。	開発したAIエンジンの試作、及びモジュール開発を小型のFPGAを用いて行い、本モジュールを用いた性能確認用の検証環境も構築する

3	省電力GPUをベースとしたAIエンジンの研究開発(デジタルメディアプロフェッショナル)	(C)ソフトウェアスタック開発・2016.6～2021.3	SoC開発に向けて、事前の性能検証((A)の10倍以上の効果確認)のためのソフトウェアを準備する。また、当該ソフトウェアは既存のボードを活用して動作を確認する。	ベンチマークソフトや競合情報を収集し、AIエンジンの実装・最適化に必要なソフトウェア、及び検証用のソフトウェアの開発を行い、開発したアーキテクチャの有効性を確認する
---	---	-------------------------------	--	--

近年、ビッグデータを用いた人工知能による処理を行う推論・学習の分野では、グラフィックスプロセッサ(GPU)が GPGPU(General Purpose GPU)として処理のアクセラレーションとして多く使われ、自動運転、囲碁対局などの様々な局面で、成果を挙げつつある。

これまで株式会社デジタルメディアプロフェッショナル(DMP)では、低消費電力かつ高性能な GPU をゲーム、モバイル機器などのコンシューマ機器分野に提供することで、省エネルギーかつ高性能なデバイスの普及に努めてきた。低消費電力と高性能の相反する要件を満たすために、DMP では創業以来、アルゴリズム上の工夫や、よく使う機能のハードウェア化、ハードウェアによる自動クロック制御機構などの技術開発を推進すると共に、ファブレス半導体ベンダとして CPU、GPU、メディア機能を統合した大規模 System on Chip(SoC)の開発を行ってきた(例:2012-2014 年度 NEDO 省エネ部助成の「低消費電力グラフィックスプロセッサ開発」プロジェクト)。

GPU の応用拡大が進む一方、現在多くの IoT 認識処理の実現に使用されているプロセッサ技術、ソフトウェアスタック技術は、国外からの技術をベースとしており、プロセッサなどの処理プラットフォームのコア技術を国内で開発、高度化させていく必要がある。特に海外技術においては、省電力性よりも高性能が重視されている傾向があり、これまで重要視されていなかった省電力性と高性能を両立する技術開発を行うことが、日本産業の競争力強化、発展につながると考える。

アーキテクチャの選択について、一般的に、IoT 認識処理では DSP コアベースと GPU コアベースのアプローチがある。(下図)



図 3-3.6.1-1 IoT 画像認識アーキテクチャ

DSP コアベースのアプローチでは固定小数点演算をベースとし、信号処理に特化したプロセッサを用いる。本アプローチは、ゲート数が小さく低消費電力な点が利点として挙げられるが、標準 API への対応が難しく、既存ライブラリを動作させるためには、新たに移植作業が必要となり、プラットフォームとしての標準化が難しい。一方、GPU コアベースのアプローチでは、GPU コア内部のシェーダプロセッサを活用することで、浮動小数点演算を高速化することが可能となる。GPU は元々グラフィックス描画処理の高速化が主な用途であったが、高速なテクスチャアクセスや大量の演算器をグラフィックス処理以外にも活用する GPGPU のトレンドが急速に広がっており、これに伴い様々な画像処理、画像認識に適用出来る API(例:OpenCL)が整備されてきている。API が標準化されることで、プラットフォームとしての標準化も容易に可能である。

以上の背景から、人工知能プラットフォーム向けの推論学習エンジンとして、今回省電力 GPU をベースとした AI エンジンの研究開発を行うことを選択した。

前述の通り、DSP や GPU を用いた AI、画像認識技術の開発が全世界規模で進んでいるが、これらプラットフォームで使われるプロセッサは海外の IP コア技術を使用している。一方 DMP は、GPU コアを独自の技術で開発し、国内のコンシューマメーカや産業メーカ、ゲームベンダに提供している、日本で唯一の最新のグラフィックスやコンピューティング API に対応した GPU コアを開発、ライセンス供給が可能なメーカである。本プロジェクトでは、実績のある GPU 内浮動小数点对応シェーダプロセッサを活用し、人工知能プラットフォーム向けエンジンの開発を行う。また本プラットフォームのソフトウェア向け切り口としては標準 API のサポート(例:OpenVX など)を行う。

なお、近年の画像処理や画像認識においては、GPU による画像処理、認識処理の高速化のアプローチに加え、FPGA を用いた実装も増えており、場合によっては GPU を上回る性能を出すケースも見受けられる。

一般 FPGA の特徴としては、ハードウェア実装後もハードウェアの中身をプログラミング可能といった点が挙げられる。このため、最適なハードウェアを処理の内容に応じて専用実装することで、特定の処理については、GPU に比べ高速に動作可能な場合がある。過去には FPGA の場合、機能を詰め込むためには、より大きな FPGA を用いることが必要で 10～100 倍程度のコスト高になることや、性能対電力の比で考えた場合 GPU などの LSI に劣る場合が多かったが、近年では半導体プロセスの微細化に伴う低コスト化、低消費電力により、エッジデバイスにおける量産アプリケーションでの採用事例が増えつつあり、平成 30 年度までの委託事業において、FPGA ベースの量産試作の実績ができてきた背景もあり、より高効率な AI エンジン、特に小型化を行うことで、FPGA でも低コストに実現できるコア開発を推進する。また、将来、ASIC 化の要望が市場から来た場合のために、ASIC 向けのコア設計及び、性能・消費電力評価を行い、本助成事業の成果物を自社による投資で、タイムリーに ASIC を開発するための準備を進める。

3.6.1.3 目標の達成度

No	研究開発項目	小項目・研究期間	中間目標 (2018年度末)	最終目標 (2020年度末)	目標達成度(%)及び内容
1	省電力GPUをベースとしたAIエンジンの研究開発(デジタルメディアプロフェッショナル)	(A)アーキテクチャ開発・2016.6~2021.3	シミュレーションを用いて、電力性能比で10倍以上の効率が得られていることを確認する。	開発済みの既存AIエンジンを活用し、低コストなFPGAで動作させるための機能特化、及び演算精度最適化を実施し、競合他社品と比べ、電力性能比で10倍以上の効率が得られるAIエンジンを開発する	<u>達成度150%</u> 電力性能比については同一プロセスノード使用時、NVIDIA社のGPUに比べて21倍以上の効率を得られることがシミュレーション及びFPGAによる動作により確認。また、IPライセンスの形態で、デジカメ・テレビ・車載アプリケーション向けに展開済。
2	省電力GPUをベースとしたAIエンジンの研究開発(デジタルメディアプロフェッショナル)	(B)LSI試作検討・小型FPGAモジュール試作・評価・2016.6~2021.3	LSI試作検討のためSoCベンダの選定を行い、SoCの仕様の検討が完了しており、設計作業を開始している。	開発したAIエンジンの試作、及びモジュール開発を小型のFPGAを用いて行い、本モジュールを用いた性能確認用の検証環境も構築する	<u>達成度100%</u> FPGAモジュールとしては19万8千円の評価キットの開発を行い、多くの企業に提供を実施。その後、小型モジュールについては、いくつかの安価(2-3万)なFPGAボード上で動作確認を行い、今後製品として各社に提供を検討中
3	省電力GPUをベースとしたAIエンジンの研究開発(デジタルメディアプロフェッショナル)	(C)ソフトウェアスタック開発・2016.6~2021.3	SoC開発に向けて、事前の性能検証((A)の10倍以上の効果確認)のためのソフトウェアを準備する。また、当該ソフトウェアは既存のボードを活用して動作を確認する。	ベンチマークソフトや競合情報を収集し、AIエンジンの実装・最適化に必要なソフトウェア、及び検証用のソフトウェアの開発を行い、開発したアーキテクチャの有効性を確認する	<u>達成度120%</u> 上記、(A)(B)を動作させるソフトウェアスタックをSDKとして整備するとともに、本SDKをGithub上で公開し、ソフトウェア開発環境を一般に公開を実施。また、TensorFlow、Caffe、Kerasなどの業界標準のAIソフトウェア開発フレームワークをサポート。

3.6.1.4 成果と意義

省電力GPUをベースとしたAIエンジンの研究開発

本研究開発項目では、ディープラーニングの主要なアルゴリズムを高速化、高効率で処理を行うDNNアクセラレータの研究開発、ソフトウェアスタック開発、ベンチマークの実施、ASIC開発の為の見積もりを行った。また、ベンチマークに用いる走行画像データベースの整備も実施した。さらに、IoT横断プロジェクト全体の成果最大化活動として、リーフレット作成・ホームページ作成、セミナーの実施などを行った。

以下、各項目の詳細について述べる。

(A) 高効率ディープラーニングアクセラレータの研究開発

近年のディープラーニングを中心とした人工知能技術の進化に伴い、エッジ/クラウド分野において、多くのハードウェアアクセラレーション手法が提案されている。特にエッジコンピューティング向け推論ハードウェアアクセラレーションの手法としては、NVIDIA Jetson TX2[1]のように GPU をベースにした手法、回路サイズを小さくするために精度を下げたディープラーニングネットワークを実装する手法、DSP の様なプロセッサを複数並べて実現する手法などが提案されている。

今回、これらアプローチに対して、DMP が実装している半精度浮動小数点演算をベースにしたエッジコンピューティング向け推論ハードウェアの研究開発を行い DV700 コアとして事業化を推進している。

(A1) ディープラーニングアクセラレータ DV700 概要

DV700 は、エッジコンピューティングにおける推論ハードウェアとして設計した物で、その研究開発成果は IP として設計データを顧客にライセンスしている。実際の実装先は FPGA、ASIC などに対応しているソフトマクロであり、顧客は標準の合成、配置配線フローを用いて実装する事が出来る。

DV700 はコンボリューション演算部、プーリング処理部、アクティベーションファンクション、全結合演算部、内部共有メモリ、バスインターフェイス、そして制御用の CPU である RISC-V ISA のプロセッサからなる。

また、ソフトウェアスタックとしては、Caffe、Tensor Flow、Keras などよく使われるディープラーニングフレームワークから Export した学習済ネットワークを DV700 向けに変換するツールを用意しており、ユーザが使いたい学習済ネットワークを読みこませて、推論処理をさせる事が出来る。

標準のコンフィギュレーションでは、Convolution 内に 576 個の MAC、内部シェアメモリとして 640KB の容量を実装している。

学習済ネットワークとしては、GoogleNet、MobileNet、SqueezeNet、ResNet、SegNet、SSD、Yolo など、多く使われている画像認識に関わる主要なネットワークをサポートしている。また、ネットワークの切り替えにあたっては、ハードウェアを変更すること無く、RISC CPU 上の制御プログラムを変更するだけで切り替えられる。

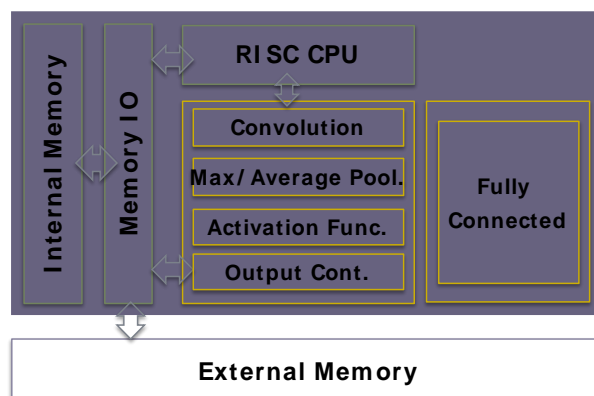


図 3-3.6.1-2 DV700 ブロックダイアグラム

また、コアの小型のため、ディープラーニングの処理精度を最適化するために Posit arithmetic の検討を行った。

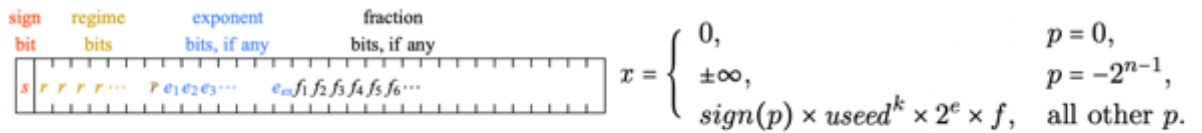
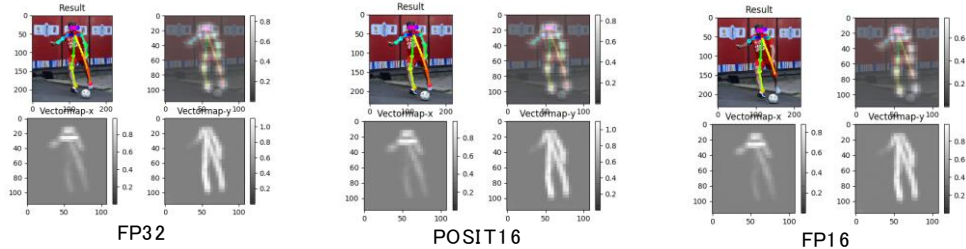


Figure 2. Generic posit format for finite, nonzero values

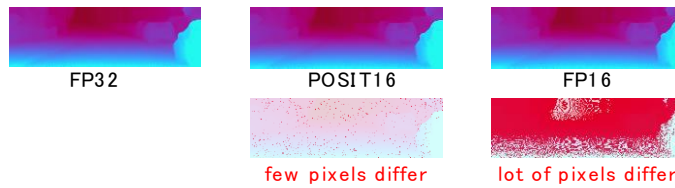


これは、上図のようにこれまでの浮動小数点フォーマット(符号部、指数部、仮数部)に加えて Regime ビットを加えることで、値の表現できる範囲を増やすフォーマットである。本フォーマットの実装検討・精度検証を行った。本フォーマットを用いることで 16 ビット幅のフォーマットで 32 ビット浮動小数点での演算相当の精度を得られることを確認した。これにより、Pose/Depth 推定といったアプリケーション(ディープラーニングネットワークモデル)でのエリア効率化を達成した(実行例: 下図)。

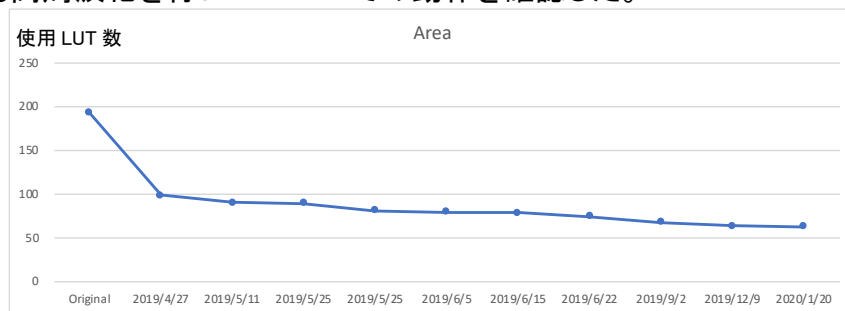
•tf-pose-estimation:



•Depth from Video:



また、DV700 コアの改善活動も行い、コアサイズ(エリア)の削減(下グラフ)とともに、FPGA 環境でも高周波化を行い 420MHz での動作を確認した。



(A2) DV700 の FPGA 実装

今回、DV700 コアを Xilinx 社の評価ボードである ZC706 に実装し評価した。本ボード上には Xilinx 社の 350 ロジックセルを搭載する ARM CPU 内蔵の SoC 型 FPGA である XC7Z045 が搭載されている。なお、内蔵 ARM は、画面生成、IP コアの制御用に使用しているがそのほかのディープラーニング処理は DV700 IP コア上で行っている。

(A3) DV700 性能評価

前章の環境で主要なディープラーニングネットワークアルゴリズムについて評価を行った性能の結果を表 3-3.6.1-1 に示す。

表 3-3.6.1-1 DV700 性能評価の結果

Deep learning network	Processing time [ms]@79MHz	Frame par second
VGG16	589.3	1.7fps
ResNet-50	182.0	5.5fps
GoogleNet	77.7	12.9fps
SSD	64.1	15.6fps

FPGA の動作周波数は 79MHz となっているが、Convolution などの演算部は周波数改善の余地がある。また、論理合成を行い、電力シミュレーション及び処理性能を測るシミュレーションを行い、競合との Power-Performance の評価を実施し、ASIC 化した場合 20 倍以上の動作効率が得られることが確認できた。

表 3-3.6.1-2 ASIC 化した場合の動作効率

Product	FPS	FPS/W
DMP	116	173.8
NVIDIA Tegra-X1	25	8.3

(DMP 条件: TSMC28 HPC+ @750Mhz 実装時)

また、ASIC 化の準備作業として ASIC コスト見積もりを行うとともに、ユーザ開拓を進めた。

(A4)DV700 搭載モジュールボード C1 の開発

DV700 の評価にあたっては、Xilinx 社標準ボードで当初は評価を行ったもののボードのサイズが大きいため顧客候補のセットでの PoC の推進を加速するために FPGA モジュールの開発を行い、顧客での評価、PoC や展示会でのデモの容易化を行った。

今回開発したボードの外観、仕様は以下の通りである。

表 3-3.6.1-3 FPGA モジュール仕様及び外観

FPGA device	Intel Arria V SX SoC (5ASXBB3D4F35I5N)
CPU	Dual-core ARM Cortex-A9
AI processor	DMP ZIA™DV700
Memory	2GB (DDR3L-1066)、 4.2GB/s
Storage	16GB (microSD)
Power	5V DC
Dimensions	90mm x 90mm



周辺インターフェイスボードからは画像出力を行う HDMI/DisplayPort 端子、カメラを繋げるための US3.0 端子に加えて、JTAG / I2C / GPIO 40pin / LVDS input(optional)らの周辺 I/O を出すことで実アプリでの PoC 向けに使用できるようにした。

(A5)ソフトウェアスタックの開発

DV700 コア搭載の FPGA ボードや IP コアとして実際のアプリケーションで使う際は、使いやすい開発環境、ソフトウェアスタックの整備が重要である。

本研究開発では、Keras、Caffe、TensorFlow といった一般的によく使われているディープラーニングのフレームワークをサポートする SDK の開発、FPGA ボード上の OS ポーティングを行い、ディープラーニングアクセラレータのユーザに提供を行っている。

この SDK には、ディープラーニングのアルゴリズム(ネットワーク)の DV700 向け変換ツール、サンプルディープラーニングモデル、ドキュメントが含まれる。

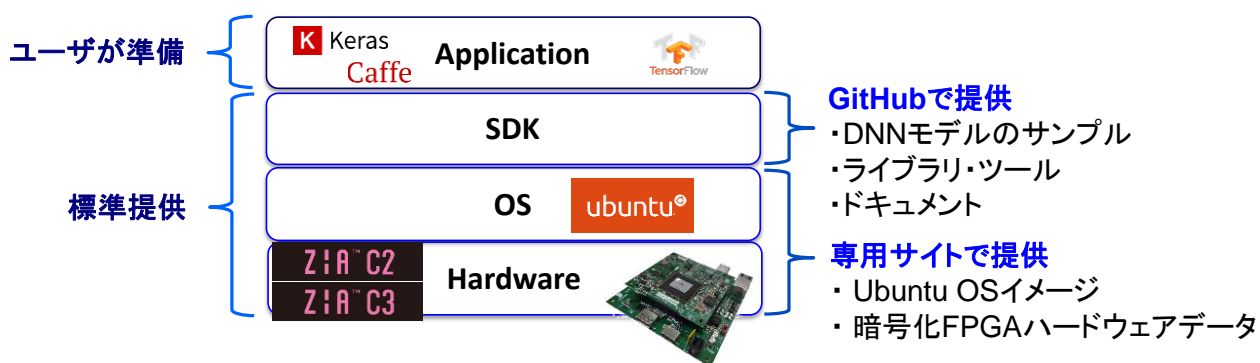


図 3-3.6.1-3 ソフトウェアスタック

また、これら SDK を Github 上に公開することで、ユーザの裾野を広げる施策を行った (<https://github.com/DigitalMediaProfessionals> にて公開)。

また、本 TensorFlow に加えて、画像処理高速化向け API である OpenVX のインターフェース実装、サンプルネットワーク(アルゴリズムモデル)の拡充を行い、ユーザにおける評価や量産に向けた製品開発を推進するためのソフトウェアスタックの開発を実施した。

3.6.1.5 成果の普及

開発を行った IP 及び FPGA モジュールを用いて、添付資料にある外部発表などを通して成果の社会実装の推進を行った。

事業の初期段階から、アドバイザリ委員会や NEDO 成果最大化委員会等との議論を通して、出口戦略を明確化すると共に、社会情勢や国内外の研究開発状況を常に踏まえつつ、常に情勢に適応して計画を見直しつつ、スピード感をもって研究開発を推進する。

以下に、具体的な取り組み例についてまとめる。

研究開発から社会実装までの一貫した戦略(技術、知財)の策定	実用化・事業化に向けた行動計画を策定、実施者と NEDO 等関係者間で共有する。さらに本事業全体打合せ等での議論を通して、適時見直しを行いつつ成果最大化に取り組む。
最新動向の調査	関連分野における国内外の会議・ワークショップ等に参加し、最新動向について調査を行う。

標準化・共通化の促進	<p>OpenGL、OpenCL などメディア、コンピューティング分野の業界標準 API を策定している Khronos Group の標準を活用する事で、アプリケーション、ミドルウェア、ツールなど当該エコシステムを活用する。また、追加で必要となる機能などについて、標準化に向けた提案をおこなう。</p> <p>開発した設計プラットフォームのライブラリは、より標準化が進むと判断できた場合、事業終了後にオープンソース化し、様々な AI アルゴリズムへの対応や保守の効率化を行い、組み込みソフトの標準化を推進している Toppers プロジェクト等で標準化を図る。</p> <p>共通基盤技術として異種エンジン統合クラウドに関する標準仕様の策定、及び参照実装を開発する。さらに事業終了後にコンソーシアムを設立し、普及・推進活動を開始する。</p>
国際連携の推進	<p>インテル、NVIDIA、AMD、Apple などが加盟するメディア、コンピューティングの業界標準を策定している Khronos group と連携し、成果物の展開を図る。なお、DMP 社は当該団体のワーキンググループチェアをつとめるなど、つながりが深いいため、業界標準化だけでなく、マーケティング活動など様々な方面での連携を進める。</p>
実施者間での研究開発成果(技術、知財)の共有・連携によるシナジー効果の創出	<p>事業者の全体会議を開催し、サブテーマ間での成果の共有・連携を推進する。また、プロジェクト内の他テーマ、具体的には「組合せ最適化処理に向けた革新的なアニリングマシンの研究開発」「高速ストレージクラスメモリを用いた極低消費電力ヘテロジニアス分散ストレージサーバーシステムの研究開発」等との連携も積極的に進める。</p> <p>また、2018 年度は、横断プロジェクトの各テーマの成果が出つつある状況にあるので、横断プロジェクト全体の水平連携によるシナジー効果創出を推進するとともに、当該成果等に対する市場からのフィードバック情報を獲得し、その後の研究開発推進に反映することで、本研究開発テーマは勿論のこと、横断プロジェクト全体の事業成果の最大化と普及促進を試みた。</p>
ユーザ企業との連携促進に係る支援	<p>アドバイザリ委員会の運営・活動を通して、成果をどのようにユーザ企業に繋げるか検討する。</p>
本プロジェクトの情報発信	<p>成果を国内外に向けて広く周知するために論文発表を行う。さらに 3 年目には、プロジェクトの成果報告と実用化に向けたパートナー作りを目的としたワークショップを開催する。</p>

3.6.2 研究開発サブテーマ「推論エンジンの高効率設計・実装を可能にする設計プラットフォームの研究開発」

3.6.2.1 概要

本研究項目では、原子移動型スイッチを利用した FPGA やルネサス社再構成可能チップやその他の低電力 FPGA 等を活用し、低電力、低レイテンシな処理を必要とする IoT 機器を、従来の RTL 設計よりも圧倒的な効率(100 倍)で設計できる設計プラットフォーム(愛称:N3)を開発している。本設計プラットフォームでは、既存の AI プラットフォーム(CAFFE 等)を活用

した学習結果から、推論のみを実施する FPGA 等の回路図とその FPGA をアクセラレータとして使う AI プログラムを作成する。

IoT 機器ではコスト、筐体サイズ(=使える電池)などの性能(推論精度、レイテンシ、電力)以外のシステム制約が大きいいため、高効率に FPGA にマッピングするハードウェア回路図を作成でき、何度も繰り返してハードウェア回路図を作成・評価して、最適なハードウェア回路図を採用できる設計プラットフォームが求められており、そのニーズに応えるものを目指した。本報告書対象の 2016 年度～18 年度においては、設計プラットフォームのプロトタイプを作成し、1 つの例題に対して適用することで、最終目標達成の見通しを立てるとともに、2019 年度～20 年度に行う実証実験とツールの汎用化の準備となることを目指した。

3.6.2.2 最終目標と根拠

No	研究開発項目	小項目・研究期間	中間目標 (2018年度末)	最終目標 (2020年度末)
1	④-1 低電力FPGA対応 高位合成ツールの研究開発(日本電気)	H28.6～H33.3	EVモータ制御を対象として、汎用のFPGAボードを利用して、AIアルゴリズムの選択からIoT機器の試作実装までの設計開発期間を1/100目指し、高位合成をこの新しい設計プラットフォームに適したものにすることによってその削減効果の8割に貢献する。	中間目標で実現したプラットフォームを、原子移動型スイッチFPGA等の低消費電力FPGAを利用して、アプリケーションに適用し、同一設計期間で手設計をしたものと比較して、電力効率1/2(2倍の設計最適化)を目指す。その最適化効果の8割に貢献する。
2	④-2 推論機能の導入のためのツール及びAIライブラリの研究開発(兵庫県立大学)	H28.6～H33.3	EVモータ制御を対象として、汎用のFPGAボードを利用して、AIアルゴリズムの選択からIoT機器の試作実装までの設計開発期間を1/5目指す。但し、利用可能とするアルゴリズム数と特徴量数等を限定する。	中間目標で実現したプラットフォームを、原子移動型スイッチFPGA等の低消費電力FPGAを利用して、アプリケーションに適用し、同一設計期間で手設計をしたものと比較して、実施項目④全体で、電力効率1/2(2倍の設計最適化)を目指す。但し、利用可能とするアルゴリズム数と特徴量数等を限定する。

3	④-3 システムレベル設計ツールと基本ライブラリ(ランタイム)の研究開発(～H32.3:名古屋大学, H32.4～:南山大学)	H28.6～H33.3	汎用のFPGAを対象としたシステムレベル設計ツールと基本ライブラリのランタイム部分を完成させて、実施項目④-2として開発したAIライブラリを用いて、IoT機器の試作実装までの設計開発期間1/100を目指す。	原子移動型スイッチFPGA等の低消費電力FPGAを対象としたシステムレベル設計ツールと基本ライブラリの拡充を行い、中間目標と同様のアプリケーションに適用し、汎用FPGAと比較して、実施項目④全体で、電力効率1/2(2倍の設計最適化)を目指す。
---	---	-------------	---	---

3.6.2.3 目標の達成度

No	研究開発項目	目標達成度(%)および内容
1	④-1 低電力FPGA対応高位合成ツールの研究開発(日本電気)	目標達成度100% C/C++言語を書き換えることなく合意合成ツールに入力し、FPGA化ができるようにした。さらに、AIライブラリなどを利用してAIをFPGA化することにより、設計開発効率を1/100とすることに成功した。 また、定数伝搬やメモリのマージ機能などC/C++記述を高位合成により最適化する機能を実現することによりAIライブラリの電力効率を1/2とすることに成功した。
2	④-2 推論機能の導入のためのツール及びAIライブラリの研究開発(兵庫県立大学)	目標達成度100% 定数伝搬等により電力効率1/2となったCWBのC++言語記述をAIツールで扱えるようになったため、結果的に電力効率1/2を達成した。また、AIプログラム生成ツールによりモデルのパラメタを自動埋め込みしているため、設計開発期間を1/100にすることが出来た。
3	④-3 システムレベル設計ツールと基本ライブラリ(ランタイム)の研究開発(～H32.3:名古屋大学, H32.4～:南山大学)	目標達成度100% 定数伝搬等により電力効率1/2となったCWBのC++言語記述をシステムレベル設計ツールから扱えるようになったため、結果的に電力効率1/2を達成した。また、プロセッサやメモリとのインターフェースは基本ライブラリを用いた記述が可能であるため、設計開発期間を1/100にすることが出来た。

3.6.2.4 成果と意義

④-1 低電力FPGA対応高位合成ツールの研究開発

本細目では、本プロジェクトで開発するAIライブラリそのものを高位合成し、C・C++記述のチューニングノウハウを蓄積し、それをツール化することを目指す。また、システムレベル

設計ツールとの連携を行い、CPU との通信等も簡便に行えることを目指した。具体的な成果は以下のとおり。

(A)ソフトウェア向き C/C++ 記述の修正を最小限とし、高位合成可能とする改良

本開発の基とした高位合成ツールは、ANSI-C で電子回路を設計するために C を記述するというスタンスをとっており、ANSI-C にビット幅指定やビット抽出やクロックタイミングの記述、入出力端子の指定、並列度、構造記述等、ANSI-C を拡張した言語(BDL または、Cyber-C 言語)を利用してきた。しかし、機械学習分野へ展開する場面では、従来 CPU で動作していた C/C++記述をそのまま、合成して電子回路化する必要がある。

これまで、C 記述からの自動インタフェース生成機能や C++ 記述サポートのための解析ツールの開発を行い、プロトタイプとして、関数レベルの並列化、パイプライン化機能を開発してきた。今年度は、これまでの検討に基づき、関数レベルの構造化記述表現形式を拡張し、広範囲な AI 回路構成のサポートを可能とした。また、AI 記述で重要となるストリーム処理のインタフェースをサポート、配列記述からストリーム処理への自動変換機能の開発を行った。さらに、より広範囲な C++ 記述のサポートを目指し、C++11 文法のサポート、C++ 標準ライブラリ(STL)における一部のクラス(std::min, std::max, std::array, std::for_each 等)のサポートを実施した。

(B)AI ライブラリの合成回路品質を向上させる機能の開発

合成回路品質の良い(低電力、低レイテンシ)回路記述を生成するための開発として、FPGA の DSP リソースの構造を最大限に利用する積和演算ライブラリを開発した。従来の RTL 設計では、各社の FPGA の DSP の構造を理解して、回路の仕様に合わせて適切な構造記述を作成する必要がある。また、AI 処理は最適な回路構成を探索するためには、ビット幅やチャンネル数など、多数のパラメタを探索する必要がある。このため、手作業で多数の RTL を作成することは、設計期間という観点では非常に工数を要するため、現実的ではないと考えられる。今回のライブラリサポートにより、C 記述からこれまでの高位合成において生成することができなかった複数の DSP を考慮した高性能なマッピングを実現可能とした。

また、畳み込み演算ライブラリを開発した。この処理は AI 処理における基本処理であり、本ライブラリの提供により、AI 処理を C/C++ で容易に作成できることが期待できる。

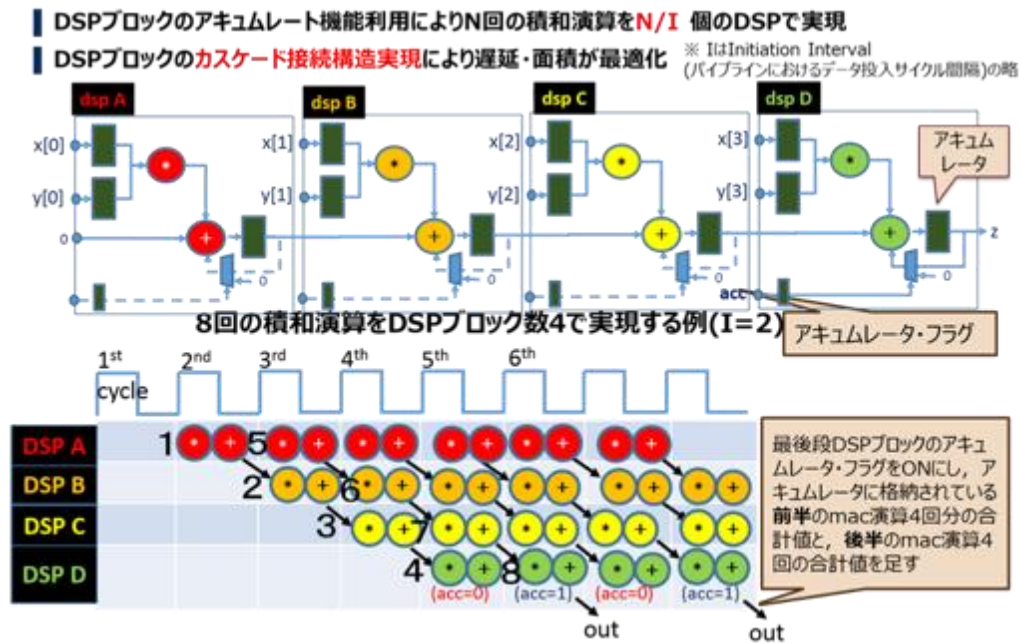


図 3-3.6.2-1 積和演算ライブラリが、FPGA 内蔵の限られた数の DSP ブロックの
パイプライン化を容易化することを示した図

(C) 合成回路の機能と性能の検証を容易とする検証ツールの開発

C/C++ 記述からの高位合成フローにおいて、生成した回路記述を容易に検証できるツールのプロトタイプを開発した。本開発の基とした高位合成ツールでは、これまでサイクルレベルで回路を検証するツールや RTL のテストベンチを自動で生成するツールを開発してきた。しかしながら、これらのツールは C のアルゴリズムレベルの検証結果であるテストベクタを必要とするため、ユーザーがテストベクタを用意する必要があった。今年度は、合成用の C/C++ 記述に加えて、C のアルゴリズムレベルのテストベンチ記述から、自動で検証用のテストベクタを生成するツールのプロトタイプを開発した。これにより、高位合成ツールの設計検証環境(GUI)から、ワンボタンで C 記述の合成、検証がシームレスに実行できるようになり、設計・検証期間の削減が期待できる。

(D) 電力量を削減する高位合成の最適化機能開発

Convolutional Neural Network(CNN)のハードウェア化では、電力使用量を削減する上で、メモリアクセスを削減することが重要である。メモリアクセスの削減という観点では、1 ビット配列をマージして 8 ビットメモリにマッピングしたり、8 ビット配列をマージして 32 ビットメモリにマッピングするなどにより、メモリのアクセス回数を削減することが可能である。BNN の場合には、学習済みの重みデータを 1 ビットのデータとして保持することがあるため、これらをマージして保持することでメモリのアクセス回数を削減して、全体のリソースを削減しつつ、高速に動作させることが可能となる。RTL 設計する場合には、このようなメモリアクセスの削減を手で実施していたが、高位合成では、C 言語で記述された配列から自動でメモリアクセスを削減する変換機能を実装した。例えば、8 ビット配列であれば、以下のような変換を高位合成で自動化した。

・ビットマージ変換前

```
signed mem(0:8) a1[256]/* Cyber array_bit_merge = m1,  
                    @port_org_name = a1[#] */; /* line# test.bdl:11 */  
signed mem(0:8) a2[256]/* Cyber array_bit_merge = m1,  
                    @port_org_name = a2[#] */; /* line# test.bdl:12 */
```

・ビットマージ変換後(マージ後の変数の tno が 3 の場合)

```
signed mem(0:8) a1[256]/* Cyber @array_bit_merge = 3:0 */; /* line# test.bdl:11 */  
signed mem(0:8) a2[256]/* Cyber @array_bit_merge = 3:8 */; /* line# test.bdl:11 */  
mem(0:16) m1[256]/* Cyber @port_org_name = a1[#]:a2[#] */; /* line# test.bdl:11,12 */
```

Binary Neural Network(BNN)の場合には、1 ビットの重みデータをメモリから取得することが必要になるが、1 ビットのままメモリアクセスしては、メモリアクセス回数が増えて、電力使用量も大きくなることが想定される。1 ビットの重みデータを入力チャネル、出力チャネル分マージして保持することで、メモリアクセスを削減し、かつ、リソースの使用量も削減することができる。

④-2 推論機能の導入のためのツール及び AI ライブラリの研究開発

本細目では、推論機能アルゴリズムを AI ライブラリとして実現し、クラウドで作成した学習パラメータと合わせて AI プログラムを生成するツール等(AI ツール群)を実現し、実施項目④-3で作成するシステムレベル設計ツールと併用することで、AI プログラムの開発期間の短縮化と低レイテンシを実現する。具体的な成果は下記のとおり。

(A) AI プログラム生成ツール(AI ツール群1)、AI ライブラリ

AI プログラム生成ツールは C 言語による推論機能アルゴリズムプログラムを生成する。クラウドで AI プログラムの学習を行い、その学習結果から推論機能アルゴリズムの C プログラムを生成する。現在は、AI プログラムとして Convolution Neural Network(CNN)を対象としている。CNN は学習結果から各層のパラメータを読み込み、推論を実行する。CNN の各層に対応した関数を、昨年度開発した量子化したものを AI ライブラリとして用意している。AI ライブラリは④-3 のシステムレベル設計ツール、④-1 で作成した高位合成ツールを有効利用したものとなっている。AI プログラム生成ツールは AI ライブラリ中の関数に、パラメータを学習結果から抽出して、関数に埋め込み、認識プログラムを生成する。CNN のフレームワークとして、著名なフレームワークの一つである Caffe を採用し、学習結果は prototext 形式を採用している。

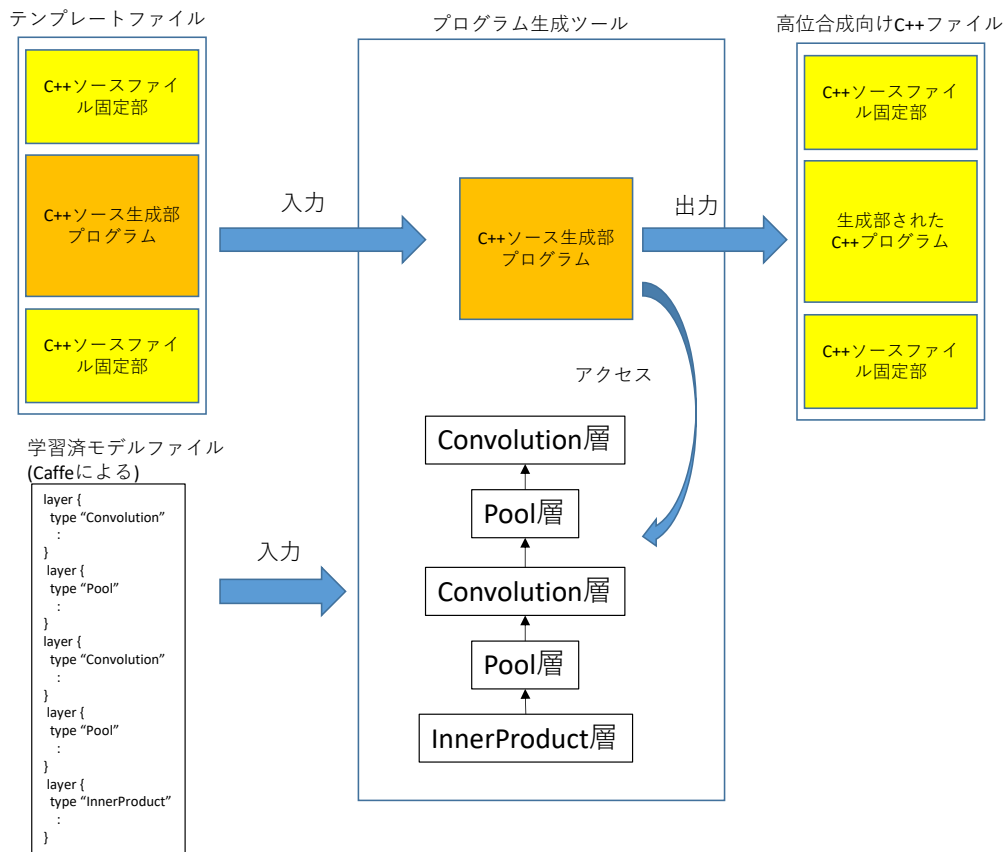


図 3-3.6.2-2 AI プログラム生成ツールの概要

また、本ツールで層情報追加変更機能を追加し、Convolution Neural Network の学習済みモデルのネットワーク層に量子化時にビット幅を指定、変更ができるようにした。

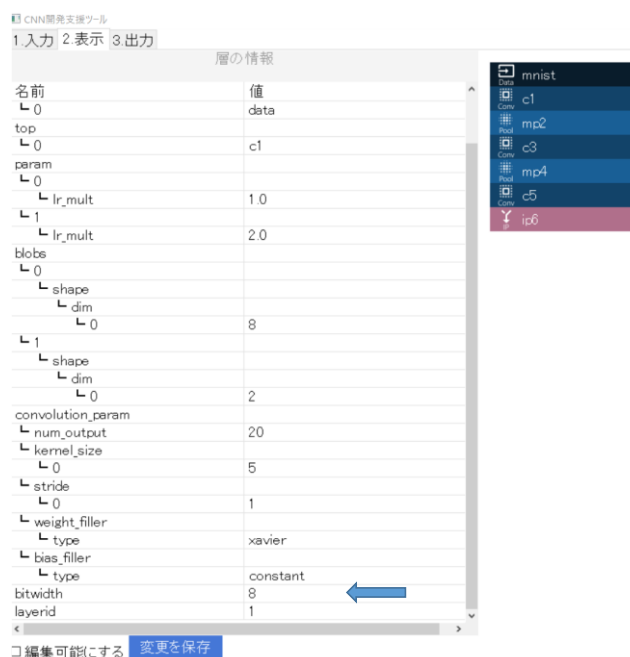


図 3-3.6.2-3 AI プログラム生成ツールで量子化ビットの指定

(B) アルゴリズム選択ツール(AI ツール群2)

AI 推論機能アルゴリズムプログラムは膨大な量の浮動小数点パラメタとそれらを用いた算術演算に依存しており、組込みシステムのような資源の限られた環境で実行するには消費電力、メモリ使用量、計算量等が課題となる。そのため膨大な量の量子化などの手法でパラメタを圧縮し、効率的な演算を行う事が必要不可欠である。本ツールはメモリ使用量を削減し、効率的な演算を行うために多数のパラメタを圧縮し、推論精度を測定する事でパラメタ圧縮に伴う影響を事前に評価し、アルゴリズムと実装方法の選択を支援する。例えば、CNN のネットワークの一つである AlexNet の各層(C_1, \dots, C_5)を P_{INTEGER1} 他の手法で圧縮した場合の、認識精度とそのときのメモリ使用量を提示することができ、認識精度とメモリ使用量のトレードオフが分かる。

	Layer	P_{INTEGER1}	P_{INTEGER2}	P_{INTEGER3}	sign
精度	C_1	51.5 %	51.5%	51.4%	39.3%
	C_2	71.5%	71.3%	71.6%	65.8%
	C_3	71.4%	71.8%	71.1%	66.6%
	C_4	72%	72.1%	71.3%	66.9%
	C_5	77.8%	77.7%	77.9%	78.4%
メモリ使用量		16.94MB	7.89MB	12.6MB	4.6MB

図 3-3.6.2-4 アルゴリズム選択ツールの実行結果

④-3 システムレベル設計ツールと基本ライブラリの研究開発

本細目では、本設計プラットフォームの中の高位合成技術を活用したシステムレベル設計ツールと、IoT ソフトウェアから利用する基本ライブラリを作成する。具体的な成果は以下のとおり。

(A) DNN の推論器向け高位合成用 C 記述の検討

システムレベル設計ツールを用いて、細目④-2の AI ツール群や AI ライブラリから効率のよい FPGA を生成するための高位合成用 C 記述の検討を手書き数字推論(NUM-class10)や RGB 画像推論プログラムを対象に実施した。実施の結果、ハードウェア向きの記述に変更することで大幅な高速化が実現できた。また、下記の(2)で実施した通信機構の評価を実施し、効果を確認した。

(B) システムレベル設計ツールの DNN 向け通信機構の実現

メモリが少ない小規模な FPGA 向けの通信機構や、並列化を容易化するための通信機構を検討し実現した。具体的には、バーストリードでプリフェッチ可能な FIFO であるプリフェッチリード FIFO や、ハードウェアモジュール間で 1:n の FIFO 通信を実現するマルチチャネル BC(Blocking Channel)を実現した。また、これらの通信機構をシミュレーションするための機構を実現した。

(C) 本研究テーマにおける AI アクセラレータチップへの対応

3.6.1 項の研究開発サブテーマにおいて、将来的にチップ化する可能性のある AI アクセラレータを FPGA にマッピングしている。その AI アクセラレータがサポートしている FPGA(Arria10SoC)上で、本システムレベル設計ツールが生成したソフトウェアとハードウェア

アが動作するよう拡張した。具体的には、バスとして AXI バスに対応し、プリフェッチリード FIFO 等で用いるバースト通信も AXI バスに対応させた。また、Linux が動作する ARM プロセッサと、本ツールにより生成したソフトウェアが動作する Nios2 プロセッサ間の通信機構を実現した。これにより AI アクセラレータ上の Linux のアプリケーションから本設計ツールで作成したシステムを駆動することが可能となった。

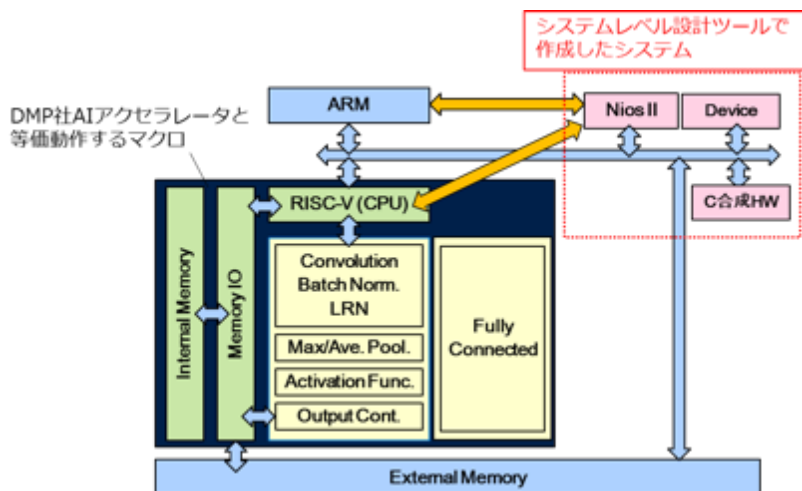


図 3-3.6.2-5 アクセラレータチップとの接続検討

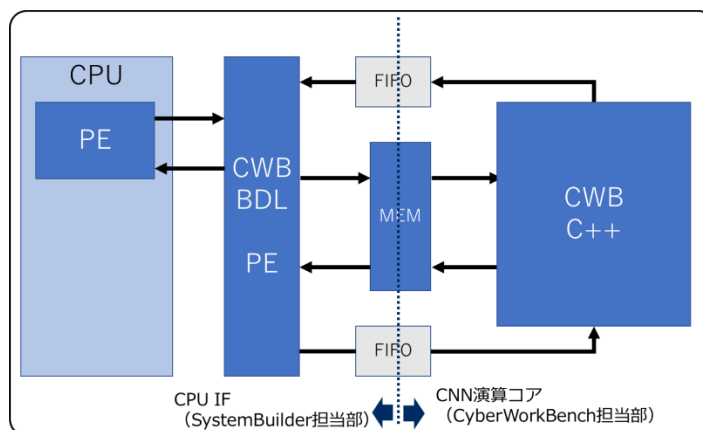
(専用 AI アクセラレータは高性能用、我々のツールで作る部分は低レイテンシ&低電力用に使い分けることを想定)

(D) システムレベル設計ツールの AI プログラムへの対応、車載応用への対応

DNN の重みを格納するためのサイズの大きなオンチップメモリや float のサポートするようシステムレベル設計ツールを拡張した。車載システムで用いられている AUTOSAR-OS をシステムレベル設計ツールで使用可能とした。

(E) CWB の C++ 記述との連携機構

これまでシステムレベル設計ツールがサポートしている CWB の BDL 記述と FIFO で接続することにより、CNN 演算は、性能及び電力効率のよい CWB C++ 記述による CNN 演算コアを利用することができ、CPU との通信や外部メモリへのアクセスは設計効率が高い BDL 記述を使用することが可能となる。



研究項目④全体のまとめと実証実験

全体のまとめ:

本設計プラットフォームは、設計効率を 100 倍に上げることで、低消費電力と低レイテンシが要求される組み込みシステムに特有のコストなどの制約条件を満たした中で AI の推論性能の最適化ができるようになっている。手書き文字認識では、この最適化探索において 100 倍以上の最適化ができることを確認した。(今回の探索は人間が行ったので、時間を要したが、すべてライブラリ化したため、次回からの探索は 100 倍以上高速化可能である。) 図 3-3.6.2-6 は、手書き文字認識のメモリ通信機構の最適化探索検討を行った図である。より少ない回路規模で一定のフレームレート以上の性能を出すものを探索できる。現在、工場での製造装置の異常検知で AI が用いられる際に 1000fps を超える高フレームレートの画像認識が行われるが、そのような動作する機会を制御する AI システムの高性能化に期待される。

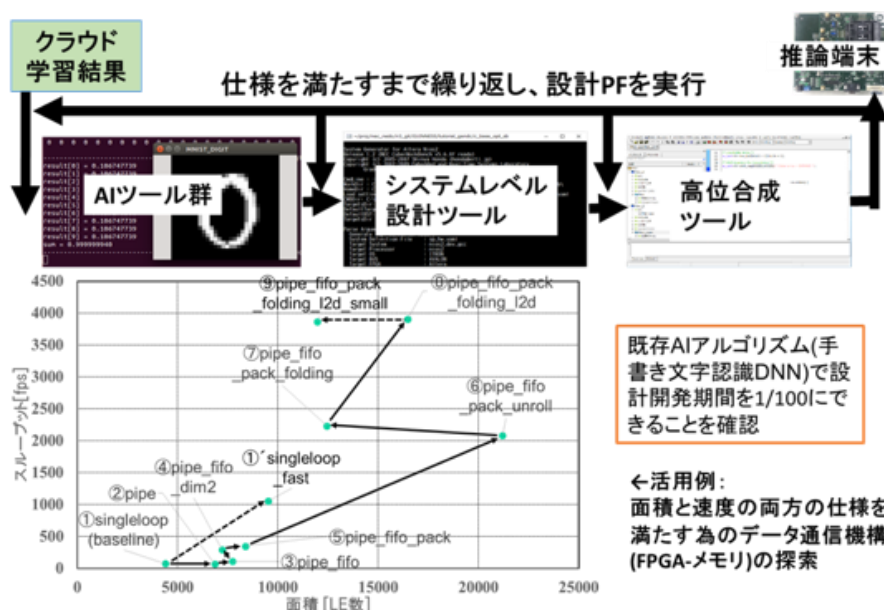


図 3-3.6.2-6 メモリ通信機構を最適化するための探索例

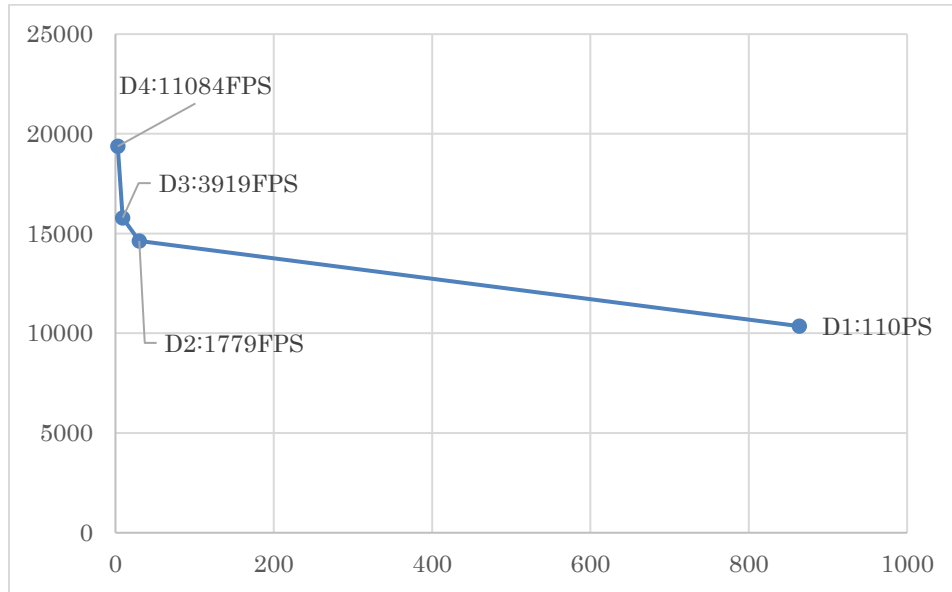
(組み込み機器では過剰な性能は不要であり、電力やコスト等の制約があるため、右上が最適とは限らない)

実証実験:

これまで開発を進めた成果を JAXA から提供された AI データを用いて、JAXA の指定デバイスに、要求性能を満たす設計が実装できるかを確認する実証実験を実施した。

ネットワークの詳細は省略するが、畳み込み層 7 層、FC 層 2 層などから構成される全 12 層のネットワーク構造で、入力された画像を 10 種類に分類する CNN 処理である。これを JAXA 指定の Xilinx ZYNQ7020 のデバイスに実装する実証試験を実施した。目標性能としては、60pixel x 60pixel の画像を 1 秒間に 2800 フレーム処理することが求められた。

開発した AI 設計フレームワークを用いた特徴として、CNN の 1 つの実装が実現できるだけでなく、面積と性能のトレードオフを探索するいくつかの実現バリエーションが得られ、これらの設計候補の中から面積、性能の両方を満たす最適な実装を選択できることがメリットになる。今回の実証実験では、要求性能を満たすグラフ中の D3,D4 デザインが得られ、この中で、面積が最小となる D3 のデザインを選択することができた。同じ目標性能に対して、設計者が設計したデータと比較して、性能で 2.3 倍程度、LUT の使用率を 70%にまで削減することに成功した。



3.6.2.5 成果の普及

NEC において、エッジ AI の市場に向けた製品として、機器制御など可能な小型のコントローラ BOX を製品化する計画がある。その1つ、「NEC AI Accelerator」と、その FPGA ボードを格納した BOX 型コントローラである「NEC AI Accelerator BOX」がある。この製品には、ARM CPU と Intel CycloneV の FPGA が搭載されており、エッジ AI 側で AI 処理を高速化するために FPGA を活用する。すでに FPGA ボードを試作している製品であり、今回の実証実験や、全体結合テストにおいて、ターゲット FPGA ボードとして活用した。

NEC AI Accelerator BOX

様々な AI エンジン を FPGA に搭載しアクセラレーション
 (例) NeoFace コアを使い 顔検出処理を高性能化

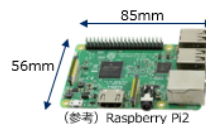
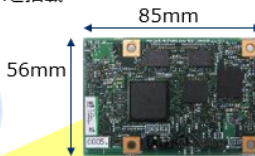


筐体サイズ (屋内)
152 x 145 x 30 mm



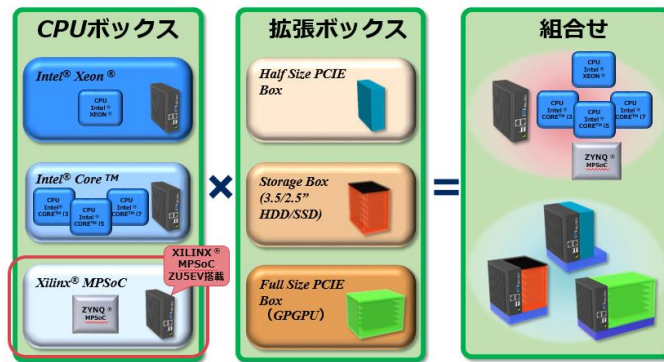
NEC AI Accelerator

ユーザ機器に組み込み可能なNEC AI Acceleratorを提供
 ARM CPU + FPGAを搭載

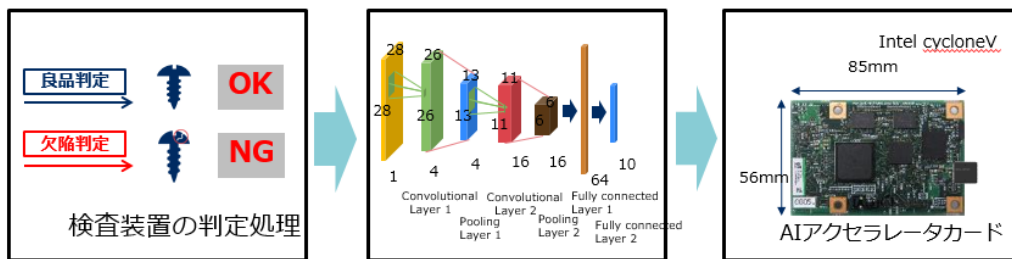


外部I/F (カメラ用)	外部I/F
MIPI	USB3.0
	SDIO
	LVDS
	PCIe
	USB2.0
	I2C
	SGMII
	RGMI

もう1つは、CPU ボックスとして 3 つのバリエーション (Intel XeonCPU を搭載、Intel Core プロセッサを搭載、Xilinx MPSoC ZU5EV 搭載) のボックス型コントローラの製品発売が計画されている。ここでも、小型で、かつ、高速な処理を必要とする用途に向けては、ARM 搭載の FPGA を活用する計画である。



エッジ AI の高スループット、低レイテンシが要求される市場として、画像検査装置や工作機械等を想定しており、お客様側で AI を使った画像検査や機器制御を検討されて、製品化を検討される段階において、これらのハードウェア製品を紹介し、処理の高速化が必要な場合に、本助成事業で研究・開発した成果を適用して、FPGA 実現して、ハードウェア製品と共に提供するビジネスを立ち上げる準備を開始した。



FPGA向きの小規模ネットワークで
お客様の課題を実現

小規模FPGAで
高速動作する回路に実装する

すでに高速化することが必要な事業領域で、装置に AI を組み込むことを希望する顧客数社と FPGA 搭載の可否を確認する実証実験を始めている。また、NEC が保有する AI フレームワークと合わせて、お客様が AI 自体をお持ちでないケースに対しても、エッジ AI の高速化サービスを展開できるように準備を進めている。

2019 年7月 26 日には、これらの製品を展示した技術セミナー「FPGA でエッジ AI 技術セミナー & 展示会」を開催した。以下の募集チラシにより 200 名近くの申し込みがあり、150 名程度の来場者により、講演会と展示会、懇親会を実施した。このイベントでは、基調講演で慶應義塾大学の松谷先生にご講演いただくとともに、本プロジェクトの共同研究先である兵庫県立大 中本先生、本田先生にもプロジェクトの研究成果を中心に講演をいただき、また、AI の基礎から先端技術までを NEC の AI アナリティクス事業部から、高位合成による高速化の設計事例を NEC スマートインダストリー本部から発表することでお客様を集め、AI 向けのハードウェア製品である、「AI アクセラレータ BOX」や「ボックス型コントローラ製品」を展示し、AI アルゴリズムと設計から量産までの技術力を訴求した。

さらに、来年度以降、AI 向け設計プラットフォームとしても製品化して、お客様が自ら設計されるケースに、ハードウェア製品の付加価値ツールと位置付けるなどして、設計プラットフォームを販売することも計画之中である。

3.7 研究開発テーマ「超高速・低消費電力ビッグデータ処理を実現・利活用する脳型推論集積システムの研究開発」

3.7.1 概要

非連続に増大するビッグデータ“情報爆発”を利活用するために、それらの情報を処理する計算機の性能向上は喫緊の課題となっている。一方で、従来型計算機にそれを任せては、半導体テクノロジーにおけるスケーリングや3次元化による低消費電力化をもってしても、情報爆発のスピードに追い付けない。また、IoT (Internet of Things) 時代においては、実世界とITが緊密に結合され、実空間とサイバー空間の相互関連システムである CPS (Cyber Physical System) が進展していくことが予想され、工場間やバリューチェーンにおける連携強化や、ものづくり企業のサービス高度化などの産業構造の変革をもたらすことが期待されている。また、NEDO 動向調査は、「日本は、エンドポイントとユーザー周辺の技術領域を中心に、競争力の源泉となる強みを保有」している一方で、「上位階層では欧米勢が競争力を有するため、日本としては危機意識を持つ必要がある。」ことに警鐘を鳴らしている。そこで、本テーマでは、情報処理に要する消費エネルギーを非連続的に低減し、機能的にも従来型計算機の不得意な処理を補完する革新的情報処理である「脳型推論集積システム」の研究開発を行う。日本の強みとされているエッジ処理に「脳型推論集積システム」を適用することで、リアルタイムで画像映像解析やセンサーネットワークに係わる大規模データ処理を可能とする。さらに、この技術はエネルギーマネジメントシステムや交通を含む社会インフラの高度化等に対しても、広い波及効果を持つ。

3.7.2 最終目標と根拠

極低消費電力の脳型推論システムを構成する新アナログ型抵抗変化素子の、大規模集積化プロセス開発、エッジ側処理における機械学習器・アクセラレータの電力を大幅低減する技術開発と、ビッグデータ応用開拓のためのニューラルネット演算モデルを開発する。プロジェクト終了までに学習制御回路を含めた集積システム全体の機能実証を行い、従来技術と比較して、1/1000 を超える低消費電力化を実現する。また、高機能カメラジュールやセンサーモジュールなどのエッジ AI 用アプリの実用化性能を確立し、2025 年までにはその事業化を図る。これらの成果は、スマートメータへの実装等により快適空間を実現するパーソナライズドサービス用電力マネジメントシステム実用化に必要な革新的基盤技術となる。目標の設定根拠は、(1) 小型のバッテリー等での駆動が可能となること、(2) 既存のセンサーシステムなどへの実装を図れ、より小型化が進めば、モバイル端末も視野に入ることにある。3.1.3 以降に記載の通り、消費エネルギーを非連続的に低減し、従来型計算機の不得意な処理を補完する「脳型推論集積システム」を、ソフト・ハード一体で開発することに成功している。これは、微細化、信頼性確立、そして、エッジ領域における評価ツールの提供とキラーアプリケーションに関する課題が明確になったことによるものであり、最終目標の達成に向けた道筋が明確かつ妥当であることを示している。

3.7.3 目標の達成度

研究項目別に、成果の詳細と目標の達成度を述べる。

①効率的・適応的機械学習回路「試行錯誤エンジン」の研究開発

金属フィラメントの成長と収縮によって抵抗変化を示す素子について、機械学習回路で用いるために必要な多段階動作の検証を行った。その結果、6 桁の可変抵抗域 ($10^3 \sim 10^8 \Omega$) で抵抗値を多段階制御することに成功した(離算数: 30)。ベリファイ機能を追加することで、離算数のさらなる増加と制御抵抗値の精度向上が期待出来る。機能開発では、試行錯誤するフィラメント長を 70nm 程度と長くした素子を作製して、その動作特性を解析した。その結果、フィラメン

ト長がある臨界値を越えると、電圧印加を止めても自発的に成長して安定なオン状態に到達するという新しい試行錯誤動作を発見した。クロスバー回路の動作では、120 素子を連動して制御可能な学習回路システムを構築し、深層学習の基本動作を確認した。当初計画通りに目標が達成されている。

パルス電圧に対しアナログ抵抗値が線形的に応答しかつ確率的に動作する素子(早稲田大学開発の上記素子や産業技術総合研究所・ヌヴォンテクノロジー・ジャパン開発の Resistive Analog Neuro Device (RAND) 素子など)を $2n-1$ 個集積化することで、確率的に報酬が得られる $2n$ 個の選択肢の中から報酬確率が最大のものを小型・低消費電力で効率的に判断できる「試行錯誤型強化学習チップ」の基本構成を設計し、同チップの Proof of Concept を行える実証実験システムの開発を進めた。現時点で、同実験のために必要な問題設定と最適なパラメータが導出できており、7 個の RAND に所望の電圧信号を印加するシステムの設計、及び製作と、計測機器との接続テストを終えている。当初計画通りの目標達成、また予期せぬ成果も得られている。

②アナログ型抵抗変化素子の微細化開発

2017 年度までに、微細化 RAND 素子におけるアナログ抵抗変化の制御性を高めるためには非貴金属電極の採用が効果的であり、素子構造、特に抵抗変化層の膜厚、抵抗率がこのアナログ特性へ影響を与えることを把握した。2018 年度は、酸素蓄積層を金属から金属酸化物にかえることで、その抵抗率を大きく変化させてアナログ抵抗変化の様子を調べたところ、酸素蓄積層が比較的高抵抗の金属酸化物である場合に高抵抗化と低抵抗化が競合する領域があることを見出した。この領域においては、高抵抗領域におけるアナログ抵抗変化がなだらかになることから、RAND 素子の制御性向上とともに、低消費電力化を期待できた。そこで本年度は、これらの成果を元に、素子動作の信頼性向上を図るための素子構造を設計し、動作確認を開始した。また、新しい動作原理に基づいて RAND 素子評価を推進するために、評価装置の高度化改造を行った。

一方、RAND 素子の微細化に向けての取り組みの一つとして、RAND 素子における界面エンジニアリングの有効性について調べた。上述したように、RAND におけるアナログ抵抗変化は、素子中の酸素欠陥量が電圧印加によってなだらかに変化することを利用しており、界面エンジニアリングにより酸素欠陥の制御性を高められればアナログ抵抗変化の制御性向上が期待できる。新たに界面層を挿入することにより、アナログ抵抗変化の制御性の向上が確認できた。次に、2018 年度に設計を完了した 40nmRAND 回路の試作と評価を行い、微細化プロセスでのアレイ規模によるアナログ抵抗変化の基本特性確認、及び AI 演算の動作実証を行った。0.18 μm の前世代と同様に、RAND 素子への書込電流を制御することで、40nm 世代においてもアナログ抵抗値の制御が可能であることを確認し、ニューラルネットワーク AI 演算の動作実証を行った。一方、40nm 世代では 0.18 μm 世代と比べて、より低電流領域でのアナログ抵抗値制御による低消費電力動作を目標としているが、低電流領域へのアナログ抵抗書き込みは、書込電圧がばらついた場合の影響がより大きく、かつ書き込み後の抵抗値も安定しにくいという課題を抽出することができた。さらに、28nmRAND TEG に用いるアナログ素子のベースとなる 28nm 用デジタル素子についてプロセス条件・駆動条件の最適化を行い、アレイ動作および 40nm 素子と同等の信頼性が確認できた。当初計画通り、やや前倒しで目標の達成がなされている。

③ビッグデータ処理を目指したハードウェア指向深層学習とシステムアーキテクチャの構築

2017 年度はビッグデータ処理を目指したハードウェア指向(RAND 向け)重み符号固定学習法の開拓を行った。2018 年度は、エッジ AI・ビッグデータ処理に向けた応用開拓のために項目⑤で開発中の FPGA Shield for Arduino(FPGA2I)向けの深層学習アルゴリズム(低消費電力三値バックプロパゲーションアルゴリズム)の構築とそのシステムアーキテクチャの構築を行っ

た。その結果、FPGA2I における学習時の電力を 1~10 mW オーダまで低減できる見通しが立った。

2019 年度は、FPGA2I シールドの性能向上のためのネット構造・パラメータ探索等の性能向上のための研究を行った。その結果は、実施項目⑤「脳型推論集積システム社会実装に向けた成果最大化」の一部にて活かすことができた。さらに、RAND との接続検討およびアーキテクチャ課題洗い出しを可能とする FPGA ボードを開発した。並行して推論アルゴリズムの FPGA と RAND への実装、さらには学習アルゴリズムの検討に着手した。従来の連続的な活性化関数を前提としたバックプロパゲーションアルゴリズムに対して、RAND 特有の非連続的なステップ関数に適応したバックプロパゲーションアルゴリズムの検討も開始している。当初計画通り、やや前倒しで目標の達成がなされている。

④超微細化 RAND チップの信頼性確立及びアプリケーション動作実証

RAND の信頼性を確立するうえで重要である、アナログ素子における特性ばらつきがニューラルネットワークでの推論結果に与える影響について、シミュレーションおよび RAND チップを用いた実デバイス評価によりモデル化を進めている。2018 年度までに、素子特性の主分布の変化を制限することにより、抵抗値ばらつきが一定程度増加してもネットワークでの数字の認識率(MNIST)の低下を抑制できることを明らかにした。そこで本年度は、この特性ばらつきを内包したニューラルネットワークシミュレータを開発し、アナログ素子を室温放置した場合の“抵抗値ばらつきの増加”、および 85°C 1 年、10 年と保存した場合の“抵抗値の主分布の変化”がネットワークの認識率に与える影響について RAND チップにおける性能低下の傾向をシミュレーションで再現することに成功した。これにより、素子の特性ばらつきとネットワーク適用時の性能を直接紐づけることができ、RAND 信頼性の確立に向けた開発が加速可能となっている。その成果の一部を半導体の信頼性に関する最大規模の学会 IRPS2019 で発表し、RAND 信頼性の考え方の周知も並行して行っている。

RAND チップの実用化に向けて事業化開発に移行するためには、顧客へのプロモーション活動を通して、RAND チップ採用を検討いただくことが重要であり、顧客が RAND チップを実際に評価できるツールの開発を行った。RAND コンパイラ(ソフト)と RAND 評価キット基板(ハード)を開発し、Tensor Flow で開発した AI モデルを RAND コンパイラに入力することで、RAND チップに書き込むニューラルネットワーク構造情報と重み情報(RAND アナログ抵抗値)を自動生成し、RAND 評価キット基板に実装された RAND チップに簡単に書き込んで顧客が AI 動作を評価できる環境を構築した。さらに、顧客への低消費電力性能のデモのために、上記 RAND 評価キット基板がコイン電池で動作する RAND-AI デモも開発した。今年度開発した RAND 評価キットを活用して顧客プロモーション活動に着手し、低消費電力エッジ AI チップに興味のある顧客への RAND チップを用いた AI-POC 開発の検討にも着手している。このように、当初計画通り、やや前倒しで目標の達成がなされている。

⑤脳型推論集積システム社会実装に向けた成果最大化

本実施項目では、低電力・小型脳型推論ハードウェアの新規価値・利用機会を持続的に開拓するために、安価・柔軟・高速な共通ハードウェアボード、開発プラットフォーム、クラウドベースの情報共有システムからなる「ユースードリブン型価値創造プラットフォーム」を構築して、Makers や一般ユーザー、教育機関にそれを広く開放し、異視点・異環境において脳型推論ハードウェアが利活用される機会創出インフラ基盤構築を目指している。「ユースードリブン型価値創造プラットフォーム」については、2018 年度までに開発した画像認識を取り入れた FPGA シールド V3 を用いてシールド・モニター活動を行い、一層のユーザーの獲得と育成を行った。そして、それらユーザーのフィードバックをもとに改訂版 V4 を開発した。その一連の活動を経て、コミュニティサーバおよび開発サーバにユーザーの創発的アイデアを蓄積し、RAND を AI アクセラレータとしたシステムに提供する。また情報共有システムおよびコンテンツの多言語化を行い、展示会出展・ハードウェア提供を通してグローバル展開(欧州)を推進した。

さらに、本事業で開発した人材育成カリキュラムを高度化し、当該プロジェクト横断にて計5回の人材育成スクールを開催した。脳型推論デバイス試作環境に関しては、試作レシピを整備し、当該人材育成スクールの実習カリキュラムに適用するだけでなく、産学のユーザーへのレシピ公開を開始した。このように、当初計画通り、一部の実施項目においては前倒しで目標の達成がなされている。

3.7.4 成果と意義

本テーマで得られている研究成果のうち、以下の2件について、その意義と合わせて説明を行う。セキュリティ、個人情報等の理由から、学習した情報をクラウドに渡したくない事情がある、あるいは、オンライン学習が迫られた時(パソコン、サーバ側でその都度学習、個別装置毎に個別学習がネックになるとき。特に、通信に困難な環境下での利用が想定されるとき等)に、本テーマで得られた成果は産業利用の観点、さらには AI の社会実装の観点から、極めて大きなインパクトを持つことが期待できる。

- ① アナログ型抵抗変化素子 RAND の動作メカニズム解明、微細化プロセスの開発と信頼性に関するモデル構築が進展し、0.18um 世代では、お客様の課題を解決する提案をすることができ、引き続き実用化に向けた取り組みを行っている。本研究成果が、顧客の求める価値を速やかに提供できるという観点で優位性を持っていることを端的に示しており、40nm、22nm 世代に微細化を進め、エッジ学習技術を進化させることで、IoT 用途への本格拡大を図れる。
- ② ユーザードリブン型価値創造プラットフォームの運用を開始したことで、FPGA 2I の研究開発を前倒しで終了し、ビジネス準備を開始することができた。現在は、FPGA に RAND を実装するための設計・評価環境開発を進めている。ユーザーからのフィードバックがプールされ、新たな適用事例の創製を持続的に触発していることは、当初、想定されていなかった研究成果である。

3.7.5 成果の普及

本テーマでは、特許論文等リストに記載するように、多数の外部発表を実施するとともに、学会誌における解説記事執筆、さらには国際標準化提案など、成果を最大化する試みを多面的に行ってきた。特に、本テーマがハブとなって、「高度な IoT 社会を実現する横断的技術開発」事業に参画する他のテーマとともに、計5回の人材育成スクールを開催することで、研究開発と並行して、その開発技術のユーザーを育成している。

3.7.6 その他

本テーマを推進する、国立研究開発法人産業技術総合研究所(研究代表者所属機関)、ヌヴォンテクノロジージャパン株式会社、国立大学法人北海道大学、学校法人早稲田大学、学校法人慶應義塾は、材料、デバイス、回路・アーキテクチャ、システムの開発を、それぞれの役割分担がオーバーラップ部分を持つことで一体的に推進することができる研究体制を構築しており、当初研究計画に対して前倒しで研究開発が進捗したことは、この研究手法が良好に機能したことを端的に示している。

3.8 研究開発テーマ「組合せ最適化処理に向けた革新的アニーリングマシンの研究開発」

本研究開発テーマでは、IoT 社会を実現する上で極めて深刻な技術課題を非連続的なハードウェアの革新により解決するため、膨大な選択肢の中から最適解を低消費電力かつ高速で探索する非ノイマン型計算機「アニーリングマシン(イジングモデル型デバイス)」の実用化を実現するための IoT ビジネスモデル構築および、最適化計算プラットフォームの創出をめざし、基盤理論・デバイス・回路・アーキテクチャ・アプリに跨がり横断的な研究開発を行うという目標に対し、以下の通りハード・アプリともに着実な開発目標を達成しており、実用化を見据えた目覚ましい成果を上げつつある。

- ・大規模 CMOS アニーリングマシンの開発(担当:株式会社日立製作所)
- ・超伝導アニーリングマシンの研究開発(担当:国立研究開発法人産業技術総合研究所、国立大学法人横浜国立大学)
- ・新原理量子アニーリング機械の研究開発(担当:国立研究開発法人理化学研究所)
- ・超伝導量子コヒーレントイジングマシンの研究開発(担当:国立研究開発法人理化学研究所)
- ・実世界のネットワークのマッピングに関する研究(担当:国立情報学研究所)
- ・革新的アニーリングマシンにおける共通基盤に関する研究開発(担当:学校法人早稲田大学)
- ・成果最大化に向けた取り組み(全機関)

個別の研究開発サブテーマにおける詳細は以下に示す。

3.8.1 研究開発サブテーマ「大規模 CMOS アニーリングマシンの開発」

3.8.1.1 概要

CMOS アニーリングマシンの最大の利点である大規模化が可能であることを実証し実用化をめざすとともに、プロトタイプを用いた実証実験を通じて異種アニーリングマシンの共通基盤の実現方法を検討する。アニーリングマシンで扱う最適化問題は、対象とするシステム規模が年々大きくなっており、実用化にむけてアニーリングマシンの大規模化が求められる。CMOS アニーリングマシンは、汎用の半導体プロセスを用いているという性質上、製造プロセスのさらなる微細化やチップの超並列化が極めて容易で、大規模化には適していると考えられる。しかし、微細化に伴う LSI 素子のばらつき増加や製造プロセスの微細化の鈍化など、実際に大規模化する際には多くの課題があるため、本事業においては、チップ内に搭載するイジングスピンの拡大と複数アニーリングチップを接続することによりシステム全体で大規模化するための、チップ間接続方式の検討を行っている。

CMOS アニーリングマシンの大規模化によりクラウドでのビッグデータの最適化処理への実用化を見据えるとともに、室温でも動作する特性により、小型のシステムを実現することも可能であり、エッジ側デバイスに組み込んだ実用をもめざしてプロトタイプを試作し、動作検証および実証を行う。

3.8.1.2 最終目標と根拠

2017 年度に 30k ビット搭載のチップを試作し、また 2018 年度にはこれを 2 チップ接続した名刺サイズの CMOS アニーリングマシンを試作し、組合せ最適化問題について従来のコンピュータに比べ約 2 万倍の高速処理が可能で、さらにエネルギー効率約 17 万倍の性能を実証した。最終目標として 2020 年度は、CMOS アニーリングチップを二次元状に無限に接続して大規模できることを実証する。そのために CMOS アニーリングチップの四辺方向に別の CMOS アニーリングチップを接続し 3×3 枚の 9 枚接続での動作を実証する。この課題を達成することにより、CMOS アニーリングマシンは接続すれば大規模化可能であることを示すことが出来る。実社会においては、最適化問題は大規模化すると、指数関数的に計算

時間や消費電力が増加するという課題があったが、その課題を解決する技術であることを示すことが出来る。これにより、アニーリングマシンの実社会での必要性を示すことが可能となり、アニーリングマシンの実用化に向けて前進する。また、大規模アニーリングマシンのプロトタイプを用いたクラウド環境を提供することで、最適化プラットフォーム構築に向けて検証を行い、IoT 社会への実装可能性を確認する。

3.8.1.3 目標の達成度

2018 年度に 30kビット搭載の CMOS アニーリングチップ 2 枚接続した CMOS アニーリングマシンの試作機は高速動作と低電力動作を実現し、USB ケーブルの給電で動作する。小型、かつ高速であることに加え省エネであることを確認し、エッジでのアニーリングマシンの活用が可能であることを実証した。また、本プロジェクトの最終目標である CMOS アニーリングチップを接続することで大規模化できることを確認した。

3.8.1.4 成果と意義

2018 年度までに、大規模化に必要な CMOS アニーリングチップを 2 チップ接続してのアニーリング動作を確認するとともに、CMOS アニーリングチップ内の演算回路共通化により集積度を高めることが可能であることを確認した。実際に CMOS アニーリングチップを 2 枚搭載した名刺サイズの試作機で低電力かつ 2 チップ接続された 60k ビット動作のアニーリングマシンの動作検証を行った。大規模化可能であることの実証に加え、CMOS アニーリングマシンのエッジ利用を現実的な段階で実証できたといえる。

研究開発と並行してユーザー企業との議論を盛んに進めており、この規模での最適化問題を解く実証実験のニーズが既に見込まれている。プロジェクト終了後もこの成果がアニーリングマシンの実用化に向けて重要な役割を果たし、5 年以内に実用化を果たすという指標を実現する見込みである。

3.8.1.5 成果の普及

2018 年度の成果である、30k スピン CMOS アニーリングチップを 2 枚接続した CMOS アニーリングマシンは、2019 年 ISSCC において発表し、デモを展示することにより成果を広くアピールした。また、同時にニュースリリースを行った。ISSCC は半導体のオリンピックと位置付けられ、プロジェクト計画においても成果アピールの1つの目安と位置付けている。また、この名刺サイズ CMOS アニーリングマシンをパートナーや日立社内のほかの研究チームに試用してもらうことによって、評価を進めると共に、実際にアプリケーションを探索して実用化に結び付けるとともに、成果普及と実用に向けた意見や知見の収集を進めている。

また、2018 年に当プロジェクトにより制作し公開を開始した Annealing Cloud Web で一般ユーザーへの認知を図り一般ユーザー層によりクラウドサービスを通じて実際に CMOS アニーリングマシンを利用頂いている。公開以降、これまで 23,000 人のユーザーが当ページを訪れている。

CEATEC JAPAN では NEDO ブースに CMOS アニーリングマシンを活用したデモを 2017 年度より 3 年連続で展示を行い、来場者への周知を促した。

また、これまでのプロジェクト期間において 50 件を超える講演のほか、デモ展示や論文発表など、当プロジェクトの成果を周知し、広く成果普及活動を実施している。

3.8.2 研究開発サブテーマ「超伝導量子アニーリングマシンの研究開発」

3.8.2.1 概要

先行する D-Wave マシンのアーキテクチャは量子ビット間の任意の結合をリコンフィギュラブルに実装できる汎用機方式であるが、そのため膨大なハードウェア量を必要とし、未だに高々1,000 量子ビットしか実現されていない。産総研が提案する専用機方式 ASAC においては、当座のリコンフィギュラビリティを排除し汎用性を求めないこととするが、専用化の結果として、現実的なハードウェア量で具体的な問題解決可能な量子アニーリングマシンの実現を目指す。超伝導量子アニーリングマシンの大規模化の鍵となるのは実装技術である。実社会が量子アニーリングマシンに期待する問題を解くためには最低でも百万ビット級の集積度が必要であるが、1 チップ上に集積できる超伝導量子ビットは最大でも十万個程度であり、高密度マルチチップ実装が必然となるためである。また、量子アニーリングマシンの高性能化のために、プロセス及び材料の改良による超伝導量子ビットのコヒーレンス時間改善についても検討と実証を行う。先行する D-Wave 社の量子アニーリングマシンよりも十分に長いコヒーレンス時間をニオブ量子ビットによって達成することで、2018 年度以降に製造する超伝導量子アニーリングチップの正答率が向上し、研究開発が加速的に進捗すると期待できる。さらに、コヒーレンス性能に優れたアルミニウム量子ビットの基盤技術を確立することで、正答率を著しく向上させた高性能量子アニーリングマシンの実現が可能となる。そこで、層間絶縁膜を必要としないアルミニウムジョセフソン接合を用いた(大規模超伝導量子アニーリングマシン用)アルミニウム量子ビット作製プロセス確立とコヒーレンス性能評価に取り組む。

3.8.2.2 最終目標と根拠

スケーラブルな超伝導量子アニーリングマシンを実現するためには、三次元実装技術、量子アニーリングチップ製造・評価技術、熱設計技術、量子コヒーレンス評価技術を確立する必要がある。そこで、最終年度目標として以下を設定した。

- (1) 三次元実装技術: 2 個以上の複数の磁束量子ビットチップがフリップチップ接続されたインターポーザをブリッジインターポーザを介して接続した QUIP 構造を作製し、超伝導リングを介して異なるチップ上の磁束量子ビットが結合できる技術を開発する。
- (2) 量子アニーリングチップ: バンプによるインダクタンスへの影響を考慮して再設計された固定結合磁束量子ビットを用いて因数分解専用量子アニーリング回路(70 量子ビット程度)を作製し、動作の確認を行う。
- (3) 熱設計: 熱設計を考慮して QUIP 構造の具体的なバンプ数および貫通ビア数を決定する。
- (4) 可変結合型量子アニーリングチップ: 横浜国立大学が開発するクラウド公開用可変結合量子アニーリングチップの製造を行う。
- (5) クラウド基盤技術 2022 年度のクラウド公開のためのミドルウェア・ソフトウェアを開発する。
- (6) 量子ビットのコヒーレンス評価: アルミニウム量子ビット(1及び2量子ビット)を製造して、先行する D-Wave 社の量子アニーリングマシン(約10ナノ秒)よりも2桁以上長いコヒーレンス時間(2 マイクロ秒以上)を実証する。

3.8.2.3 目標の達成度

(1)三次元実装技術

我々が目指す大規模量子アニーリングチップでは 1mm² 当たり約 1000 個の超伝導半田バンプの接続が必要である。そこで 1200/mm² 個の密度をもつサンプル(バンプ数 16000

個)を作製し、それらを図 3-3.8.2-1 の上図のような数珠繋ぎ(デージーチェーン)で直列接続して抵抗—温度特性を評価した。図 3-3.8.2-1 の下図に示すようにバンプの数に比例して抵抗が増加していることでショートや短絡なく接続されているがわかる。次に5K での半田バンプの超伝導転移がはっきりと観測されていることから、バンプ接続が極めて均質で良好な超伝導接続であることも同時に分かった。我々が実現した超伝導量子回路用フリップチップのバンプ数(16000 個)は、世界的量子コンピュータ開発企業 Google(1600 個)や世界的超伝導量子コンピュータ製造拠点 MIT(2700 個)を一桁以上越える世界トップデータを誇っている。

このように、産総研は超伝導量子回路用三次元実装要素技術に関して、世界をリードする成果をあげてきた。

フリップチップ量子ビットのチップ試作と動作実証については、今年度中に達成見込みである。

達成度:○

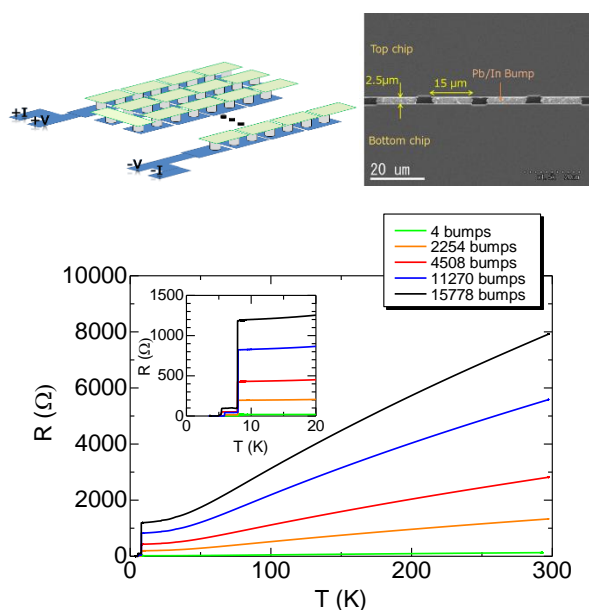


図 3-3.8.2-1 超伝導接続評価用のデージーチェーンの模式図とフリップチップ接続後の断面図(上図) 接続したチップの抵抗—温度特性(下図)

(2)量子アニーリングチップ

固定結合磁束量子ビットを用いた因数分解専用量子アニーリング回路については、2020年6月段階でテストチップ作製および希釈冷凍機を用いた10mK測定を行い、量子アニーリング動作確認および出力を固定した逆演算が行えることを実証した。また、各量子ビットに与える電流とアニーリング結果に関する測定結果を理論とシミュレーションを用いて解析し、測定結果の妥当性を示した。以上によって、日本初の超伝導量子アニーリングマシンの実現と量子アニーリング動作実証に産総研が成功した。

一方、量子アニーリング回路は古典デジタル回路と比べてより詳細な動作解析が必要なアナログ回路であるため、基本ユニットと基本ユニット間結合の動作詳細を明らかにすることが今後の拡張に向けて極めて重要な課題であることがこれまでの研究で明らかとなった。

達成度:△

(3)熱設計

QUIP 構造について有限要素法による熱伝導解析を行い、量子ビットチップが安定動作するための熱設計技術について開発を行った。発熱する能動インターポーザチップ層から冷却面への熱伝導を考慮し、Si 基板より熱伝導率が高い PbIn(9:1)のバンプと CuSn(1:9)のシリコン貫通ビア(TSV)を配置した。熱伝導解析結果より、TSV を能動インターポーザチップ層とパッケージ基板の両方に配置することで、積極的に熱を冷却面に熱伝導できることが分かった。熱設計を考慮した QUIP 構造について、バンプ数および TSV 数を検討し、バンプと TSV をそれぞれ 5 つずつ能動インターポーザチップ層やパッケージ基板に配置することで、能動インターポーザチップ層の古典超伝導回路の発熱量が $1.56\text{nW}/\text{mm}^2$ と仮定すると、量子ビットチップの最高冷却温度が 16.6mK になることが分かった。その結果、チップ接続用バンプや TSV 数を増加させることで、量子ビットチップの安定動作に必要な 20mK 以下の冷却を達成できると考えられる。また、熱設計に関して今年度中に特許を出願予定である。

現段階の達成度:○

(4)可変結合型量子アニーリングチップ

横浜国立大学が開発するクラウド公開用可変結合量子アニーリングチップの製造については、2020 年 6 月の段階で、2 量子ビット間の結合強度を外部磁場で調整できる可変結合器として臨界電流値の大きな磁束量子ビットを用いる方法と、RF-SQUID の入出力磁束特性の非線形な応答特性を用いる方法の 2 種類を検討した。それぞれの回路方式において回路シミュレーションを行い、2 量子ビットを可変な強度で結合できることを確認し、回路パラメータを決定し、回路の設計までを終了した。実験による動作実証については、今年度中に達成見込みである。

達成度:○

(5)クラウド基盤技術

クラウド公開のためのミドルウェア・ソフトウェア開発については、2020 年 6 月の段階で量子アニーリングデバイスへの入力制御と出力解析を行う LabView プログラムの作成を行い、実デバイス測定においてその動作検証を行った。今後は大規模化に対応するために AD 変換機や DA 変換機から構成される任意波形発生源、および読出しのためのボードを制御するためのプログラム開発を行う。また、希釈冷凍機で冷却された量子アニーリングデバイスをネットワークを介して制御するためのインターフェイスプログラムの開発も併せて行い、クラウド公開のための準備を整える。これらのプログラム開発および量子アニーリングデバイスを用いた基本動作実証は、今年度中に達成見込みである。

達成度:○

(6)量子ビットのコヒーレンス評価

量子アニーリングチップに組み込まれている Nb 製磁束型量子ビットの寿命 (T_1) とコヒーレンス時間 (T_2)を独立に評価するために、評価用の専用デバイスを新たに設計し、弊所 CRAVITY 施設にて作製を行った。希釈冷凍機における極低温 ($\sim 10\text{mK}$) 測定の結果、ラビ振動を観測した。Nb 型磁束量子ビットに関しては、当初の目標を達成することが出来た。また、この成果は、我々のデバイスが D-Wave Systems 社より高性能であるという事実を裏付けている。一方、アルミニウム量子ビット(1及び2量子ビット)の製造とコヒーレンス評価については、2020 年 6 月の段階で実験装置のインストールと動作確認を完了した。現在、デバイス設計に向けた数値計算を行っている。本デバイスの極低温評価については、今年度中に達成見込みである。

達成度:○

3.8.2.4 成果と意義

超伝導量子アニーリングマシンは、組合せ最適化問題を高速処理する可能性を秘めた新原理コンピュータである。2011年にカナダのベンチャー企業 D-Wave Systems が、超伝導 Nb 磁束型量子ビットを利用した超伝導量子アニーリングマシンを商用化して以来、そのビジネス利用に向けた研究開発が大きく進展してきた。また、2016年にアメリカ IARPA において、Quantum Enhanced Optimization プロジェクトが始動し、D-Wave Systems よりも高性能な超伝導量子アニーリングマシンの開発が米国企業や大学を中心にすすめられていた。このように、超伝導量子アニーリングマシンのハードウェア開発は、本プロジェクト開始当初は欧米を中心に実施されていた。本プロジェクトにおいて、産総研が日本初の超伝導量子アニーリングマシンハードウェアの開発に成功したことは、今後量子技術の国産化・産業化において極めて大きな意義がある。特に、D-Wave Systems や QEO とは大きく異なる独自の特定最適化問題専用アーキテクチャ ASAC と三次元実装技術 QUIP を採用することで、M 量子ビット級にスケール可能な製造技術の基盤を確立することが出来た。

3.8.2.5 成果の普及

成果の普及に向けて積極的に、イベント出展や取材対応を行ってきた。実際、日経エレクトロニクス、ニュートン等において、本プロジェクトの成果が報道された。また、量子アニーリングマシンのクラウドサービス展開を目指して、企業と協議を行ってきた。さらに、量子アニーリングハードウェアの事業化を目指して、産総研内に NEC-産総研量子活用テクノロジー連携研究ラボが設置された。本プロジェクトで産総研が世界に先駆けて開発した製造・実装・設計技術を NEC が開発する量子アニーリングマシンハードウェアに展開することで、国産量子アニーリングマシンの商用化に繋がると期待できる。

3.8.3 研究開発サブテーマ「新原理量子アニーリング機械の研究開発」

3.8.3.1 概要

この研究では、我々は量子ビット間を直接結合させるのではなく、共振器を中間に介してそれらを結合する方式を採用することにより、更に長距離にわたる量子ビット間の結合を実現させる方式を研究する。また集中定数型の共振器を採用することで、定在波の分布形状に制限されない、遠距離のビット同士の結合が可能な、大規模な結合スピンスステムの実現を目指す。

3.8.3.2 最終目標と根拠

超伝導共振器を介した磁束量子ビットの結合実験を行い、量子ビットが設計通りに結合するか確認する。強磁性／反強磁性結合のオンオフ、およびその強さを評価し、量子アニーリング回路に適するか評定する。最終的には 8 ビット以上のアニーリング回路の実現を目指す。

3.8.3.3 目標の達成度

本計画の達成目標は、年度別に 10 マイクロ秒のコヒーレンスを持つ磁束量子ビットの作成、集積化に適した集中定数素子共振器の作成、2 ビット結合の実現、3 ビット結合の実現、8 ビット回路の基本動作であった。

この内、15 マイクロ秒のコヒーレンスを持つ容量シャント磁束量子ビットを実現し、長い腕を持つ集積可能な集中定数素子共振器の評価を H29 年度までに行った。その後、共振器を介した量子アニーリングの実装方法を理論的に解析し、そのアーキテクチャを論文として

発表した。この理論に従い、磁束量子ビットと共振器の超強結合回路の評価を行い、またアニーリングに必要な共振器同士の強磁性/反強磁性結合の評価も行った。現在では、今年度中に、2量子ビットのアニーリング動作および、8量子ビット回路の基本回路動作を評価すべく、試作に取り組んでおり、これらの回路の動作評価を行うことで、全体の目標は大まかに達成されると考えている。

3.8.3.4 成果と意義

最初の成果として、深強結合を用いることで、全結合のアニーリング回路が構築できるアーキテクチャを開発したことである。従来のスパースな結合回路に比べ、全結合アニーリングは、問題を非常に効率よく埋め込むことができるため、より実用的な使用が可能になる。またこれは、深強結合という超伝導回路特有の現象を量子計算に応用する初めての試みである。

そして、このアーキテクチャが実現可能であることを、個々の要素回路の試作を通して、実証してきている。

3.8.3.5 成果の普及

2019年に発表された、アーキテクチャの論文は一年足らずで3件の論文に引用されている。またこの全結合型の超伝導量子回路方式は、NISQ(小型量子コンピュータ)などへの展開が可能で、その研究も今後進むと予想される。

3.8.4 研究開発サブテーマ「超伝導量子コヒーレントイジングマシンの研究開発」

3.8.4.1 概要

超伝導回路におけるパラメトリック発振現象を利用した量子コヒーレントイジングマシンの構築を目指した研究を行ってきた。2次の非線形性を持つ広帯域の導波路伝搬型超伝導パラメトリック増幅器(TWPA: Travelling Waveguide Parametric Amplifier)が組み込まれた超伝導導波路リング型共振器を作製し、時分割パルスモードの縮退パラメトリック発振現象における位相0及び π の2つの状態を1スピンとみなしたイジングマシンを構成する。これを最適化問題ソルバーとして動作させ、その評価を行う。

3.8.4.2 最終目標と根拠

産総研で開発予定の量子クラウド上で公開するための基盤技術として、多モードパラメトリック発振を用いた組み合わせ最適化問題ソルバー開発を最終目標として掲げた。光パラメトリック発振器を用いた同様なコヒーレントイジングマシンがすでに実証されている。それに対して、小規模ながらもマイクロ波領域で散逸の少ない超伝導回路を用いて同様の実装をすることにより、そのダイナミクスに対する量子性の寄与を明らかにし、高性能化を図れるのではと期待した。

3.8.4.3 目標の達成度

多数のジョセフソン接合列から構成されるTWPA作製プロセスの開発が遅れており、代替策としてやはり2次の非線形性を持ち広帯域の3光波混合を可能にするインピーダンス整合型ジョセフソンパラメトリック増幅器を開発した。パラメトリック発振まで実現しており、今後並行して開発した長尺マイクロ波線路と組み合わせるとリング共振器での発振を目指す。

3.8.4.4 成果と意義

ジョセフソン接合の持つ 2 次の非線形性に基づく 3 光波混合を利用した縮退パラメトリック増幅器による位相敏感マイクロ波増幅器を開発した。インピーダンス整合型のジョセフソンパラメトリック増幅器の改良を行い、増幅器の共振回路を SQUID とコプレーナ型のスタブの組み合わせで構成し、増幅器の広帯域化のために大きなキャパシタを持つ集中定数型共振器を容易に設計・作製できるようにした。また小さいポンプマイクロ波パワーで大きいダイナミックレンジを確保できるように、SQUID ループの持つカイネティックインダクタンスを利用して、ポンプマイクロ波と SQUID の結合を強めた。さらにポンプポートに、ポンプ周波数付近に共鳴周波数を持つ共振器構造を設け、効率的にポンプができるようにした。この構造はさらに信号マイクロ波のポンプポートへのリークも抑制する。これらの改善により、帯域幅 1 GHz、利得 20 dB、飽和入力電力 -110 dBm 程度の性能を達成した。本研究で開発したインピーダンス整合型ジョセフソンパラメトリック増幅器は、広帯域かつ高ゲイン、大きいダイナミックレンジを有し、高速低雑音のマイクロ波信号計測など様々な応用が期待される。

3.8.4.5 成果の普及

最適化問題ソルバーとしての、超伝導量子コヒーレントイジングマシンの普及は今後の課題である。本研究で開発したインピーダンス整合型ジョセフソンパラメトリック増幅器は、広帯域かつ高ゲイン、大きいダイナミックレンジを有し、高速低雑音のマイクロ波信号計測に用いられ様々な分野で応用が始まっている。

3.8.5 研究開発サブテーマ「実世界のネットワークのマッピングに関する研究」

3.8.5.1 概要

国立情報学研究所は、革新的アニーリングマシンにおける共通技術基盤研究開発の一環として、実世界ネットワークのマッピングに関する課題およびアニーリングマシンの性能評価に取り組む。

本研究で扱うアニーリングマシンは、現状ある種の制限されたトポロジ上でのみで適用可能である。これまでの検討では最も単純なネットワークのマッピング方法として「2 次元格子を二つ重ねた 3 次元格子状」を基本的なトポロジとして、その上に実世界のネットワークをマップすることを試みてきた。この場合、 n 頂点の完全グラフをこの 3 次元格子にマップすると、 $n \times n$ の 2次元格子を二つ重ねた 3次元格子が必要になることが、グラフ理論で重要な概念である「木幅」「セパレイター」「マイナー」の概念を組み合わせることにより証明できる。さらに、完全グラフのみでなく、ある程度「疎」なグラフでかつ、ランダムに近いグラフに対しても、同程度の 2次元格子の大きさが必要となることが数学的に証明できる。つまり、 n 頂点のグラフをマッピングするためには最低でも $n \times n \times 2$ 個のスピンの必要になってくる。このマッピングの課題を洗い出し、アニーリングマシン・システムに貢献することをめざす。

2030 年に現在の 100 倍以上にもなると見込まれるビッグデータの処理を、現行のノイマン型計算機のみで実施するのは、計算能力及びエネルギー消費の両観点より困難となると考えられる。そこで、現行のノイマン型計算機の限界を見定め、アニーリングマシンとの対比も明確化するため、実世界のある種のネットワーク問題をベンチマークとして、現行のノイマン型計算機とアニーリングマシンとの定量的な比較を行う。この比較を通じてアニーリングマシンの将来的なポテンシャルを明らかにするとともに、どのようなスケジュールで現行のノイマン型計算機を凌駕していくかを見通すことによって、将来のアニーリングマシンの適用領域を見極める。

3.8.5.2 最終目標と根拠

マッピングに関しては、100万頂点以上のグラフに相当する現実世界のネットワークをマップさせるには、1兆個のスパインを有するアニーリングマシンが必要になるということであり、きわめて非現実的である。これは D-Wave 社の量子アニーリングマシンにおいても同様に指摘されている課題である。このマッピングの課題を洗い出し、アニーリングマシン・システムに貢献する。

現行のノイマン型計算機とアニーリングマシンとの定量的な比較に関しては、国立情報学研究所で、現在までに得られている計算機科学の知見とアルゴリズム構成技術を生かし、ベンチマークとなるネットワーク問題に対して、ノイマン型計算機において理論的にその限界を達成する高速かつ効率的な近似アルゴリズムを開発し、これを適用して、計算時間・正確性、計算効率等の観点から「アニーリングマシン」との性能比較をステップバイステップに行う。併せて、現在、世の中で提案されている高速なヒューリスティックベースのアルゴリズムも比較対象とし同様の観点から評価を行い、アニーリングマシンの将来的なポテンシャルを明らかにするとともに、将来のアニーリングマシンの適用領域を見極める。

3.8.5.3 目標の達成度

マッピングに関する課題に対しては、CMOSアニーリングマシンへのマッピング可能なネットワークと、マッピング不可能なネットワークを見極める判断基準をグラフ理論における「木幅」から判断することを理論的に説明することができた。この理論的な根拠にした、CMOS マシンに埋め込み可能なネットワーク(とくに地図ネットワーク、グリッドネットワークなど)に対するマッピング手法に関しても開発した。

現行のノイマン型計算機とアニーリングマシンとの定量的な比較に関しては、アルゴリズム分野で最も有名でかつ難解だといわれている「グラフ彩色問題」に関して、この実装における結果と、古典計算機によるヒューリスティックのアルゴリズムとの比較を行い、CMOS マシンの精度の目標値を設定することができた。

3.8.5.4 成果と意義

上記のマッピングに関する成果、「平面的」ネットワーク(とくに地図ネットワーク、グリッドネットワークなど)に対する「グラフ彩色問題」を実装が可能になった。また昨年度の開発したマッピング手法を応用し、CMOS トポロジを、「平面」ネットワークに埋め込み、上記のアルゴリズム実装を行った。

また、この実装における結果と、古典計算機によるヒューリスティックのアルゴリズムとの比較を行い、CMOS マシンの精度の目標値を設定することができた。特にグラフ彩色問題に関しては、以下の知見を得ることができた。

1. D-wave で公開している PyQUBO は、全くスケールしない。定式化のプログラムがメモリと時間を非常に食うため、実用的ではない。
2. SA は厳密解を求められたものもあるが、局所解にはまりやすくなっている可能性が高い。とくに大きなグラフのベンチマークである SNAP データでは、古典の最善のアルゴリズムに対して、性能がかなり悪くなっている。
3. 現在の古典最善の FastColor アルゴリズムが、常に最善ではなく、SA の性能が良いものもある。特に平面に近いネットワークなどでは性能が非常に良い。

3.8.5.5 成果の普及

上記の実装における結果と、古典計算機による最善アルゴリズムの比較により、CMOS マシンの精度目標値を設定することができた。とくにグラフ彩色問題に関しては、上記の通り、平面ネットワークは、あるいは平面に近いネットワークに関しては、古典計算機の最善

アルゴリズムと変わらない性能があることは、今後大きな知見として成果を実用サイドにフィードバックできる。

またマッピングに関しては、上記の通り、すべてのネットワークで共通の基盤を作る(ネットワークの超点数を n とすると、KING グラフにマップするためには、 n^2 のスピンの必要になる)ことは、できないことが数学的に証明できる。したがって、最初から平面に近いネットワークに限定して、CMOS 利用を推奨することを実用サイドにフィードバックできる。

3.8.6 研究開発サブテーマ「革新的アニーリングマシンにおける共通基盤に関する研究開発」

3.8.6.1 概要

本研究開発項目では、理論物理学で培われた理論的解析や大規模シミュレーションを通じ、CMOS アニーリングマシン及び、超電導量子アニーリングマシン双方に共通する性質を検討し、これらの性能を向上させる方策を理論的に提案する。更に、双方のアニーリングマシンの応用事例を探索し、アニーリングマシン実装方法を構築する。また、IoT 分野における実応用課題のニーズ抽出を外部連携先企業へのヒアリングをもとに実施する。更に、CMOS アニーリングマシンと超電導量子アニーリングマシンの両者のハイブリッドシステムのアルゴリズムを構築する。

3.8.6.2 最終目標と根拠

2019 年度までに行った IoT 分野における実応用探索の検討を元に、革新的アニーリングマシンに最も適した IoT 分野における実応用につながる組合せ最適化問題や機械学習処理に絞り込み、アニーリングマシンやアニーリングマシンシミュレータを用いた検討を行う。また 2019 年度までに得られた成果を元に Annealing Cloud Web のクラウドコンテンツの充実について検討する。また、IoT 社会におけるより複雑な組合せ最適化問題に対応するため、CMOS アニーリングマシンと超電導量子アニーリングマシンの両者のハイブリッド使用アルゴリズムの構築を行う。現段階では、世界的に見ても IoT 分野における実応用探索は殆ど行われておらず、IoT 分野における実応用探索を着実に進めることで、アニーリングマシンの利用シーンの明確化が可能になると想定される。

3.8.6.3 目標の達成度

90%(2020 年度末に 100%となる予定)

3.8.6.4 成果と意義

本研究開発テーマでは、以下の 3 つの観点から研究開発を進めてきた。(ア) CMOS アニーリングマシンのポテンシャルを引き出す手法の構築、(イ)超電導量子アニーリングマシンのポテンシャルを引き出す手法の構築、(ウ)IoT 社会において、アニーリングマシンを利用すべき組合せ最適化問題や機械学習処理の抽出、の 3 つである。それぞれについて以下に述べる。

(ア)については、まず、CMOS アニーリングマシンシミュレータを用いて CMOS アニーリングマシン計算処理時の挙動調査を行い、その結果を踏まえ、CMOS アニーリングマシンを用いる際に不可欠な問題埋込手法の開発、またその手法を用いて具体的問題(グラフ分割問題、矩形パッキング問題)に対する CMOS アニーリングの性能評価を日立製作所作成のシミュレータを用いて実行した。特に矩形パッキング問題について、従来のシミュレーテッドアニーリング法に比べ、CMOS アニーリングマシンを用いることで計算量の低減を確認した。更に、CMOS アニーリングマシン対応の全結合グラフ埋込手法の開発と、提案手法と既存グ

ラフ埋込手法との性能比較を Max-Cut 問題を対象として実施した。提案手法は既存グラフ埋込手法に比べ計算時間が短く、かつ得られる解精度についても優位性があることを確認した。これは、CMOS アニーリングマシンの適用領域を拡大することに成功したという意義がある。

(イ)については、まず、超伝導量子アニーリングマシン計算処理時の挙動調査を行うためのシミュレーションプログラムを開発し、量子アニーリングマシンに対する新規揺らぎ導入による性能向上に関するシミュレーション研究を行った。従来型量子アニーリングに比べ、計算精度が向上する可能性があることを具体的な問題に対して確認した。この成果の一部は産業技術総合研究所との共同の取り組みである。またそれを踏まえ、量子アニーリングマシンでは困難とされる問題に対し、一般化イジングモデルと新しい量子揺らぎ効果を導入することにより、計算性能が向上することをシミュレーション並びに解析的手法にて確認した。これは、超電導量子アニーリングにおけるボトルネックを明確化し、それを回避する手法を提案したという意義がある。

(ウ)については、まず、ユーザ候補となる複数の企業の研究開発担当者(IT エンジニア、データサイエンティスト)に対し、アニーリングマシン理論について説明し、準備段階の議論を進め、また、IoT 分野における重要な問題として挙げられる回路設計や配送管理システムにおける重要な組合せ最適化問題であるスロット配置問題について、CMOS アニーリングの性能評価を日立製作所作成のシミュレータ等を用いて実行した。その結果、既存解法に比べ CMOS アニーリングの優位性を確認した。これは、IoT 分野におけるアニーリングマシンの適用事例の探索を行なったという意義がある。

3.8.6.5 成果の普及

学術論文や学術会合における発表を通じ、研究開発成果を公開した。また、産業界の特に新規事業探索関連部署の方々向けの各種イベントに登壇し、研究開発成果やその意義についてわかりやすく説明することにより、アニーリングマシンに対する興味喚起を行った。

3.9 研究開発テーマ「高速ビジョンセンサネットワークによる実時間 IoT システムと応用技術開発」

3.9.1 概要

現存する IoT、AI はリアルタイム性に対応できていない。実世界には従来のビデオレート (30fps や 60fps) では不十分な高速な事象・現象 (例えば生産現場における検査システム、機械システム等) があり、従来システムではリアルタイム性が保証できない。実世界の多くのシステムは、具体的には 1000 分の 1 秒の高速性を必要としており、本研究開発テーマではリアルタイム・高速な IoT システムを実現するため、1ミリ秒のサンプリングレートをターゲットとする。これにより従来の IoT や AI 等に対してシステム性能を飛躍的に向上させる技術が提供でき、この結果、実世界におけるいかなる場合・場面でも対応できる新しい高速知能システムが可能となる。

本研究開発テーマにおける研究の価値と意義は、特に高速ビジョンを用いた実時間 IoT システムを実現することにより、リアルタイム性と高速性を突き詰める点にある。高速性は、環境および対象やシステムのリアルタイムでの完全把握を実現した上で、その結果を様々な知能システムへ高速フィードバックすることにより、環境の動的変化に対応すると同時に、様々な状況に対してロバストな知能システムが実現でき、制御性能の向上、作業の時短化、信頼性の向上に貢献する。サンプリングレート 1 kHz という高い時間密度による量的変化が得られるとともに、これに依拠した様々な性能向上といった質的变化も得ることができる。

本研究開発テーマで創出される研究成果に基づき、実世界の物理現象を完全にカバーし、人間の認識・行動をサポートするシステム (高速・低遅延の実世界知能) による新しい高速知能システムが実現できる。この結果、本研究開発テーマでターゲットとしている検査や FA の応用に限らず、映像メディア、ヒューマンインタフェース、バイオ・医療、セキュリティ、自動車・交通、高速 3D 入力、高速ロボット等急速に拡大する応用分野にも展開可能となり、横断技術として基盤となるシステム開発を行うことができる。

本研究開発テーマでは、高速ビジョンおよび高速画像処理を基盤技術として、特に開発するビジョンプラットフォームをベースに、全体システムのアーキテクチャを構成するとともに、FA、検査等における具現化およびその検証を行う。

具体的な実施項目として、①カメラのネットワーク化 (同期) と高速フィードバックを可能にするネットワーク構造および全体アーキテクチャの提案 (東京大学)、②高速ビジョンチップを汎用的に使用可能にし、広く活用していくためのプラットフォーム開発 (エクスビジョン) を行う。また ①、②の技術をベースに、③微小物体の高速検査を可能にする高速画像特徴抽出技術の開発 (日本電気)、④高速 FA システムを可能にする多種センサを用いたセンサフュージョン技術の開発 (オムロン)、⑤高速フィードバックと高速アクチュエーション技術によって革新的セル生産を目指した超高速超精密システムの開発 (東京大学) を行う。

日本の技術の強みの 1 つである「デバイス」としての高速ビジョンチップの開発とともに、応用システムを世界に先駆けて開発することにより、「システム」としての強みを打ち出す。これにより高速ビジョンをベースとした新しい高速知能システムの導入による、工場のトータルコスト低減、自動化率の飛躍的向上を達成する革新的生産システムを実現することで、例えば労働集約型産業の国内回帰といった経済効果をもたらし、この結果、Society 5.0 への展開など技術政策面への効果も望める。

研究成果の成果最大化への取り組みとして、WINDS ネットワーク (Network for World Initiative of Novel Devices and Systems) を活用し、可能な限りオープンにして広く発信するとともに、WINDS フォーラム・セミナー参加者からの評価や意見を集約し、ユーザーニーズや性能要求を整理しながら研究開発を促進させ、プロジェクト全体としての実用化・事業化を加速させる。さらに、開発技術の幅広い応用展開も目指しつつ、標準化や共通化を促進させるためにも、WINDS ネットワークを積極的に利用する。

3.9.2 最終目標と根拠

実施項目①(センサネットワーク構造および全体システムのアーキテクチャの提案)

本実施項目では、実世界においてリアルタイムフィードバックが可能な実時間 IoT システムを実現するために、高速ビジョンのネットワーク化と高速フィードバックを可能とし、また複数かつ多種センサを包括的に扱うためのネットワーク構造の構築および全体システムアーキテクチャの提案を目標としている。従来の IoT や AI システムは、カメラおよび画像処理が低速のためリアルタイム性に乏しく、また TCP/IP など従来型のネットワーク階層構造(アプリケーション層・ネットワーク層が独立)に起因するネットワーク遅延があり、高速ビジョンデータをネットワーク上で扱う場合の課題であった。さらに、複数のビジョンやセンサを同時に扱うネットワーク構造は提案されておらず、例えば3次元計測の際の各センサノード間の同期問題は解決されていない。加えて、従来のシステムはデータ解析に留まり、実世界へのリアルタイムフィードバックも実現されていない。

本実施項目では、新しい実時間 IoT システムの中で、センサフュージョン技術をベースとして、センサデータとこれをコントロールする(情報処理構造を有する)センサネットワーク構造を構築し、さらに、センサデータの取得だけでなく、実時間でのフィードバックを機能させるため、感覚系、処理系、運動系を統合し、機能ごとの処理モジュールが階層的かつ並列に接続された分散処理構造(階層的並列分散処理構造)をベースに、全体システムとしてリアルタイムセンサフィードバックが可能なアーキテクチャを提案する。これにより、局所的なシステム最適化を実現するとともに、入出力の高速フィードバック機能により、高い知能と高速性を有した、大域的なシステム最適化が可能となる。

上記の提案技術に基づき、最終成果目標としては、高速ビジョンを含むセンサネットワークシステムにおいてサブミリ秒の同期精度を実現するシステムの提案と、1kHz のフィードバック系を目標とした評価システムを構築し、サンプリング時間、フィードバックレート、システムの拡張性、情報伝送等について最終評価を行うこととする。

実施項目②(高速画像処理を用いた知能システムを推進するプラットフォームとソリューションパックの開発)

研究開発項目	最終目標	根拠
高速ビジョンプラットフォームの開発	HSV SDK 及び HSV-MC1 を FA 分野の複数ユーザーに提供し、かつユーザーと協業して、さまざまな分野での HSV SDK MC1 を使ったユースケースの開発、ソリューションパックの提供によって高速ビジョンプラットフォームとしての普及を目指す。	高速ビジョンチップの優位性・独自性を以て高速画像処理技術の応用が可能になり、より事業化への基盤が整うものとなる。
不良品検査パック	FA 分野において、生産時の速度向上に比べ検査の速度が相対的に遅延する為、不良品の検査は抜き取り方式で行われているケースが多い。高速画像処理技術を用い高速検査を実現できるソリューションパックを適用する事で、生産スループットを落とすことなく全数検査を実現し、生産品質の向上を計る。	FA ラインにおける高速検査の実現には、非整列時に高速搬送されるワークの個体認識が必要であり、そのために1000fps で画像処理を行い、互いに接触と離脱を繰り返す対象物を個体認識すると同時に各個体の欠損、変形、の有無を検査する機能を開発した。

FA ネットワーク対応	ホスト機器の命令によるカメラ制御や、カメラから抽出したセンシング情報のホスト機器への送信を可能とする。	高速ビジョンカメラを EtherCAT クライアント機器と連携して動作するシステムをユーザーが容易に実装できるので、高速ビジョンのリアルタイムセンシングを FA システム上で容易に環境構築できる。
ステレオソリューション	2 台の HSV-MC1 を用い、1000fps での 3 次元座標を検出・解析するアプリケーションを開発し、ロボット制御に適用させる。	この技術で高速に移動する物体の 3 次元座標位置を検出し、リアルタイムに 3 次元の物体トラッキングが可能となるはず。
ミラー制御ソリューション	2 台のカメラで 1000fps の撮像画像をリアルタイムに解析、その結果を用いてミラーの角度を制御することにより常に移動物体を撮像エリアの中心に捉えることを実現する。	この技術開発によって、広い移動範囲での物体トラッキングをリアルタイムで高速に行うことが可能故、移動範囲の検知の広範化を実現でき、室内から屋外までの幅広いユースケースに適用できる。
極座標系を用いた高速移動物体トラッキング	蛍光灯下で輝度の変化が大きい条件でも、1000fps でのトラッキングを可能とし、高速な球形移動物体トラッキングを実現するソリューションの1つとして、FA およびスポーツサイエンス分野に活用する。	フレームの画像を極座標系の画像に変換し、画像の各ラインにおける形状と背景の境界点を機械学習で推論する事が可能であるので、中心点がどちらにどれだけ移動したかを算出出来るという根拠によるもの。
パターン照射による 3 次元計測システム	測定に使用する投影パターンを既存のものに比べ1観測点あたり 12%小型化、それを高精細に撮像することで解像度を大幅に向上させる。それに伴う計算量の増加に対してはプログラムコードを最適化することで、高速性も同時に確保すること。	この技術を FA 分野に展開し、同分野での不良品検査等が高速で高精度に行える様になり、システム全体の小型化がロボットの制御適用への移行を促す。

実施項目③(粒状混合物の高速仕分け技術の研究開発)

ものづくりに新しい価値(スループットや信頼性の向上)を生み出す、実時間 IoT システムを実現するために、多くの現場では目視で行われている物体の選別や仕分けの、生産性を向上させる高速仕分けを目標としている。高速ビジョンセンサを活用することで、カメラ 1 台当たり直径約 1 cmの錠剤に出来た約 100um の欠陥や汚れを 1 秒間に 100 粒検査し不良品を仕分け装置開発を行い、欠陥検知精度 90%以上を目指す。従来の錠剤検査装置はカメラ 6 台を利用して装置 1 台当たり 1 秒間に 150 粒検査可能な性能であり、これに対して装置規模を大幅に削減することが可能となる。

大量の個体を目視で検査し、その種類別に仕分けたり、異常や規格外のものを発見選択し取り除いたりする作業を行っている事業者に対して、その検査や仕分け作業を高速かつ高精度に自動化する技術ならびに製品を提供する。自動化の対象となる作業としては、例えば、製造現場における原材料や製品への異物混入検査、廃棄物のリユース・リサイクル事業におけるシュレツダダストや分解部品等の素材別仕分け作業などが挙げられる。また、本件は、大量の微小な物体の認識識別を行うものであり、特に、従来のFA技術では困難だった、混合した細胞や微生物、形状が同一で違いは表面のラベリングによるもの(例えば、薬品の錠剤)、粉碎された粒状の混合物などを、対象自体が変質するような影響を与えず、物理的な特性の違いに着目し分類や区別を行う機能や装置を提供するものである。すなわち、対象に対して非侵襲な手段で観察し分類や区別を行うことを目的とする。

実施項目④(高速な FA システム実現に向けた高速センサフュージョン技術の研究開発)

今後の AI 技術にとって重要な要素となる実時間でのフィードバック構造および高速データ入力を有した IoT システムの実現に向けて、本事業では、複数種類の高速なセンサから得られるマルチモーダル情報を統合する技術の研究開発、およびその実アプリケーションでの実用性の確認を行う。最終目標は以下の通りである。

1. 高速なマルチモーダル情報統合化技術:

複数種類のセンサから得られるマルチモーダル情報を統合し、制御や判断に必要な状態量を高速(ミリ秒オーダー)に抽出する技術を開発する。

2. 実アプリケーション応用:

上記の高速なマルチモーダル情報統合化技術の有用性を確認するために、FA システムの一応用例として、ラフに置かれたワークを高速にピックアップするアプリケーションを対象に、複数種類のセンサを有する高速把持システムによりピックアップ動作が可能であることを確認する。

上記最終目標の根拠としては、近年、FA システムにおいては柔軟性と高速性が両立した自動化が望まれており、その実現のためには、両立の阻害要因を排除可能な新技術の開発と、ものづくりの現場を預かる生産技術者がリアリティをもって感じられる実証システムの構築が必要である。それぞれが、最終目標の項目1と2にあたる。項目1は、従来の単一センサの計測精度と自動機の絶対精度に頼った自動化が阻害要因と捉え、高速な複数センサによる欠落のない相対状態量の推定と制御によって解決を目指すものである。項目2は、実証システムを介した生産技術者との議論を通じて、技術の事業化に向けた要件の洗い出しができるようにすることを目指すものである。

実施項目⑤(高速 ASM(Active Support Mechanism)システム)

近年、人間と機械システムとが協調して作業を行う形態のシステムが注目されている。これは、臨機応変な対応を得意とする人間に、機械システムの高速性および高精度性といった機能を統合することにより、全体としてそれらの特性を兼ね備えた協調システムを実現するというものである。通常、人間の動きと機械システムをリアルタイムで連動させるには高速な認識・処理が必要となり実現が困難だが、高速カメラと高速な処理系からなる高速ビジョンシステムと高速な駆動部を用いることで、人間の動きに対して低遅延で機械システムを制御することが可能となる。

本研究では、高速ビジョンを用いた人間機械協調システムを応用し、高い精度を要求する作業を精度補償によって支援するシステム(高速 ASM(Active Support Mechanism)システム)の開発を目的とする(図 3-3.9.2-1)。具体的には、ロボットによる精度補償により、幅 50 マイクロメートルのペグ(凸部)と幅 70 マイクロのホール(凹部)のはめあいタスクの達成を支援するようなシステムである。このような微細作業の実現には、これまで熟練者の経験、ノウハウと勘によって行われてきたが、本研究のような超高精度な作業支援システムを実現することにより、初心者のような作業員でも熟練者と同等の作業が可能となり、近年熟練者の人口減少が問題視されている中で、技能伝承やスキル向上の観点から大きく貢献するものである。

自動精密はめあいシステムの研究など、はめあいタスクを達成するようなロボットシステムも開発されているが、そのような一連の作業をロボットが行うシステムは使用するペグやホールの形状や大きさが異なる場合や、挿入に失敗した場合などに対応できず、機能不全に陥ることが考えられる。しかしながら、本研究で目的とするシステムはあくまで人間の主体的動作を支援する形態であるため、そのような場合にも対応が可能であると推察できる。また、通常の 30 fps などの低速なカメラを用いたビジョン制御では、トラッキング対象とカメラの位置関係、および世界座標系におけるカメラと制御対象の位置関係からアクチュエータに与えるトルクを算出するが、本研究におけるタスクのように数十マイクロメートルオーダーの精度を要求する場合、システムが機能するためにはカメラの設置に対してそれ以上の精度を必要とってしまう。そのた

め、高速ビジョンシステムと提案している Dynamic Compensation のような制御方法を利用する必要がある。

姿勢を含む位置決めは組み立て工程やはめあい作業等における代表的かつ基本的なタスクであり、高い精度が要求されるもののため、本タスクを実現することにより、様々な作業タスクへ応用展開できると考えられ、最終目標として妥当と考える。

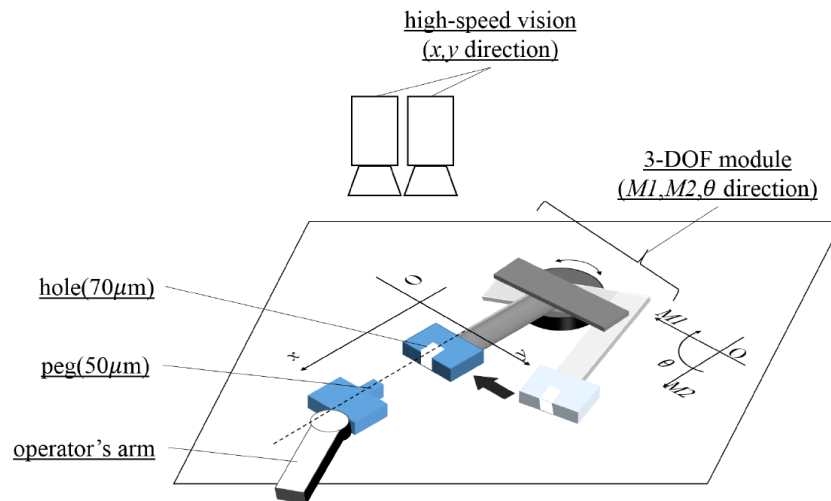


図 3-3.9.2-1 システム構成

3.9.3 目標の達成度

実施項目①(センサネットワーク構造および全体システムのアーキテクチャの提案):

複数ビジョンや多種センサを用いたセンサネットワークシステムの構築に関しては、センサノードの時刻同期を保証するため、PTP と呼ばれる精密時刻同期プロトコル (Precision Time Protocol、IEEE1588) を導入し、これにより各センサノードの時間同期が実現できている。PTP のソフトウェアタイムスタンプを用いると、同期精度は数 μ ~ 数十 μ s 程度であるが、サンプリング時間 1ms の要求に対して十分な精度を有している。3次元計測に必要なステレオマッチングにおいては、フレーム同期も重要であり同じ手段によりで目標精度を達成できている。

フィードバックレート 1 kHz を実現するための評価システムに関しては、例えば、実施項目③ (粒状混合物の高速仕分け技術の研究開発) においては、高速フィードバック機能の実現に資する「高速画像選別処理(Data Cleansing)」と「軽量認識処理(Data Ensemble)」が技術開発され、デモ装置においてリアルタイムフィードバックの実装・検証が行われている。また、実施項目⑤ (高速 ASM システム) において、動的補償 (Dynamic Compensation) という手法を導入することにより、階層的並列分散処理構造の実装が行われ検証が進んでいる。

実施項目②(高速画像処理を用いた知能システムを推進するプラットフォームとソリューションパックの開発):

本研究開発テーマでは現時点に至るまで、高速ビジョンプラットフォームの開発、そのソリューションパックの開発、双方ともに当初目標に対する成果は 100% 近い達成率となっている。そのうち高速ビジョンプラットフォーム開発においては、カメラユニットの一部改良を行っており、最小サイズの演算 CPU を新たに採用する事によってさらなる小型化、高機能化を実現することで不良品検査パックでの不良品抽出精度と速度の向上を目指し、検査対象物の種類によって適切なアルゴリズムを自動選択して適用が可能になる事を目指している。さらに、この検査ソリューションをユーザーのシステムに直接導入する事を想定し、標準的なハードウェア

ンターフェースをパッケージ化しておく事によって導入コストを軽減できると考えており、その為の開発を継続して行っている。

実施項目③(粒状混合物の高速仕分け技術の研究開発):

1cm の球に外接する正多面体(2 種類、5 色、文字刻印 36 種類)を粒状物体とし、自由落下している粒状物体の仕分けを実現するため、以下の項目に取り組んだ。

- 1) 粒状物体を自由落下させて 1000fps 高速カメラで映像入力を行うための基本実証装置を小型化し、自由落下している粒状物体の仕分けを実現する仕分け装置を組み込んだ粒状体仕分けデモ装置を設計・製造を行った。これまで高速演算装置にて推論させることで、高速化を実現していたが、前年度開発した認識適合画像選択処理と深層学習の高速化により、識別速度および識別精度を維持したまま 1 台の演算装置(PC)で粒状物体の検知から仕分けまで一連の動作を実行させることに成功した。
 - 2) 高速カメラ画像から認識処理に適した画像だけを選別するために、前年度開発した高速軽量の識別器(認識適合画像識別器)の選択精度を向上させた認識適合画像選択器を開発し、次に述べる深層学習の高速化による識別精度向上へ貢献できることを確認した。
 - 3) 深層学習(DNN)の高速化に関する研究開発を行い、認識適合画像選択器から出力される画像に特化することで、高速かつ高精度な認識が可能となるパターン認識処理を開発し、従来法と比較して識別率が同じ条件で約 60%(3.5msec→2.0msec)の高速化を実現した。
- 1)の実験装置及び2)及び3)の技術開発により、目標の識別速度 150fps、計数誤差±5%以下、パターン認識精度 95%以上を達成し、仕分け機構動作により自由落下中の識別から仕分けまで一連の動作を実現した。

実施項目④(高速な FA システム実現に向けた高速センサフュージョン技術の研究開発):

各年度の開発内容は図 3-3.9.3-1 の通りである。2019 年度までの目標は達成し、現在は最終目標の実現に向けて開発を実行中である。

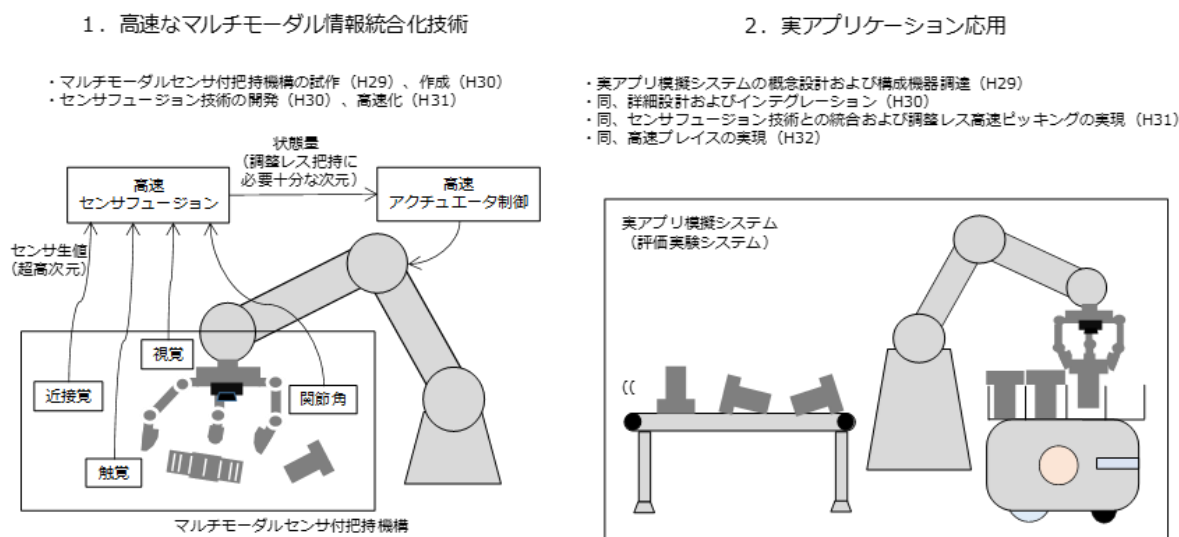


図 3-3.9.3-1 最終目標に向けた各年度の開発項目

実施項目⑤(高速 ASM システム):

実際に支援システムを構築するとともに、目標とする高い精度が要求されるタスク(幅 50 マイクロメートルのペグ(凸部)と幅 70 マイクロメートルのホール(凹部)のはめあい)を実現して

おり、十分な達成度に到達していると考えられる。しかしながら、補償範囲の課題が残っており、これに対して新規にハードウェア開発を行い、その課題解決に向けて研究が着実に進捗している状況である。

3.9.4 成果と意義

実施項目①(センサネットワーク構造および全体システムのアーキテクチャの提案):

ネットワーク越しの情報統合はディレイを伴う。例えば複数カメラを用いて3次元画像を取得する場合や、多種センサデータの統合のためには、時刻同期が不可欠である。これにより視覚・近接覚・触覚を統合した、非接触状態から接触状態へのシームレスなデータ取得によるセンサフュージョンが可能となる。本実施項目では、PTP を用いて各種センサの時刻同期およびステレオカメラのフレーム同期を実現した。図 3-3.9.4-1 に複数台カメラによるネットワークのシステム構成例として、指先動作の正確な認識により高速高精度なジェスチャ認識等が可能なシステム例を示す。同様の基本構成で、高速カメラと近接覚センサおよび触覚センサを組み合わせたシステムも実現している。また図 3-3.9.4-2 に、階層的並列分散処理構造の実装としての動的補償(Dynamic Compensation)の説明図を示す。実施項目⑤(高速 ASM システム)において試作した新規高速3軸ステージを用いて、その有効性が実証されている。

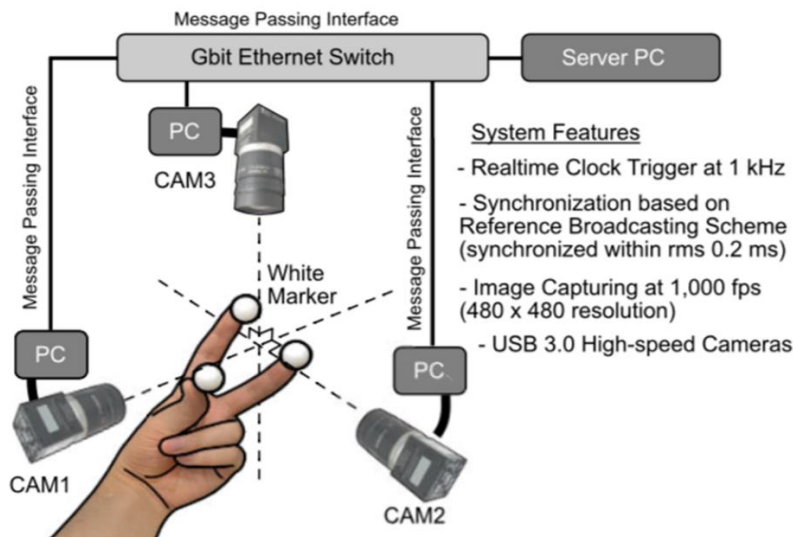


図 3-3.9.4-1 複数カメラによるセンサネットワークシステム例

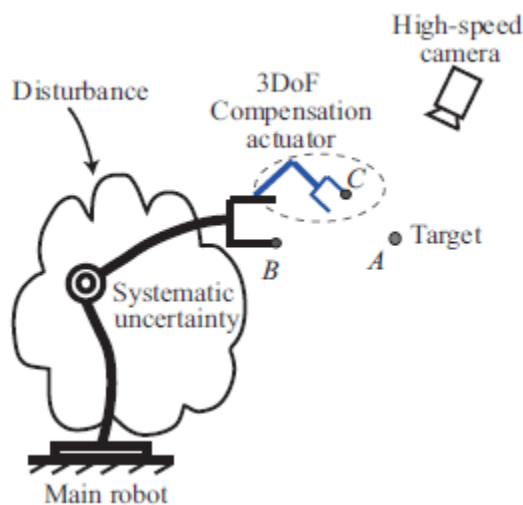


図 3-3.9.4-2 動的補償(B:メインロボット、C:補償アクチュエータ)

実施項目②(高速画像処理を用いた知能システムを推進するプラットフォームとソリューションパックの開発):

市場では高速な事象や現象を捉えるために様々な高速カメラが開発されているが、得られた高速な画像はメモリ上でオフラインにて画像処理・解析することが一般的である。本研究開発成果の様な実時間性をもった高速画像処理を提供するプラットフォームやソリューションパックを提供する事により、本成果が幅広い高速画像処理技術の応用分野において標準的な開発プラットフォームと、標準ソリューション群として市場を創出し、これまで高価な設備を使い、開発に時間がかかり、結果として開発される高速画像処理ソリューションの数は限定的であった現場での設備開発スピードが格段に加速されると共に、これらの効果により、高速画像処理技術が既存の産業分野において活用が促進される事に意義があると考えます。

実施項目③(粒状混合物の高速仕分け技術の研究開発):

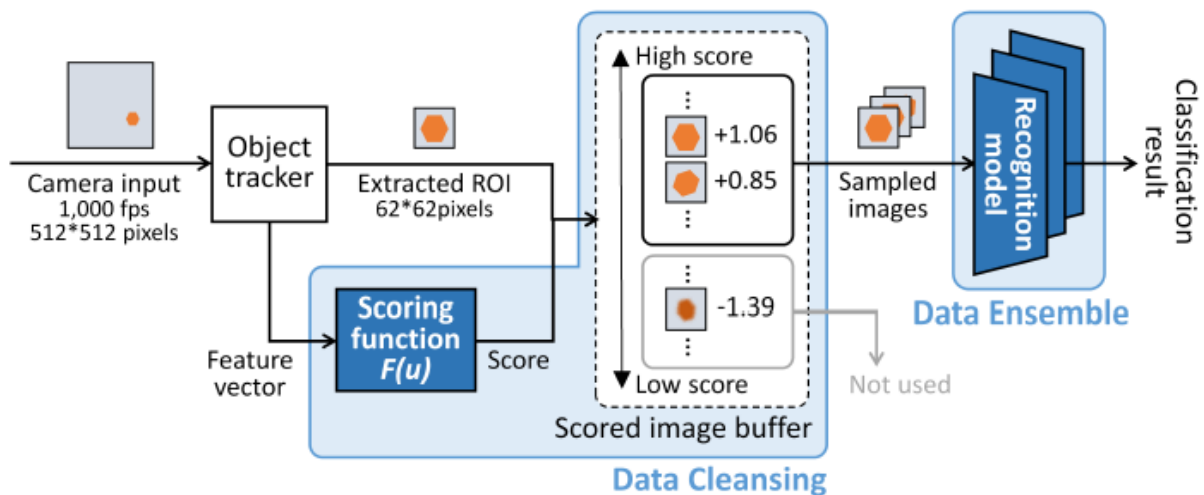
(1) CEATEC へのデモ機の出展

CEATEC2019 でリアルタイムデモシステムを展示し、自由落下する粒状物体に刻まれた文字を下記写真に示す高速カメラで撮影、識別装置で選択対象の文字を認識後に、仕分け機構から取り出すデモを実施した。



(2) 高速画像選別・認識処理技術

高速ビジョンセンサでは膨大な量の画像が PC に入力されるが、認識したい物体を追跡し、その中から識別に容易な物体の画像領域のみ選択する「高速画像選別処理(Data Cleansing)」と選択された複数画像データを高速かつ高精度に認識する「軽量認識処理(Data Ensemble)」を開発することにより、実現した。本成果は実環境で時々刻々と変化のある環境を実時間で理解して対応するための基本技術となる。



実施項目④(高速な FA システム実現に向けた高速センサフュージョン技術の研究開発) :

技術的には狙い通りの性能が達成可能な目処がついている。また、実証システムも目論見通り、事業化に向けた要件洗い出しが実施可能なレベルのものが構築されつつある

1. 高速なマルチモーダル情報統合化技術

視覚、近接覚、触覚を有するマルチモーダルセンサ把持機構を開発し、各センサからリアルタイム(1ms)にセンサ値が取得できている事を確認した。また、条件変動(ワーク形状および位置姿勢の変動)がある中でも機械が自律的にピッキングするための状態量を定義し、マルチモーダルセンサ把持機構の各センサ値から高速(ミリ秒オーダー)で抽出できることを確認した(図 3-3.9.4-3)。

	ワークへのアプローチ時	ピックアップ時
直方体ワーク	<p>「(状態量1)把持安定化ベクトル」に従いロボットの位置姿勢を制御し把持安定性を向上</p>	<p>「(状態量2)把持安定度」が閾値以上になる事でピックアップ可否を判断</p>
円柱ワーク	<p>(同じ状態量1を用いた制御)</p>	<p>(同じ状態量2を用いた制御)</p>

図 3-3.9.4-3 状態量ベースピッキングのワーク非依存性確認実験例

2. 実アプリケーション応用

キットングアプリを模擬するシステム(実アプリ模擬システム)を構築し(図 3-3.9.4-4)、高速マルチモーダル情報統合化技術を結合した。評価実験を通じて判明した課題(ワーク対応性等)に対応するためのアップデートを行い、目標となる複数ワークの高速調整レスピッキングを達成した。現在は、プレイスする場所の位置姿勢に変動がある中でも調整レス高速プレイスを実行するための開発を実施中であり、計画通りの達成を見込んでいる。

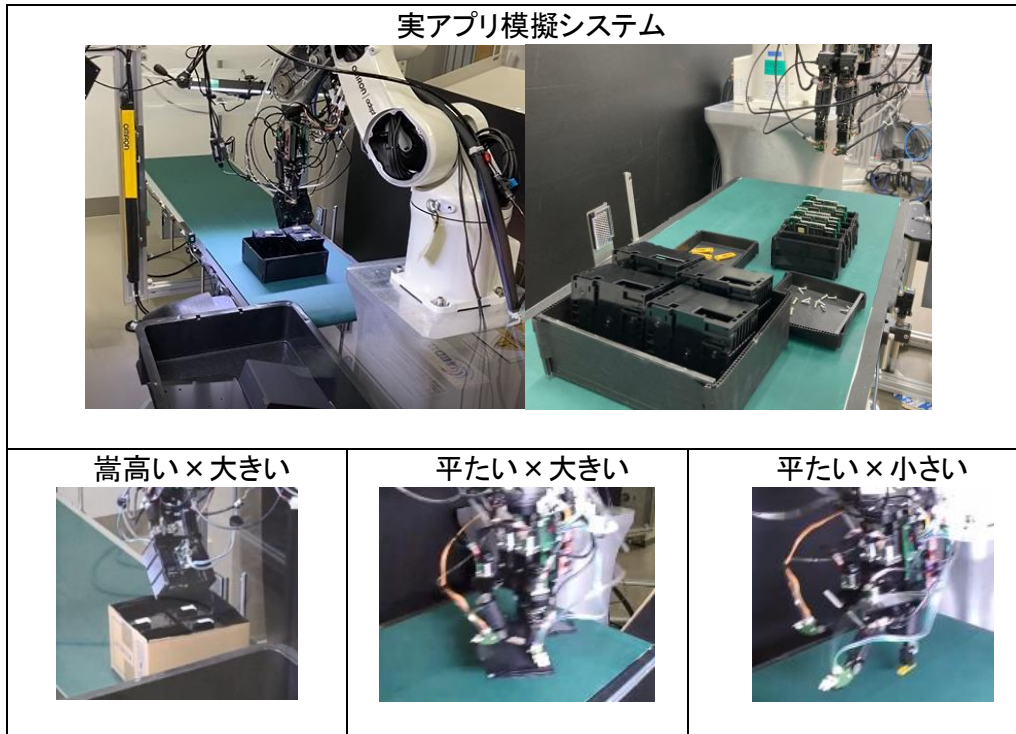


図 3-3.9.4-4 実アプリ模擬システムと複数ワーク高速調整レスピッキングの例

実施項目⑤(高速 ASM システム):

実際に構築したシステムを図 3-3.9.4-5 に示す。高速カメラシステムには、センサネットワークシステムの技術を応用することにより、高い画像分解能を維持しつつ、広い視野を確保している。高速カメラシステムの使用方法には2通りあり、1つ目は同じ画角で単純に視野を2倍にするもの、もう1つは異なる倍率で広視野と狭視野を利用してペグとホールの相対位置関係から使用する画像情報を選択するものである。どちらのカメラシステムにおいても今回のタスクを実現することができ、実応用の際にはそれぞれの特徴を活かしたシステム構成を可能にした。

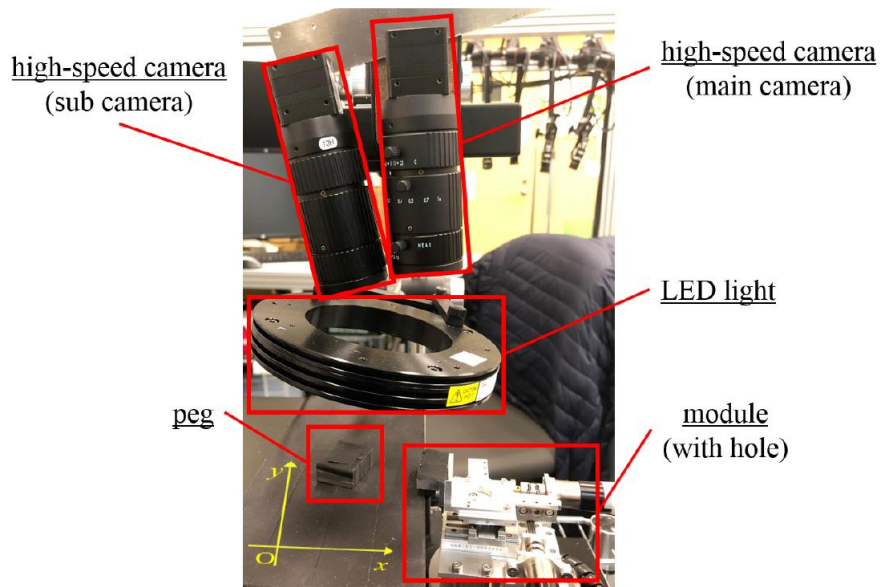


図 3-3.9.4-5 構築した支援システムの外観

駆動部の制御は完全なビジュアルフィードバックだけで実装されており、1kHz の高速画像処理によって得られる画像情報から高速かつ高精度での駆動部の制御に成功している。これにより、幅 $50 \mu\text{m}$ のペグ(凸部)と幅 $70 \mu\text{m}$ のホール(凹部)のはめあいタスクを実現している。タスク実行時における駆動部の応答を図 3-3.9.4-6 に、また駆動部のステップ応答の制御性能を表 3-3.9.4-1 に示す。これらの結果から、駆動部の視覚制御が適切に行われていることが分かり、かつ即応性の高い応答を示していることもわかる。

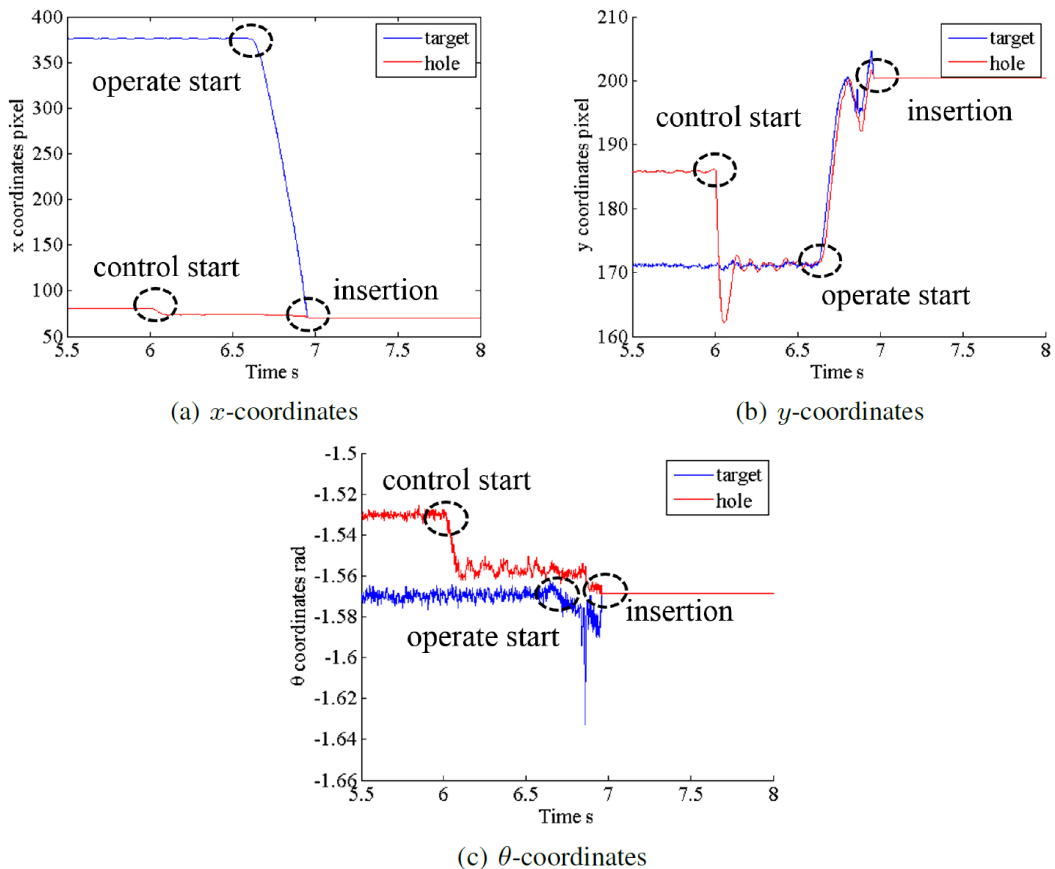


図 3-3.9.4-6 支援システムの時間応答

表 3-3.9.4-1 支援システムの制御性能

	オーバーシュート [%]	5%整定時間 [s]
parallel1	2.07	0.021
parallel2	2.07	0.013
rotation	2.31	0.006

図 3-3.9.4-5 で使用した駆動部は即応性といった点において十分な性能を示しているが、ストローク(補償範囲)が 20 mm と狭いことが欠点として挙げられる。実際の実応用を考えると、人間は 20 mm 以内の誤差までアプローチする必要があり、十分な補償範囲とは言い難い。そこで、ストロークを 50 mm まで拡張することを目指し、新規に高速 3 軸ステージを設計、開発した。そのシステムを図 3-3.9.4-8 に示す。また、高速 3 軸ステージの可動範囲をシミュレーションした結果を図 3-3.9.4-7 に示す。設計仕様通り、50 mm のストロークを実現するとともに、構築した支援システムの駆動部と同程度の制御性能を有していることを確認している。

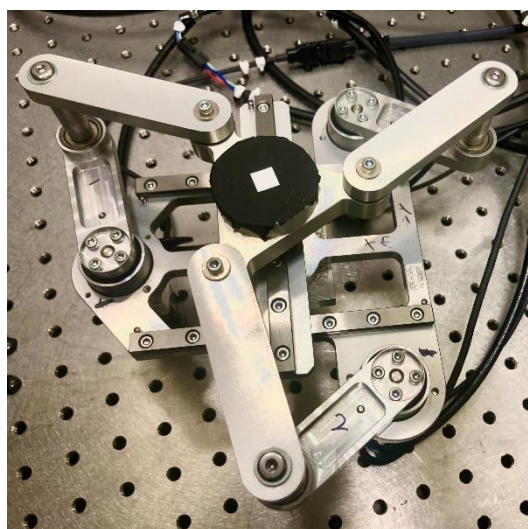


図 3-3.9.4-8 新規高速3軸ステー

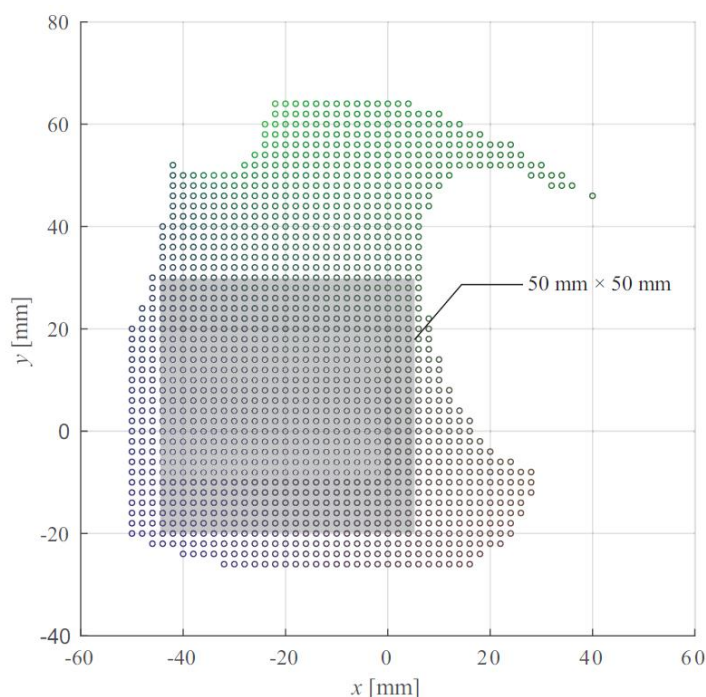


図 3-3.9.4-7 高速3軸ステージの可動範

3.9.5 成果の普及

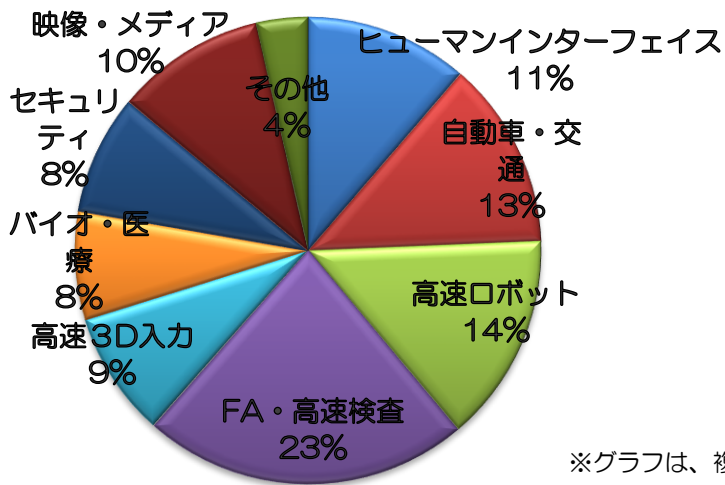
1) 成果最大化に向けた活動(WINDS ネットワーク)

高速画像処理技術は、本プロジェクトで研究開発を行っている FA・高速検査分野だけでなく、高速ロボット、自動車・交通、ヒューマンインターフェイス、映像・メディア、高速 3D 入力、バイオ・医療、及びセキュリティなど様々な分野での横断的技術応用が可能である。「WINDS ネットワーク」は、こうした高速画像処理の更なる普及と用途拡大、新規産業を目指すコンソーシアム形式の取り組みである。高速画像処理技術を飛躍的に進化(高速化、高精度化、省エネ化)させ、あらゆる産業分野の企業等に対して、セミナー活動等を通じて情報発信や意見・情報交換を行い、当該技術の応用展開に関する討議を行うことにより、広く事業化に至る研究・技術開発のサポートを推進している。

※WINDS ネットワーク WEB サイト URL: <http://www.winds-network.org>

(WINDS ネットワークの主な活動状況)

・会員数及び会員による想定応用分野の分布(2020年5月13日現在)
会員数：209 組織 (189 法人)



※グラフは、複数回答を含む

・WINDS フォーラム・セミナー

8回開催(2017年度～2019年度)

参加者数:各 100～130 名程度



WINDS フォーラム・セミナー風景

・ワークショップ(小規模セミナー形式) 2回開催
・会員企業との個別相談 等

2) 成果の発信状況

・エキスポビジョン

2017年12月のHSV SDKの成果発表と提供開始については、NEDOと共同でニュースリリースを配信したのをはじめ、高速画像処理技術のさらなる普及と用途拡大、新産業創出を目指したWINDSネットワーク主催のフォーラム、セミナーやワークショップでも積極的に発表やデモンストレーションを実施するなど、本成果の活用やその実装化につなげる為の普及活動を続けている。また、CEATECをはじめメーカーや販社が主催する展示会への出展やニュースリリースの配信を行い、多方面へ向けて広く情報発信をしながら普及に努めている。

・東京大学

特許論文等リストに記載するとおり、査読付き国際会議1件、査読付き国内学会1件、査読なし国内学会1件、講演1件を本研究の成果として発表し、国内外に発信している。また、うち1件の講演に対しては、日本機械学会若手優秀講演フェロー賞を受賞しており、本研究成果が高く評価されている。

3.10 研究開発テーマ「Field Intelligence 搭載型大面積分散 IoT プラットフォームの研究開発」

本研究開発項目では、「Field Intelligence 搭載型大面積分散 IoT (FIELD-IoT) プラットフォーム基盤技術」を開発し、これによる次世代構造物ヘルスケア技術を確立するという目標に対し、①センサ開発、②診断アルゴリズム開発、③監視システム開発を達成し目覚ましい成果を上げつつある。

3.10.1 概要

(1) 研究開発の動機・背景

社会インフラ設備の維持管理では、限られた予算で老朽化していく設備を適切に維持管理していくために、効率的で効果的な維持管理手法の導入が急がれている。

国内のインフラ構造物の状況に目を向けると、国土交通白書等に記載されていますが、社会インフラ設備の高経年化に伴う更新費と維持管理費用の増大に対する費用抑制・平準化は、我が国の喫緊の課題となっている(図 3-3.10.1-1 参照)。

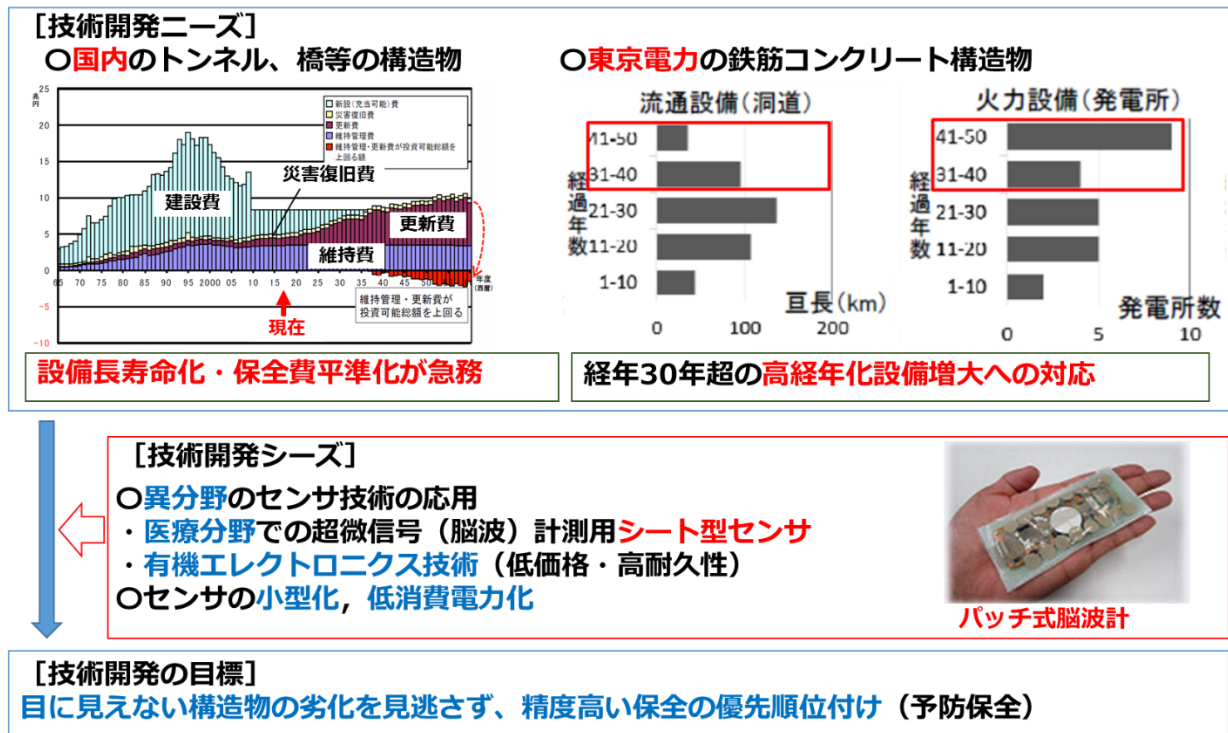


図 3-3.10.1-1 研究開発の背景

これまでの維持管理では外観目視点検が中心であり、すべてのインフラ設備に対応するためには膨大な人的な労力、費用が必要となってしまう。外観目視に依存していることから、変状が顕在化してからの対処となってしまう、予防的な措置を施すことが出来ない。結果として、変状が進んだ段階で対処することから、維持管理の費用も高価となってしまう。計測システム等を活用して、インフラ設備の異常を検知する方法も考えられるが、現状の計測システムは高価であり、容易に導入することが出来ない現状がある。

また、計測システムを導入しても、得られたデータが膨大であることから有効に活用できていないのが現状である。

そのため、その対策としては、高経年化設備の保全の最適化のため、目に見えない段階でのインフラの劣化を見逃さず、保全優先度を高精度で評価することが可能な予防保全の導入の実現が必要と考えられる。

一方、この課題解決で重要となる目に見えない内部の変化を把握するセンサ技術については、医療分野での体内の変化を把握するセンサ技術やセンサ自体の小型化・低消費電力化の技術が進化し、応用可能な状況にある。

上記のことから、社会インフラ設備の異常をとらえるための低コストのセンサシステムが必要であり、予防的な措置を施すことも可能とするセンサシステムが必要である。

そこで、本研究では、現状の「ヒトによる定期的点検」から「IoT活用による常時監視」へ転換するため、高経年化した設備から、多面的な設備状態の情報をより効率的に取得・評価することを実現して、設備保守業務の省力化と、インフラ設備管理コストの削減につなげることを目標として、開発に着手した。

この目標実現のためには、劣化検知センサを多種・多数設置した遠隔から常時モニタリング、潜在的劣化の可視化と補修・補強の優先順位付けの自動判定化、センサシステムの低コスト、長寿命化が重要と考えられる。(図 3-3.10.1-2 参照)。

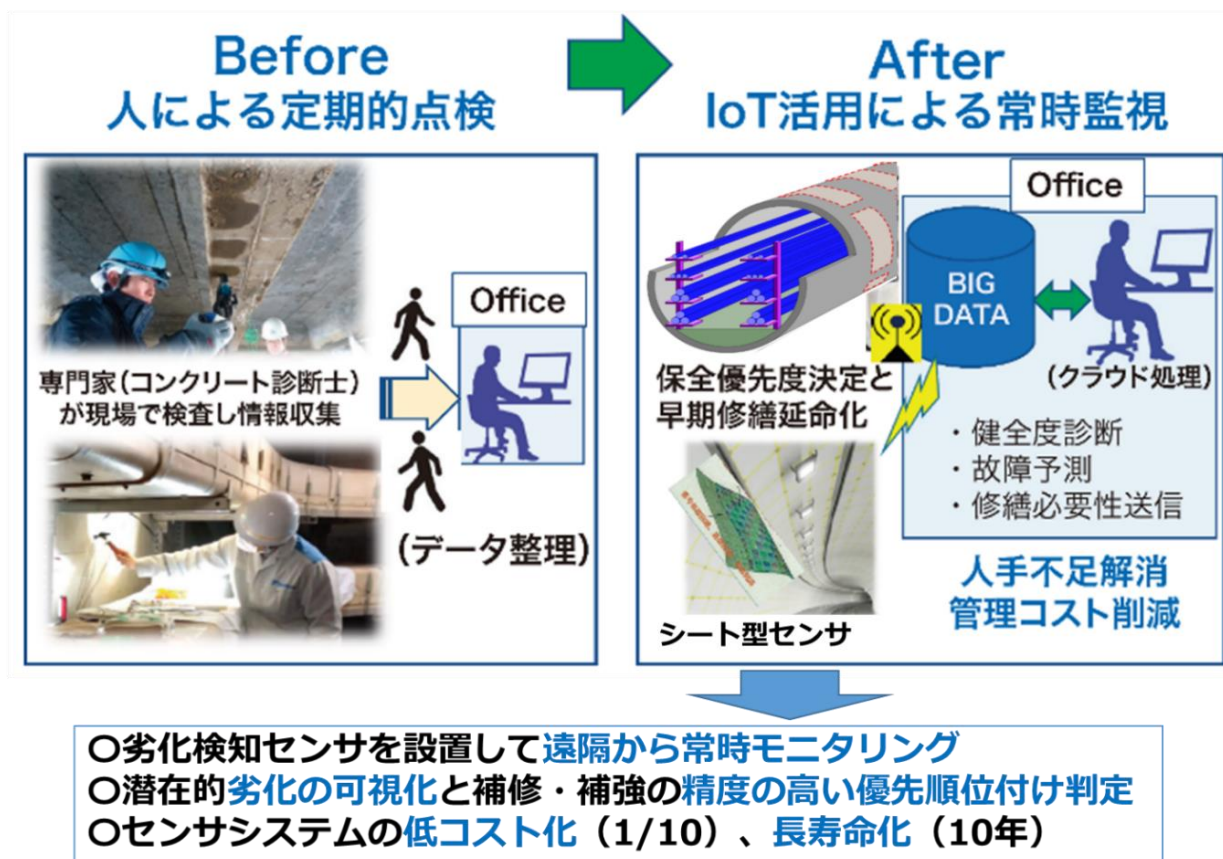
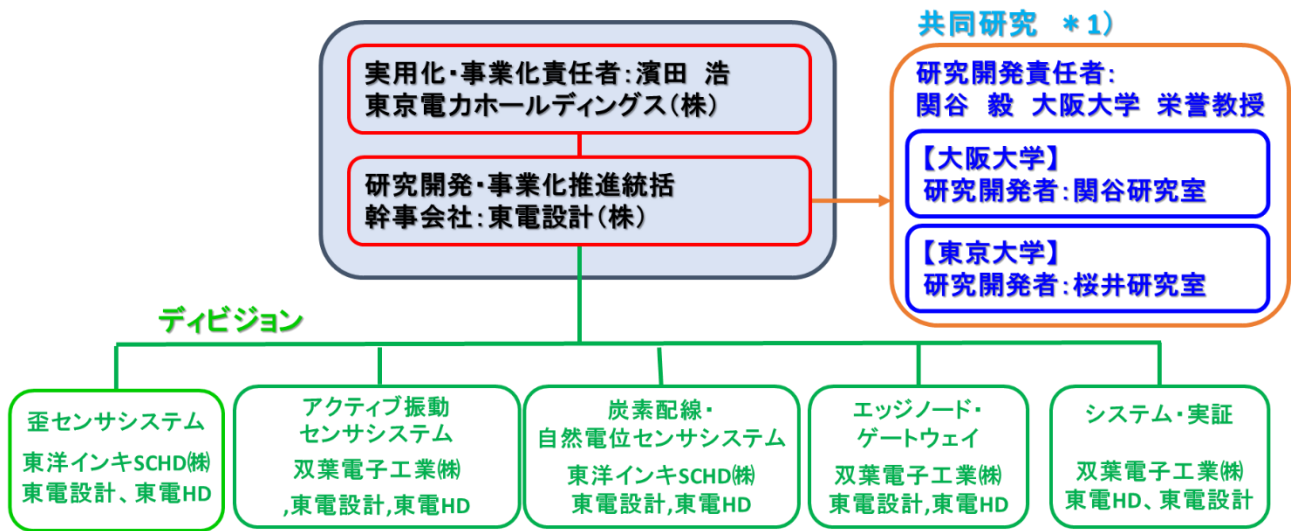


図 3-3.10.1-2 研究開発の目指す姿

(2) 研究開発の推進体制

「Field Intelligence 搭載型大面積分散 IoT (FIELD-IoT) プラットフォーム基盤技術」の研究開発については、2017 年～2018 年を受託研究として、2019 年～2020 年を助成事業として研究開発を推進し、2020 年現在の研究推進体制が、図 3-3.10.1-3 に示す通りとなる。



*1) 各企業はNEDOと直接契約、大学は東電設計と共同研究契約（継続）

図 3-3.10.1-3 研究開発の推進体制(2020年)

3.10.2 最終目標と根拠

(1) 研究開発の目標

本研究の開発内容は、①センサ開発、②診断アルゴリズム開発、③監視システム開発に大別できる。

各研究開発項目の目標を表 3-3.10.2-1 に示す。

これらの開発目標に合わせて、歪、振動、自然電位、塩化物イオン濃度のセンサ及びシステムについても、表 3-3.10.2-1 に示した目標が不可欠である。本プロジェクトでは、研究開発目標をシステムとして満足するために、参加機関が相互に協力して研究開発を進める必要がある。

表 3-3.10.2-1 研究開発の目標

項目	最終目標(2020年度末)
センサ開発	・開発センサの耐久性を10年とする
診断アルゴリズム開発	・設備の変状とセンサの異常を判定するアルゴリズムの開発 ・多種の面的なデータから設備の健全性を評価するシステムの開発
監視システム開発	・低消費電力化

(2) 目標設定の理由

センサ開発では、従来の歪み等のセンサは電気洞道等のトンネル内の高湿度環境、橋梁等の風雨にさらされる環境下においては、数週間～1年未満程度の耐久性しかなかったものを、今回の開発センサでは10年の耐久性を確保することを目標とする。また、歪みや振動センサについては、従来のセンサの適用範囲を大きく上回る測定範囲を確保可能とする。また、センサシステムの費用は従来費用の1/10を目標とする。

診断アルゴリズム開発では、得られたセンサのデータに基づいて、設備の変状とセンサの異常を判定するアルゴリズムと、多種の面的なデータから設備の健全性を評価するシステムを開発することを目標とする。

監視システムでは、社会インフラ設備の大半が外部から電源の供給がない場所に設置されることを踏まえ、間欠計測を動作において電池を用いた場合、従来計測センサでは数日で電池切れとなることに対し、バッテリーのメンテナンス間隔が長期間となるシステムを開発することを目標とする。

3.10.3 目標の達成度

表 3-3.10.2-1 の研究開発の目標の各項目に対する、現段階の達成度は、以下の通りである。

○センサ開発(目標:耐久性を10年とする)

炭素を主とした配線、歪センサ、自然電位、塩化物イオン濃度については塩水噴霧耐久試験により耐久性10年に目処を付けた(目標に対する達成度80%)。

歪センサに関してはセンサ形状について検討中。(2020年6月現在)

一方、振動センサ部材、計測システム部の試作を完了し、高精度化を図るための検討と耐久性を確保するための検討を現在実施中である(2020年6月現在)。

炭素配線は積層構成と通信・伝送系システムとのマッチングを検討中である(2020年6月現在)。

○診断アルゴリズム開発

(目標:設備の変状とセンサの異常を判定するアルゴリズムの開発)

センサ信号取得から商用通信を利用してクラウドに情報を展開するデータフローの構築に目途をつけた(目標に対する達成度80%)。

一方、設備変状とセンサ異常を判定するアルゴリズムの開発は現在も継続中である(2020年6月現在)。

(目標:多種の面的なデータから設備の健全性を評価するシステムの開発)

コンクリート亀裂(歪)、鉄筋腐食、塩化物イオン濃度、振動センサ、それぞれの個別センサのデータからの設備の異常の検出に目途をつけた(目標に対する達成度80%)。

一方、それらの各センサからの検出情報を総合した設備の健全性評価のシステム化を進めており、2020年9月頃から実証試験を実施予定である(2020年6月現在)。

○監視システム開発(目標:低消費電力化)

バッテリーの充放電条件に着目した劣化抑制技術の開発により、シミュレーションにより低消費電力化の目標達成に目途をつけた(目標に対する達成度80%)。

初期システムと比較し約70%の消費電力削減に目途をつけたシステムとバッテリー劣化抑制技術の融合を行った実証試験用システムを開発中である。(2020年6月現在)。

また、本プロジェクトの2020年度の取り組みについては、表3-3.10.3-1に示す通りであり、2020年度末までに当初の開発目標を達成する予定である。

表 3-3.10.3-1 本プロジェクトの 2020 年度の取り組み

項目	実施項目	最終目標	担当と具体的な取組み事項	
			担当	内容
センサ開発	歪	耐久性 10 年、コスト 1/10	東洋インキ SCHD 大阪大学	新素材を用いた微細歪から数 mm クラックに至るまでの広域レンジ歪計測用センサ開発
	自然電位	自動測定 耐久性 10 年、コスト 1/10		新素材を用いた鉄筋腐食電位計測用センサ開発
	塩化物イオン濃度	自動測定 耐久性 10 年、コスト 1/10		新素材を用いたコンクリート中の塩化物イオン濃度計測用センサ開発
	振動	自動測定 耐久性 10 年、コスト 1/10	東電設計 大阪大学	圧電フィルム材料を用いた高精度振動センサ開発
診断アルゴリズム	Field AI クラウド AI	設備の変状とセンサ劣化・異常の区分け 多種・面的データによる設備変状のスコア化	東京電力 HD 東電設計	現場におけるセンサ自己診断や設備変状の緊急性判定 データ収集中央における設備の健全性診断
監視システム	省電力化 AI を活用した 環境ノイズ キャンセリング ワイヤレス通信	遠隔・断続監視 屋外・屋内・トンネル内設置可 帯域、方式の決定	東京電力 HD 東電設計	センサシステムの検証・実証
			東電設計 大阪大学 東洋インキ SCHD	センサ、炭素配線、エッジノード、ゲートウェイ、それぞれ開発、システムの統合化 接合封止技術の開発
			東電設計 双葉電子工業 東京大学	長寿命化電源システム開発
			双葉電子工業	モジュール周辺機器開発
			東洋インキ SCHD	新素材を用いた積層炭素配線シートの開発

センサ開発については、2019 年度までに各種センサについて基本性能の確認を実施した。監視システム開発については、2019 年度までに、炭素配線シート、エッジノード、ゲートウェイの試作を実施した。

3.10.4 成果と意義

本研究開発の成果としては、省エネルギーに繋がる①CO₂ 削減への効果と、②設備・メンテナンスのトリアージによるコスト削減効果を想定している。

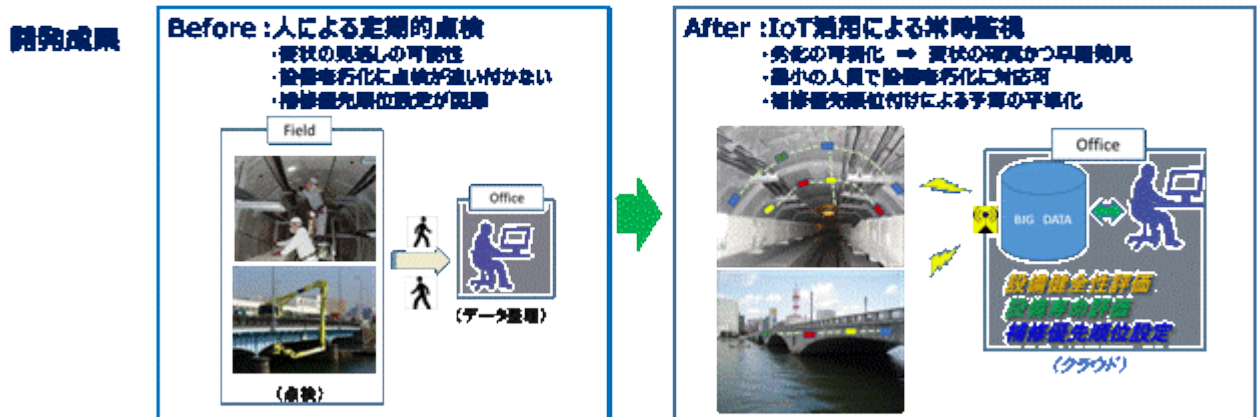
CO₂ 削減への効果としては、開発を行って来た Field Intelligence 機能を有したセンシングシステムの実構造物への適用結果による CO₂ 削減効果を算出するとともに、本技術を広く社会へ展開した場合についての削減効果を推定することで、2030 年時点における CO₂ 削減効果が事業全体として年約 90 万 t を実現し得ることを想定している。

設備・メンテナンスのトリアージによるコスト削減効果としては、例えば、電力送電用洞道へ展開することで、図 3-3.10.4-1 に示すような実際の洞道の補修および新設工事の抑制効果を想定している。

**研究開発内容：Field Intelligence 機能を有する炭素配線大面積シート型センサを用いた
インフラ設備点検システム**

キーワード：低コスト（炭素配線）、大面積、常時監視、Field Intelligence（簡易診断、センサ故障検知）、
クラウド連携（検査物全体の高精度健全性診断）

開発目標：予防保全による設備延命化
⇒ 2037年度以降も「設備投資費＞設備更新費＋維持管理費」の真現に貢献



また、多くの社会インフラ設備に用いられている鉄筋コンクリート構造は、単一メカニズムで劣化進行するだけでなく、複合的な劣化を生じている場合もあり、設備が置かれている環境条件によって、劣化速度が異なることから、劣化の将来予測には未だ技術的な課題が多い。開発センサシステムが実用化されてデータが蓄積されて、それらのデータの分析等を行うことによって、さらなる劣化速度の高精度化を図ることが出来、コンクリートの予防保全技術の発展に寄与するものと考えている(図 3-3.10.4-2)。

センサ開発

鉄筋コンクリート構造物の内部劣化から表面に発生する劣化まで把握するための4種類のセンサ（塩化物濃度、自然電位、振動、歪み）を開発



図 3-3.10.4-2 コンクリートの予防保全に寄与するセンサ開発の概要

本研究で取り組む①センサ開発、②診断アルゴリズム開発、③監視システム開発の技術の新規性・優位性・成果の意義については、表 3-3.10.4-1 に示す通りとなる。

表 3-3.10.4-1 開発技術の新規性・優位性・成果の意義

開発項目	新規性・革新性	技術の優位性	成果の意義
センサ開発(1)	<p>人力調査を自動化 (塩化物、自然電位センサ) 潜在的な微細な変化も検知 (振動センサ)</p>	<p>自動検知 アクティブ型</p>	<p>緊急措置判断の対応が可能 潜在的な変状の把握による戦略的な維持管理</p>
センサ開発(2)	<p>有機素材のセンサ適用</p>	<p>低コスト、高耐久性</p>	<p>他の用途への展開による産業活性化</p>
診断アルゴリズム	<p>AI技術導入による設備診断ノウハウと蓄積データの融合</p>	<p>熟練技術者に代わる、及び進化する診断</p>	<p>蓄積データの更なる活用による土木技術の発展に貢献</p>
監視システム	<p>多様なフィールドへの実装</p>	<p>省電力、耐ノイズ性</p>	<p>多様な環境で適用可能 社会インフラ設備以外の分野においても、省電力化に貢献</p>

3. 10. 5 成果の普及

研究開発成果の普及については、プロジェクトメンバーのうち、東電設計では、高速道路事業者のグループ会社と共同で道路橋の床版の劣化監視技術の開発を行っている。

この技術は、監視方法として技術的には実用化レベルに達しているが、市販の振動センサを用いることから、市販センサが高価であることと大量データに対応できないために、システム化が図れていないために普及を妨げている。

そこで、この技術を活用すると共に、本プロジェクトの開発成果と組み合わせることで、より良い維持管理システムが開発でき、東電設計を通じて、開発成果の普及が実現できるものと考えている。

3.11 研究開発テーマ「Sensor-to-Cloud Security～ビッグデータを守る革新的 IoT セキュリティ基盤技術の研究開発」

本研究開発項目の内「計測セキュリティの研究開発」では、2018 年度までの研究成果を得て、「高効率・高速処理を可能とする AI チップ・次世代コンピューティングの技術開発／革新的 AI エッジコンピューティング技術の開発／AI エッジデバイスの横断的なセキュリティ評価に必要な基盤技術の研究開発」の実施項目①に発展的に継承された。

当該研究プロジェクト実施項目①においては、本研究開発の 2018 年度までの成果を活用し、「AI エッジ入出力セキュリティ評価シミュレータの開発」を行うこととなった。

本研究開発項目の内「高機能暗号の研究開発」では、高機能暗号をスケーラブルにハードウェアとして構築するため、アーキテクチャ、回路システム、デバイス集積、セキュア実装、を垂直統合する研究開発を推進し、

- ① 高機能暗号を 10 ミリワット以下で実現する低電圧・省電力デバイス(65 nm SOTB デバイス等)による末端ノード向け暗号モジュール技術
- ② 高機能暗号を 10,000 並列以上のスケーラビリティで具現する超並列・多積層デバイス(TSV ベースの 3D デバイス等)による中間・上位ノード向け暗号モジュール技術

を確立した。

これにより、市場における高機能暗号実用化への道を切り拓くことが可能となった。

個別の研究開発テーマにおける詳細は以下に示す。

3.11.1 研究開発サブテーマ「計測セキュリティの研究開発」

3.11.1.1 概要

新しい情報社会の概念が Cyber Physical System や Internet of Things (IoT) といった言葉で語られ、物理世界および論理世界からのデータの計測、その通信、蓄積、処理を踏まえた利用(物理世界の制御を含む)とその結果の確認、さらには保守管理などの全ての側面に関し、適切なセキュリティが求められる時代が到来しようとしている。研究開発項目Aではセンサ、データ取得・収取部分すなわち「計測」に着目する(図 3-3.11.1-1)。

2020 年にはセンサ 1 兆個、IoT 機器 250 億台の時代が到来する。センサ(一般的には計測システム)で「計測」した情報が信用できることは、IoT が健全に展開されるための大前提となる。

センサにおける「計測」に対する攻撃は、(1) 誤った計測結果(偽のセンサ出力)を出力させようとする攻撃、すなわち計測のインテグリティ(Integrity)を脅かす攻撃、および、(2) 計測をできなくする DoS(攻撃サービス不能)攻撃、すなわち計測の可用性(Availability)を脅かす攻撃に大別できる。

自律制御や自動運転やロボットや医療機器や社会インフラなどのあらゆるシステムを含む今後の IoT において、これらの攻撃に由来する誤動作や停止は、人命・身体・社会システムの深刻な危険にもつながる大きな脅威である。

このように考えると、この近未来の脅威によるリスクを低減するために、データ取得・収集段階(制御結果の確認段階を含む)におけるセキュリティ(インテグリティ、可用性)、すなわち「計測セキュリティ(Instrumentation Security)」の分野の研究開発が極めて重要であることがわかる。

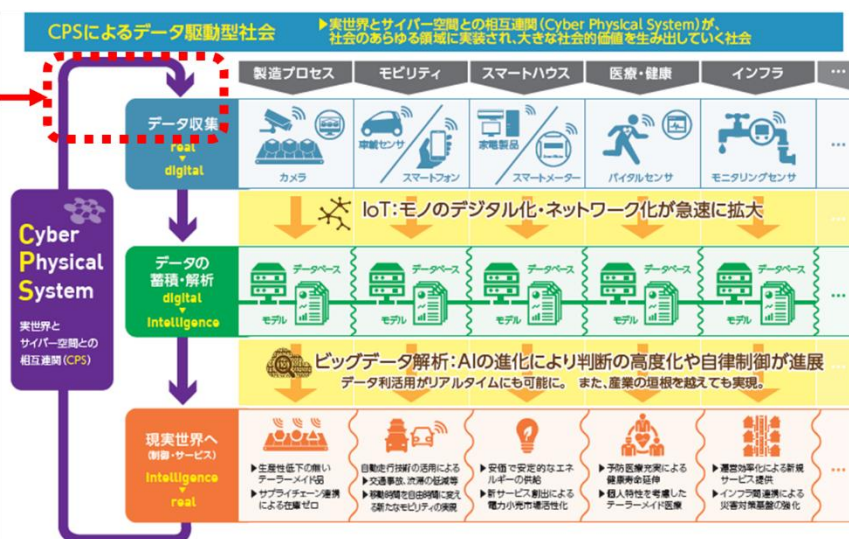
しかし、既によく認知されている、サイバーセキュリティの諸分野である、ネットワーク上のセキュリティ、記録のセキュリティ、機器・ソフトウェアのセキュリティ、クラウドデータ処理のセキュリティ、サービスのセキュリティなどに比べ、計測セキュリティはほとんど研究が進んでいない状況である。今後の IoT において計測セキュリティを確保・強化するために必要である、

- (a) 計測セキュリティを評価する技術、要求水準の基準、保証スキーム等の開発、

(b) 重要な計測システムの計測セキュリティを強化する方法の開発
 において組織的な研究開発の取り組みが圧倒的に不足している。特にセンサ入力に対して直接作用するタイプの攻撃には、他のセキュリティ分野で有効とされた技術が効力を発揮しえない場合も多い。

A. 計測セキュリティ

●未開拓課題：データ取得・収集における情報・物理セキュリティ



経済産業省・産業構造審議会商務流通情報分科会・情報経済小委員会「中間取りまとめ ～CPSによるデータ駆動型社会の到来を見据えた変革～」2015年5月21日
http://www.meti.go.jp/committee/sankoushin/shojo/johokeizai/report_001.html

図 3-3.11.1-1 計測セキュリティの重要性は明白である

3.11.1.2 最終目標と根拠

【セキュリティ評価技術】

センサにおける脅威や脆弱性の具体化のため、産学連携を活用して攻撃用テストベッドを構築し、対策が必要な攻撃を網羅的に把握する。(実施項目A-1、A-2)

【セキュリティ要件抽出】

具体化されたセンサへの脅威を共有し、対策の必要性を機能要件にブレイクダウンして業界標準化を推進する。(実施項目A-4)

【セキュリティ機能開発】

機能要件を満たす、かつセンサ IC などのアナログ IC からマイコンまでを幅広くサポート可能な対策技術を開発する。コストが普及の妨げになる点を考慮し、それぞれの IC でチップコストにインパクトを与えない方式を開発する。(実施項目A-3)

【技術展開及び事業化】

抽出した機能要件とその評価技術は IoT システムのコンポーネントとなるセンサ IC、アナログ IC、マイコン等で不可欠なセキュリティ機能の確認技術として標準化する。当該機能を満たす IC は高付加価値製品とし差別化する。

3.11.1.3 目標の達成度

本研究開発は、2018 年度までの研究成果を得て、「高効率・高速処理を可能とする AI チップ・次世代コンピューティングの技術開発／革新的 AI エッジコンピューティング技術の開

発／AI エッジデバイスの横断的なセキュリティ評価に必要な基盤技術の研究開発」の実施項目①に発展的に継承された。

よって、2018 年度までの研究成果による、目標達成の状況を以下に記す。

(1) 2018 年度までの成果概要

研究開発項目A.「計測セキュリティ」に関して、各種センサ等の計測セキュリティの実態解明、計測セキュリティの評価方法、強化策ならびに保証スキームについて、参加組織を跨いで有機的に研究開発した。

(2) A-1. 受動的計測のセキュリティ評価技術

センサとクラウドの連携システムとして、ロボットの位置情報をクラウドで監視可能なシステムを想定し、超音波による遠隔攻撃の再現環境の構築と攻撃の影響度に関するセキュリティ分析を実施した。また、センサを搭載したドローンに対する超音波による遠隔攻撃の再現環境の構築し、センサへの攻撃がシステム全体に波及することを確認した。本テストベッドを簡略化したデモシステムを開発し広報発表を行った。

(3) A-2. 能動的計測のセキュリティ評価技術

センサ自身から信号を発信して能動的に計測するセンサ／計測システムを対象として、脅威に対するセキュリティを評価する技術を確立する。信号の飛行時間を用いて距離を計測する Time of Flight (ToF)方式と、三角測量方式とを主な対象としている。

A-2-1. ToF 測距センサのセキュリティ評価技術

単一方向からの攻撃に対するセキュリティ評価技術の開発を行い、ToF 距離画像カメラに関する評価システムおよびそれを用いた評価方法をとりまとめた。

A-2-2. 三角測量のセキュリティ評価技術

光切断法を用いた三次元距離・形状測定手法に対する攻撃に関し、代表的な 2 次元パターン光投影手法である位相シフト法に対する攻撃手法や、攻撃光強度と測距誤差に関する評価による攻撃耐性の評価手法を確立し、A-3. 計測セキュリティ強化技術研究に活用した。

(4) A-3. 計測セキュリティ強化技術

A-2で示される、能動的な測距手法に対する攻撃耐性評価基準に則って、攻撃耐性を有するセンサおよびそれを用いた測距システムの開発を行う。

A-3-1. 計測セキュリティ強化方式

実用的計測セキュリティ強化方式の開発を行い、LIDAR に関する実証システムを構築した。

A-3-2. セキュリティ強化センサ

固定長符号をピクセル内で検波可能なセンサ回路を設計し検証を行った。

A-3-3. セキュア時間回路

アナログデジタル変換器の偽装攻撃応答モデル及び偽装攻撃対策回路を開発した。

(5) A-4. 計測セキュリティ保証スキーム

産業技術総合研究所 CPSEC の設立を受けて、当該機関を中心とするセキュリティ保証スキーム構築活動の一環として、計測セキュリティ保証スキームを構築していく方針をとりまとめた。

3.11.1.4 成果と意義

本研究開発は、2018 年度までの研究成果を得て、「高効率・高速処理を可能とする AI チップ・次世代コンピューティングの技術開発／革新的 AI エッジコンピューティング技術の開発／AI エッジデバイスの横断的なセキュリティ評価に必要な基盤技術の研究開発」の実施項目①に発展的に継承された。

当該研究プロジェクト実施項目①においては、本研究開発の 2018 年度までの成果を活用し、「AI エッジ入出力セキュリティ評価シミュレータの開発」を行うこととなった。

3.11.1.5 成果の普及

「AI エッジ入出力セキュリティ評価シミュレータ」は、2023 年度以降、産業技術総合研究所に提供され、同機関において、セキュリティ評価分析技術基盤として活用される予定である。

3.11.2 研究開発サブテーマ「高機能暗号の研究開発」

3.11.2.1 概要

近年、IoT に代表されるように、さまざまな情報の高度利活用が検討されている。それに従い、プライバシー保護の観点などから、それらの情報のセキュアな管理が一層重要となっている。しかしながら、従来の暗号技術を単純に適用した場合、暗号化状態のままデータ処理・管理を行うことが困難であるため、情報の高度利活用を行う上で問題となる。たとえば、通常の公開鍵暗号において、受信者Aの公開鍵を用いてデータの暗号化を行いクラウドストレージ上で保管する場合、この暗号化データの復号は受信者Aだけしか行えないため、このデータの広範な利用は困難となる。また、単一のデータに対して、受信者毎に個別の暗号化を行った場合、元々は単一のデータであるにもかかわらず、受信者毎に異なる個別の暗号文を生成する必要があるため、計算コストと記憶容量のいずれもが膨大となる。これは、クラウドを通じたビッグデータの広範な相互利活用が期待される近未来において、極めて憂慮すべき問題である。暗号化されたデータは、一見すると無意味なデータの羅列とみえるため、上記の例に留まらず、通常想定されるデータ処理・管理の多くが極めて厳しい制限を受けることになる。

これらの問題に対し、単にデータの秘匿性を保証するだけでなく、高度なセキュリティを保ったまま、データの高度利活用を可能とする暗号技術は、**高機能暗号**と呼ばれている。高機能暗号とは、単一の暗号技術の呼称ではなく、従来の暗号技術の単純な利用が問題となるさまざまな状況に対応するための個別の新規暗号技術の総称であり、主として公開鍵暗号の機能を究極に近い形で発展された暗号技術と位置づけられる。

そのような高機能暗号の代表例として、検索可能暗号、属性ベース暗号(可変復号条件暗号)、ID ベース暗号、無効化機能付き ID ベース暗号、関数暗号、準同型暗号、代理再暗号、閾値暗号、放送暗号、グループ署名、属性ベース署名、アグリゲート署名(集約署名)、準同型署名などが挙げられる。たとえば、上記の例においては、属性ベース暗号(可変復号条件暗号)を用いることで、暗号化の際に復号を許可された利用者属性の条件を指定し、その条件を満足する属性をもつ利用者だけに復号が可能であるようにすることができる。これにより、クラウドストレージ上には、受信者毎の個別の暗号文を保管する必要はなく、単一の暗号文だけを保管すれば十分となる。

上述の通り、高機能暗号はさまざまな個別技術を包含するものとなっているが、興味深いことに、それらのほとんどにおいて、その最も核となる基本演算部分は共通しており、これは**ペアリング**と呼ばれる演算である。したがって、ペアリングの計算を高速かつ省エネルギーに実行することにより、上記のさまざまな高機能暗号が一括して、同様に高速かつ省エネルギーに実現可能となる。

3.11.2.2 最終目標と根拠

本研究開発項目では、高機能暗号をスケーラブルにハードウェアとして構築するため、アーキテクチャ、回路システム、デバイス集積、セキュア実装、を垂直統合する研究開発を推進し、下記の技術を確認する。従来型の半導体トランジスタの超微細化を前提とせずに、セキュア暗号モジュールの性能を先端設計・実装技術によりスケーリングするシナリオの獲得を目指している。

- ① 高機能暗号を 10 ミリワット以下で実現する低電圧・省電力デバイス(65 nm SOTB デバイス等)による末端ノード向け暗号モジュール技術
 - ② 高機能暗号を 10,000 並列以上のスケーラビリティで具現する超並列・多積層デバイス(TSV ベースの 3D デバイス等)による中間・上位ノード向け暗号モジュール技術
- これにより、市場における高機能暗号実用化への道を切り拓くことが可能となる。

3.11.2.3 目標の達成度

B-1-1 高機能暗号ユースケース

本項目では、高機能暗号のフィールドネットワークにおける有望なユースケースを明確にすることを目標とした。多数の末端ノード(例えばセンサや監視カメラ)からデジタル署名付きでデータを送信し、ネットワークの上位ノードにおいてそれらのデータとデジタル署名が整合することを検証する機能の効率化はニーズが高い。これを高機能暗号のキラーアプリケーションの一つと位置付けた。多数の末端ノードからの多数のデジタル署名を中間ノードにおいて集約してひとつの署名に変換し、上位ノードにおいて多数のデータ群とひとつの集約署名との整合性を検証する、集約署名方式で、不正ノード追跡機能を有するもののニーズが高いことを示し、そのフィジビリティを実証評価した。以上から、当初の目標を達成したといえる。

B-1-2 高機能暗号アルゴリズム

本研究項目において、利用についての検討が進められてきた集約署名について、有用な付加機能が追加された拡張方式のプロトタイプ設計を推進した。具体的には、電子署名の対象となる通信データとは独立に生成可能な情報を電子署名の生成に先行して事前に生成し、予め署名検証サーバに送信しておくことで、実際に署名生成を行う際の処理性能を高める手法についての設計を行った。

B-1-3 高機能暗号運用

高機能暗号は、従来の暗号にはなかった様々な機能が実現することが特長である。それを実現するために、システムで発行された複数の鍵は相互に独立ではなく、鍵の間に一種の相関が存在している。このような特性をもった鍵を生成する最も簡単な方法は、鍵管理を担当する唯一のセンターを想定することである。鍵管理とは、鍵を発行し、運用し、使用停止する、という鍵のライフサイクルに責任を持つ機能である。鍵管理はシステムの実際の安全性を左右する重要な機能であるため、鍵の発行などの処理は安全で管理された環境下で行う必要がある。また鍵管理を行うセンターは大きな権限を有するので、決して不正を行わない仮定が必要である。この仮定がおけない場合には、相互に牽制力をもつ複数主体が分担して鍵管理を担当するという方法が考えられる。高機能暗号の実運用にあたっては実際のリスクに応じてこのような鍵管理の実現方法に対する配慮も必要になる。

上記の観点から、本研究項目においては、下記3種類の高機能暗号について、鍵管理の役割を整理し、特定した。

属性ベース暗号の場合:この方式では個々のユーザと、そのユーザがどのような属性を有するかに対応付けと、その対応付けに従った鍵の発行が必要となる。これを鍵管理セン

ターが行う。センターはユーザと属性の対応付けが変わった場合には、それを常に鍵に反映させる必要がある。

集約署名の場合：この方式は属性ベース暗号の場合よりも単純であるが、複数の署名を集約して1回の処理で検証できるために、複数の署名ノードの鍵の間に相関を持たせている。相関をもった鍵を発行するために鍵管理センターが必要である。

検索可能暗号：この方式の場合にはセンターが必ず必要という訳ではないが、暗号化したままの情報を検索が可能とするためにユーザが作成した検索用鍵が用いられる。検索用鍵が検索を実行するサーバに悪用されかつ検索ワード空間が小さい場合には、検索ワードに関する攻撃用辞書を作ることが可能となる。検索鍵が意図しない使われ方をしないように管理する必要がある。

2020 年度、本プロジェクトが開発する高機能暗号モジュール(クラウドネットワーク用)を用いて、上記検索可能暗号の内、秘匿検索システムについて、ネットワーク上の運用シミュレーションを行い、当初の目標を達成する見込みである。

なお、このような短・中期の課題に加えて、長期的に一定の安全性を維持するために鍵のサイズを大きくする対応も必要になる。このことは従来の暗号にも共通する課題であり高機能暗号特有の課題という訳ではない。しかし将来の鍵サイズの置き換えを想定したシステム更新計画も実運用上の大きな課題である。

B-2-1 高機能暗号のスケラブル・アーキテクチャ

本研究項目では、10,000 倍という途方もない性能向上を到達目標として掲げている。そのベンチマークとしては、研究提案時に当時最速と考えられていた、Intel Core-i7(22nmCMOS)を用いた実装で、1回のペアリングの実行に計算時間 341us(840,000 クロック)、消費電力 80W(見積もり)を用いている。秘匿検索を用いるための一例として、7座標に対するマルチペアリングを想定すると、ベンチマークでは、2.4ms(5,880,000 クロック)となる。これを複数回の試作により、3コアを並列に動作させ、5スレッドのデータを同時に実行することで、7-マルチペアリング当たり 56us(11,258 クロック)により実現できるペアリングエンジンを開発し、速度性能に関して 40 倍の性能向上を実現している。また、消費電力は、typical 200mW を実現しており、おおよそ 400 倍の電力削減を実現している。本実現は 65nm プロセスを用いたものであり、22nm プロセスの性能と校正に比較を行うためには、22nm もしくは先端プロセスによる見積もりが不可欠であり、例えば 12nm プロセスでの実装見込みではクロック速度 5 倍の見込みを得ており、結果的に動作速度 200 倍の見込みが得られ、また、その際の消費電力見込みは 4 倍程度であることから、消費電力的に 100 倍程度の削減の見込みとなる。本ペアリングエンジンは、プロセスに関してスケラブルであるため、先端プロセスを使用することで、さらなる速度向上と電力削減効果が見込まれる。以上より、当初の目標を十分に達成している。

B-2-2 暗号回路システムのセキュア設計開発プラットフォーム

本研究項目では、暗号回路システムのセキュア設計開発プラットフォーム構築に関して、①高機能暗号向け機能回路ライブラリ、②高機能暗号向けセキュア物理設計環境、③高機能暗号向けセキュア物理シミュレーション、④高機能暗号向けシステム実装環境の確立を目標とした。高機能暗号の高速化・並列化実装に向けた低位の演算構造体の回路ライブラリとして、国内製造可能な 130 nm CMOS 技術による高機能暗号システム ASIC チップを設計開発し、また、秘密検索分散処理向けマルチチップ高機能暗号モジュールの構築に成功した。ここで、マルチチップの面内並列化構成とシリコンインタポーザへの 2.5 次元実装による三次元積層の模擬構造を構築することで、高機能暗号回路システムのセキュア物理設計環境およびセキュア物理シミュレーション技術を確立するとともに、三次元積層実装技術開発の

効率化した。さらに、秘匿検索アプリケーションとマルチチップ高機能暗号モジュールのハードウェア・ソフトウェア統合によるセキュアシステム実装開発プラットフォームの確立に応用した。以上の取組みにより研究目標を十分に達成した。

B-2-3 高機能暗号向け先端デバイス集積

本研究項目では、高機能暗号チップの 2.5D 及び 3D 物理実装に向けた小径シリコン貫通電極(TSV)プロセスと裏面厚膜配線プロセスの両立する製造プロセス技術を構築することで高機能暗号向け暗号回路システムによる秘匿検索分散処理プロトタイプの実現を目標とした。まずは各要素の基盤技術を構築し、それらを統合したプロセス技術を開発した。このプロセス技術を国内製造可能な 130nm CMOS 技術による高機能暗号システム ASIC ウェーハに適用するプロセス技術の構築を行った。この小径 TSV および裏面厚膜配線を適用した 130nm CMOS 技術による高機能暗号システム ASIC ウェーハから取り出される高機能暗号システム ASIC チップを用いてマルチチップ高機能暗号モジュールの構築に向け 3 次元積層実装技術の開発を行うことで、高機能暗号向け暗号回路システムによる秘匿検索分散処理プロトタイプの実現を可能とした。以上の取組みにより研究目標を十分に達成した。

B-2-4 暗号回路システムのセキュア実装

本研究項目では、アルゴリズムレベルおよびデバイスレベルのサイドチャネル攻撃対策技術の開発を目標とした。アルゴリズムレベルでは、高機能暗号モジュールについて単純解析攻撃および平文選択型単純解析攻撃に対する耐性を実現した。

また、デバイスレベルでは、高機能暗号に向けたデバイス集積技術による耐タンパー性能についてシミュレーション評価するとともに最先端評価技術により定量化した。以上より、当初の目標を十分に達成した。

B-3 高機能暗号を用いたゲートウェイ向けソフトウェア開発

高速な秘匿検索の達成を目指して、検索ワードの登録処理と検索処理の高速化アルゴリズム検討およびソフトウェア開発を実施した。それぞれの要素演算である楕円曲線上の固定点を用いた複数回のスカラー倍算、マルチペアリング演算に特化した実装アルゴリズムを検討し、ソフトウェア開発を実施した。また前者はゲートウェイ等の省リソースな IoT 機器での実装を行った。以上により、計画時に想定していた実施内容の実行を完遂した。

B-4 高機能暗号を用いた秘匿情報処理ソフトウェア開発

クラウド上に保管されたプライバシー情報を暗号化して保護するとともに、その利活用を可能とするために、高機能暗号の 1 種である暗号化したまま検索することが出来る秘匿検索が存在するが、ペアリング処理の重さから検索に時間を要するという課題があった。

本課題を解決するため、以下の開発項目を実施し、計画した実施内容を完遂した。

➤ クラウド向け高機能暗号ライブラリ

ペアリング処理をソフトウェアで実装した高機能暗号ライブラリでは、BN 曲線上の optimal ate ペアリングとし、ペアリング内部は、ミラーループと最終べきに分解されるが、7 回の最終べきを 1 回に共通化した。さらに、ミラーループ内部を line 関数と乗算に分割し、乗算部を共通化するアルゴリズムを開発し、8 コアを用いたマルチスレッド、Intel Xeon E5-2620 v4 2.1GHz 上で 0.41 ミリ秒の速度を達成した。また、研究項目 B-2 で開発したペアリング処理実装の高機能暗号ハードウェアを搭載した高機能暗号ライブラリを開発し、高機能暗号ミドルウェアとの連携を実現した。

- 高機能暗号ミドルウェア
 - ペアリングを実装した高機能暗号ライブラリとデータベースを連携する高機能暗号ミドルウェアを実装し、検索処理の分散化により台数に比例した高速化を実現した。
- 秘匿情報処理ソフトウェア
 - 検索処理、登録処理を受け付ける秘匿情報処理ソフトウェアを開発し、研究項目 B-3 で開発した DB 登録用ソフトウェアを搭載した登録向けクライアントライブラリの登録連携動作と、ゲートウェイ向け高機能暗号ライブラリを搭載した検索向けクライアントライブラリの検索連携動作を確認した。
- クライアントライブラリ
 - 研究項目 B-3 で開発したゲートウェイ向け高機能暗号ライブラリを搭載した登録向けクライアントライブラリと、高機能暗号ライブラリの性能を測定することが可能な検索向けクライアントライブラリを開発し、秘匿情報処理ソフトウェアとの連携動作を実現した。

B-5 高機能暗号の実用化戦略

本プロジェクトにおいて研究開発した、ペアリング演算器を内装し、IoT システムの末端ノードにおいて用いる高機能暗号実装システム LSI チップの最適仕様について検討を行った。具体的には、ハードウェアペアリング演算器の実装を前提として、秘匿検索、集約署名等のアルゴリズムの実装位置と方法、末端ノードの環境においてセキュリティ耐性を持たせるための実装方法について検討を続けている。また、試作検証のための方法論(ASIC、FPGA、ソフト実装によるシミュレーション等)についても検討を進めている。2020 年度に最適仕様についての研究結果をまとめる予定である。

3.11.2.4 成果と意義

B-1-1 高機能暗号ユースケース

本項目では、多数の末端ノードからの多数のデジタル署名を中間ノードにおいて集約してひとつの署名に変換し、上位ノードにおいて多数のデータ群とひとつの集約署名との整合性を検証する、集約署名方式において、上位ノードにおいて検証が失敗した場合にどの末端ノードが不正であるのかを効率よく追跡することが必要であるため、不正ノード追跡機能を有する集約署名方式を考案し、特許出願するとともに、ペアリング暗号を用いてこれを実装する適用仕様を作成した。ペアリング暗号を利用して集約署名を実装する場合の高速署名検証のフィジビリティを確認するために、末端ノードと中間ノードはソフトウェア実装を用い、また、上位ノードはペアリング計算と Map-to-Point 計算を FPGA 上におけるパイプライン乗算を活用したハードウェアを用いた方式で実証評価し、十分な性能が達成可能であることを示した。上記の計算方式については新規性があり、国際会議[*]に採択するなど、評価されている。この成果により、これまでフィールドネットワーク高機能暗号のキラーアプリケーションの一つとして不正ノード追跡機能付き集約署名が明確に位置づけられたという意義がある。

[*] J. Sakamoto, Y. Nagahama, D. Fujimoto, Y. Okuaki, and T. Matsumoto, “Low-Latency Pairing Processor Architecture Using Fully-Unrolled Quotient Pipelining Montgomery Multiplier,” Proc. of 2019 IEEE Asian Hardware-Oriented Security and Trust, pp.1-6, Dec. 2019.

B-1-2 高機能暗号アルゴリズム

設計手法は、類似の先行方式と比較して署名長を約 50%削減することに成功し、また、安全性の根拠となる数学的困難性仮定の強さについても大幅な緩和を実現した。さらに、同手

法について厳密な安全性評価を行い、妥当な仮定のもとで安全性が保証されることを数学的に証明した。したがって、集約署名について効率性と安全性を同時に高めたものと考えられ、高機能暗号の社会実装に向けて有用な手法が得られたものと思われる。

B-1-3 高機能暗号運用

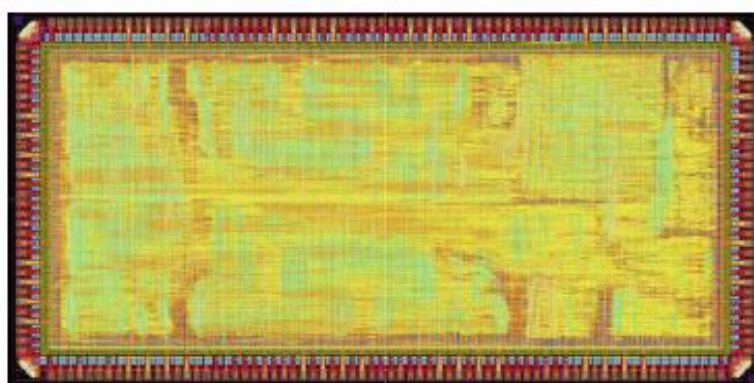
一般に、高機能暗号はまだ市場に於いて十分実用化されているとは言えない状態なので、同暗号を運用するためのビジネスモデルは、まだ確立していない。本研究開発の成果は、今後高機能暗号が市場に普及していく過程で、高機能暗号向け認証局(センター)を事業化していく上での技術課題と、それを解決していくための方向性を明らかなものとした。

B-2-1 高機能暗号のスケラブル・アーキテクチャ

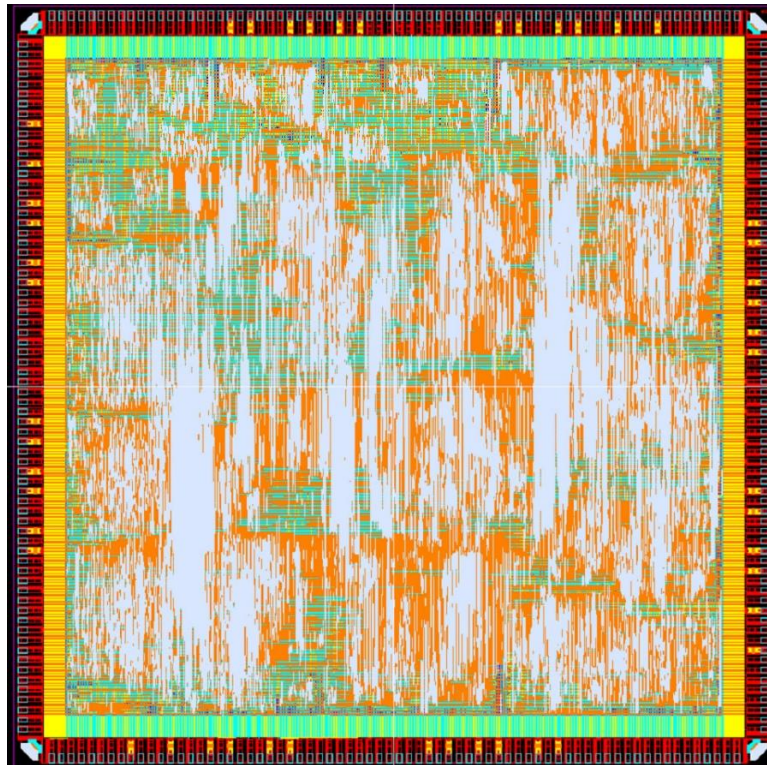
本研究では、単体コアとして、世界最速のペアリングエンジンの実現(Version 2)し、ペアリング1回の実行を 8,175 クロック、最高動作周波数時点において 33us による速度性能を実現している。また、電力効率最高点において1ペアリング当たり 13.7uJ を実現している。さらに、秘匿検索を用いるための一例として、7座標に対するマルチペアリングを想定し、その高速化を目指して、マルチコア型の実装を行い、スケジューリングの最適化などと合わせ、3コアを並列に動作させ、5スレッドのデータを同時に実行することで、7-マルチペアリング当たり 56us(11,258 クロック)により実現できるペアリングエンジンを開発し、速度性能に関して 40 倍の性能向上を実現している。また、消費電力は、typical 200mW を実現している。本ペアリングエンジンは、プロセスに関してスケラブルであるため、先端プロセスを使用することで、さらなる速度向上と電力削減効果が見込まれる。例えば 12nm プロセスでの実装見込みではクロック速度 5 倍の見込みを得ており、また、その際の消費電力見込みは 4 倍程度となっている。

関連する外部発表

- [1] M. Ikeda, T. Ichihashi, H. Awano, “33us, 94uJ Optimal Ate Pairing Engine on BN Curve Over 254b Prime Field in 65nm CMOS FDSOI,” 2019 IEEE Proceedings of Asian Solid-State Circuits Conference (A-SSCC 2019), pp. 263–266, Nov. 2019.
- [2] H.Awano, and M.Ikeda, “Four@ on ASIC: Breaking Speed Records for Elliptic Curve Scalar Multiplication,” 2019 Design, Automation and Test in Europe Conference(DATE), pp. 1733–1738, March 2019.



Version 2 のチップレイアウト: 1ペアリング実行で 33us を実現



Version 4 のチップレイアウト:7 ペアリング実行で 56us を実現

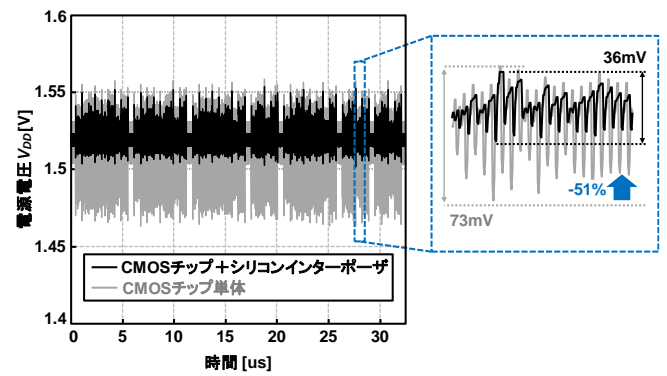
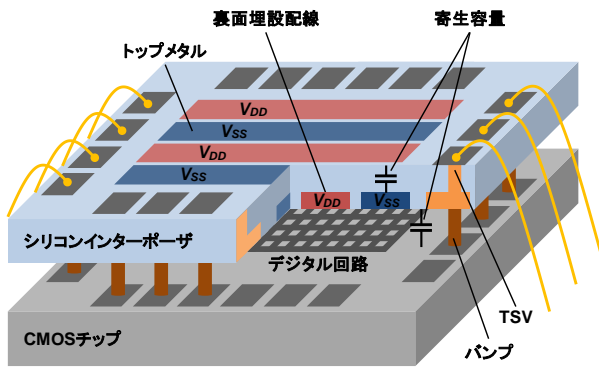
B-2-2 暗号回路システムのセキュア設計開発プラットフォーム

暗号回路システムのセキュア設計開発プラットフォーム構築に関して、高機能暗号を高速化・並列化する演算構造体物理ライブラリを用いた高機能暗号システム ASIC チップを 130 nm CMOS 国内製造ラインにて試作した。ハードウェア・ソフトウェア・インタフェース機能とあわせて FPGA ボードに実装してサーバ計算機に搭載するとともに、高機能暗号ソフトウェア (B-3、B-4) と連携したアプリケーションレベル機能統合試験に向けて、秘匿検索分散処理プロトタイプの実験プラットフォームを構築し、正常動作を確認した。当該 ASIC チップ(130 nm CMOS プロセス)を 2.5 次元実装技術にて 4 並列化した模擬ハードウェアによる事前実験を完了した。

秘匿検索分散処理プロトタイプシステムにおいて、計算機クラスタのサーバ台数を L 、各サーバに搭載する FPGA ボード台数を M 、FPGA ボード上の高機能暗号モジュールにおける ASIC チップ数を N と定義すると、 $L \times M \times N$ 個の高機能暗号演算回路について並列動作環境を構築でき、10,000 並列に向けたスケラビリティの見通しを得た。

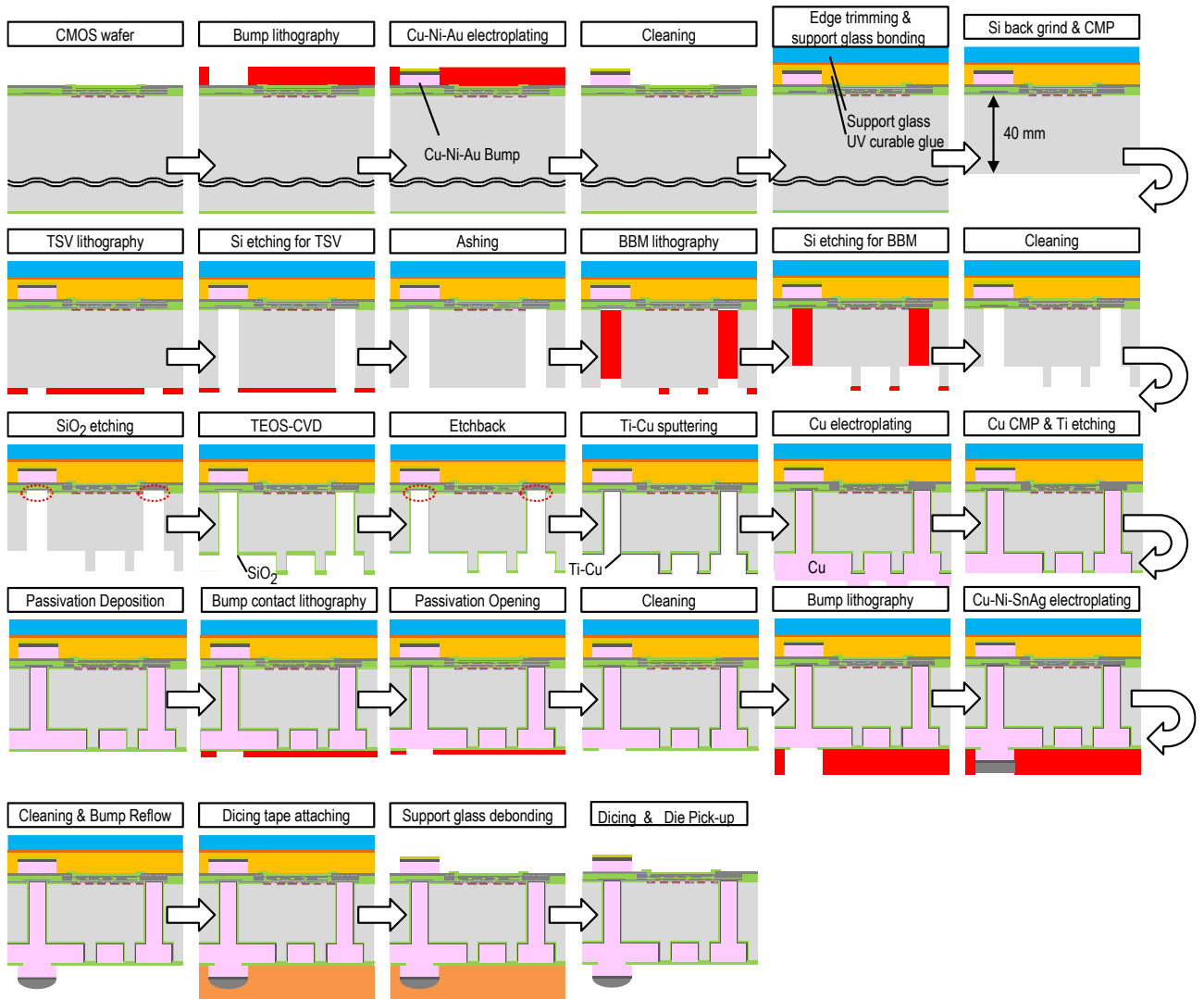
セキュア暗号回路システムに向けた三次元積層構造を含む先端パッケージングの研究開発を効率化するため、暗号機能 ASIC チップを裏面埋設配線付きシリコンインタポーザ(B-2-3)と積層実装した模擬デバイスを試作し、実測評価により電気特性データを取得した。これにより、暗号回路の電源配線抵抗を 30%、グランド配線抵抗を 56%、それぞれ低減することを確認し、暗号化回路動作中の電源ノイズ 50%以上削減されることを確認した。三次元積層技術による高並列暗号プロセッサの安定動作とサイドチャネル漏洩の低減効果を達成する世界初のデバイス構造(特願 2017-203848)であり、三次元積層構造の国際会議にて発表した(3DIC 2019)[1]。

[1] Takuji Miki, Makoto Nagata, Akihiro Tsukioka, Noriyuki Miura, Takaaki Okidono, Yuuki Araga, Naoya Watanabe, Haruo Shimamoto, Katsuya Kikuchi, "Over-the-top Si Interposer Embedding Backside Buried Metal PDN to Reduce Power Supply Impedance of Large Scale Digital ICs," IEEE 2019 International 3D Systems Integration Conference (3DIC 2019), #B5L-B, pp.1-4, Oct. 2019.

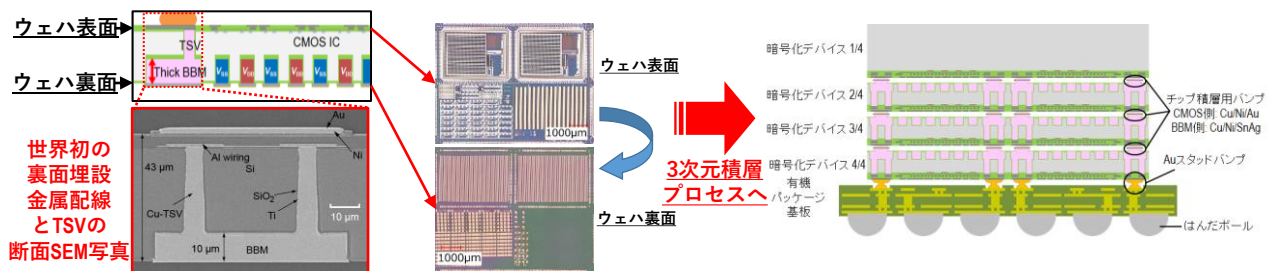


B-2-3 高機能暗号向け先端デバイス集積

世界初の小径 TSV プロセスと裏面厚膜配線プロセスの両立する製造プロセス技術を構築した外部発表[42][48]。この構築したプロセスを 130 nm CMOS 国内製造ラインにて試作したウェーハに適應するプロセス技術を開発した。この小径 TSV および裏面厚膜配線を適用した 130 nm CMOS 技術による高機能暗号システム ASIC ウェーハから取り出される高機能暗号システム ASIC チップによる 3 次元積層実装技術を開発することで、最大 4 層のマルチチップ高機能暗号モジュールを開発した。さらに 2020 年度末までには最大 8 層のマルチチップ高機能暗号モジュールを完成させる。最終的には B-2-1 高機能暗号のスケラブル・アーキテクチャの研究項目で得られたペアリングエンジンを先端プロセス製造したウェーハに、本研究項目で構築した小径 TSV および裏面厚膜配線を適用することで、さらなる速度向上と電力削減効果が見込まれる外部発表[49]。以上より、当初の目標を十分に達成している。



開発した小径 TSV と裏面埋設配線の製造フロー



開発した小径 TSV と裏面埋設配線によるマルチチップ高機能暗号モジュールの構築

B-2-4 暗号回路システムのセキュア実装

本研究項目では、サイドチャネル情報の高精度な測定・評価が可能な環境(図 3-3.11.2-1)を構築し、本プロジェクトで開発した高機能暗号モジュールのサイドチャネル攻撃の可能性を明らかにするとともにアルゴリズムレベルとデバイスレベルで協調して対策法を開発した。

アルゴリズムレベルの取組みでは、高機能暗号モジュールに対する新たなサイドチャネル攻撃評価手法を開発し、これに基づき攻撃リスク評価および効果的な対策の開発を行った。一方、デバイスレベルの取組みでは、暗号ハードウェアの動的消費電流を論理ゲートレベルで高速解析したシミュレーション波形についてサイドチャネル評価を実施し、IC チップの製造前にセキュア実装の選択肢を探索する手法を開発した。また、これに基づき暗号回路システムのセキュア設計のフローを構築した。

以上により、本プロジェクトで開発した高機能暗号モジュールのサイドチャネル攻撃耐性を実現するとともに暗号回路システムを安全に設計・実装するうえでのフローを確立した。

これは、今後の耐タンパー性暗号回路を設計する上で指針となる重要な成果と言える。対外的にも、国際会議[1]に採択されるとともに、国内学会で当該発表が受賞[2]するなど、国内外で高く評価されている。

[1] Makoto Nagata, "Deployment of EMC-Compliant IC Chip Techniques in Design for Hardware Security: Invited Paper," in Proceedings of the 9th International Conference on Security, Privacy, and Applied Cryptography Engineering (SPACE 2019), Lecture Notes in Computer Science 11947, pp.1-5, Dec. 2019.

[2] 門脇悠真, 上野嶺, ヴィツレ・ウリマウル, 藤本大介, 林優一, 永田真, 池田誠, 松本勉, 本間尚文, "ペアリング暗号ハードウェアの相関電磁波解析に関する検討," 電子情報通信学会ハードウェアセキュリティ研究会(大阪), vol.119, No. 260, HWS2019-59, pp. 13-18, November 2019.

(電子情報通信学会ハードウェアセキュリティ研究会若手優秀賞受賞)

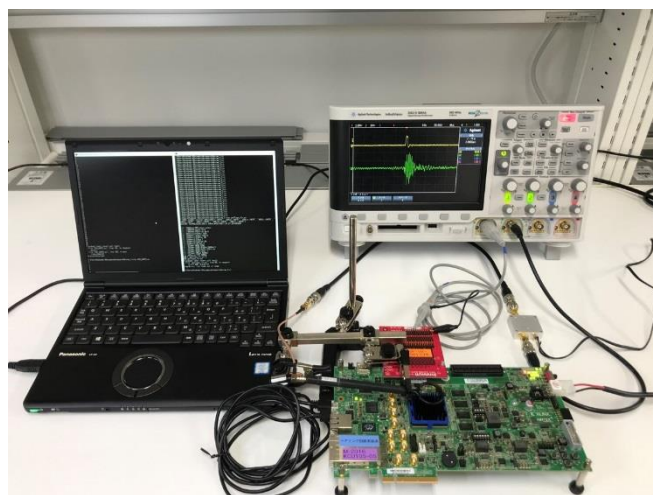


図 3-3.11.2-1 サイドチャネル攻撃評価システムの概観

B-3 高機能暗号を用いたゲートウェイ向けソフトウェア開発

秘匿検索において、検索ワードの登録処理と検索処理の高速化を実現することができた。これにより IoT 機器のような省リソースデバイスから高速に大量の暗号化データを収集し、サーバ上での高速な検索が実現可能となる。また本開発で作成した楕円スカラー倍算およびマルチペアリング演算は秘匿検索だけでなく他の高機能暗号でも多数用いられる演算処理であるため、本成果はそれらの一部としても利用することが可能となる。

B-4 高機能暗号を用いた秘匿情報処理ソフトウェア開発

ペアリング処理の重さから検索時間を要するという秘匿検索の課題に対し、クラウド向け高機能暗号ライブラリと高機能暗号ミドルウェア、秘匿情報処理ソフトウェア、クライアントライブラリを開発した。本開発により、検索処理の分散化により台数に比例した高速化や高速なペアリング処理を実現する高機能暗号ハードウェアとの連携を確認し、秘匿検索の課題であるペアリング処理時間についての有効性を確認することができた。本成果は、IT システムで取り扱う個人情報など、そのデータ保護および検索性の確保を両立する必要がある場合に利用することが可能となる。

B-5 高機能暗号の実用化戦略

本研究開発全体の成果は、要約すれば次の2点となる。

- 1) 秘匿検索システムにおいて、市場に於いて十分実用化可能な程度の秘匿検索サーバシステムの処理速度を達成したこと。
- 2) 集約署名システムにおいて、末端ノード及びアグリゲータに使用可能な程度の、高機能暗号モジュールの技術的可能性を実証したこと。

これを踏まえて、高機能暗号実用化戦略としては、

- 1) 秘匿検索システムについては、金融、医療、教育、地方自治等巨大な個人情報データベースを暗号化してクラウド上に保管し、これらの個人情報の一部だけを検索してダウンロードし更新するアプリケーションを中心に実用化を進める。
- 2) 集約署名システムについては、末端ノード、アグリゲータに於いて本研究成果を用いた高機能暗号処理を、よりセキュアに行うことが可能となるように、研究を進める。

との方針を提起し、本研究成果を活用した高機能暗号の実用化に向けた方向を示した。

3.11.2.5 成果の普及

高機能暗号が市場に普及する基礎的な条件は、IoT ネットワークが、垂直型のやや閉じたネットワークから、オープンなネットワークに移行することであり、2020 年度の段階では、本研究開発発足時の想定通り、それは未だ実現していない。世界的なパンデミック等予期していなかった事情も加わり、オープンな IoT ネットワークへの移行にはやや時間を要するものと思われる。

そのような状況下で、本研究開発の成果を普及させるために、より実用化に近い段階に向けての研究を、さらに、進めていく。

そこで、上記 B-5 の実用化戦略にのっとり、

- 1) 秘匿検索システムについては、三菱電機株式会社が自社事業展開の中で
- 2) 集約署名システムについては、電子商取引安全技術研究組合が、今後の研究活動の中で

各々、本研究開発の成果普及を目指して、次の段階での研究を進めていく。

あわせて、本研究終了後、高機能暗号ユーザ、各層ベンダの候補先を集めた仮称ワールドネットワーク用製品化コンソーシアムの結成を進める。

3.12 研究開発テーマ「複製不可能デバイスを活用した IoT ハードウェアセキュリティ基盤の研究開発」

本研究開発項目では、物理複製不可能デバイス Physically Unclonable Function (PUF)を用いることで IoT 末端系機器のセキュリティを飛躍的に向上させる基盤技術を開発し、PUF 技術を産業界に広く普及させることを目標に研究開発を進めてきた。PUF の基盤技術開発では、(1)ReRAM ではリコンフィグ可能な PUF のユニーク性目標を達成し、(2)CMOS Image Sensor (CIS) PUF では想定以上に早く研究計画を達成して繰り上げ終了し、(3)印刷フレキシブル PUF では世界で始めて小規模印刷 PUF 回路を実現し実用化に向けた長期間の動作を実証するなど、目覚ましい成果を上げつつある。また、PUF 技術の産業界への普及活動では、PUF のセキュリティ要件や評価手法の国際標準化が順調に進んでおり、ISO/IEC 20897-1(セキュリティ要件)は現在 Final Draft International Standard (FDIS) と発行目前、ISO/IEC 20897-2(試験・評価手法)は 2nd Committee Draft (CD2) に進むなど、大きな成果を上げつつある。

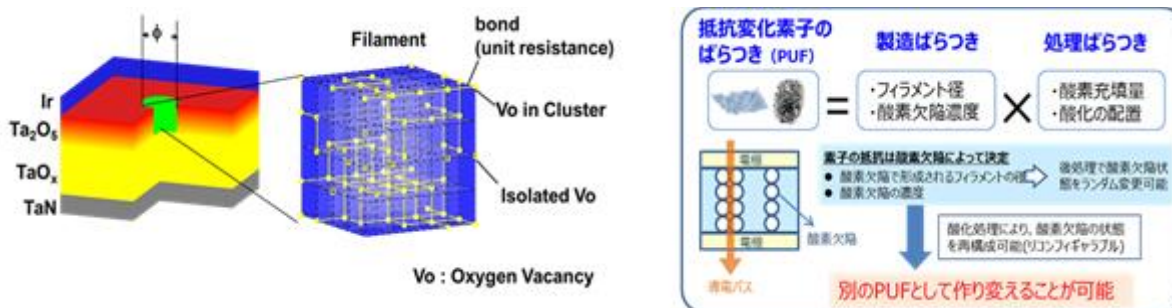
個別の研究開発テーマにおける詳細は以下に示す。

3.12.1 研究開発サブテーマ「新原理を用いた PUF の研究開発」

3.12.1.1 概要

本研究開発テーマでは、IoT のセキュリティ基盤を強固にするための、日本独自の新しい PUF の要素技術(リコンフィギャラブル PUF、カラーイメージセンサ PUF、フレキシブル印刷 PUF)を研究開発する。これらは、従来の PUF にはなかった PUF のリコンフィギャラブル性によるセキュリティ能力の飛躍的向上、従来セキュリティを実装することが非常に困難であったセンサデバイスへのセキュリティ機能の新搭載、さらに、フレキシブル印刷 PUF により、モノの真贋判定を従来と比較して高精度にかつ非常に安価に実現できる技術の開発を目指す。

リコンフィギャラブル PUF とは、更新可能な PUF のことである。従来型のメモリを使用した PUF では、デバイス製造のサプライチェーンにおける内部犯行者によって PUF 領域のメモリ内容(鍵生成に使用されるレスポンス領域)を不正に読み出す攻撃に対して脆弱であった。ReRAM は抵抗変化素子の抵抗状態により情報を記憶する。ReRAM-PUF は、この抵抗変化素子のバラツキを用いる。このバラツキは製造のプロセスバラツキと電気的なストレスバラツキの掛け合わせで発生する。本提案の ReRAM を利用したリコンフィギャラブル PUF では、電気的なストレスの印可手法を工夫し、製造後においても PUF レスポンスを再構成することができる。この特性を利用して、サプライチェーンを構成する製造者ごとに再構成した PUF レスポンスを利用することで過去の PUF 情報が漏洩しても、下流の製造者へセキュリティリスクが伝搬することを防止し、従来にない強固なサプライチェーンを提供する。



カラーイメージセンサ PUF(以下 CIS-PUF)は既存のイメージセンサから固有の特性バラツキを取り出すことにより PUF 機能を持たせるものである。これにより既存のイメージセンサに最低限の回路追加でセキュリティ機能を持たせることが可能となる。そのためこれまで IoT

に接続されるセンサからセキュリティ機能を有するマイコンまでのデータの安全性確保や、センサの真正性を保証する手段を低コストで実現することが可能となる。

印刷フレキシブル PUF は印刷技術を用いて PUF を作製するものである。包装紙などに PUF を印刷し、開封時には PUF が破壊されることで、低コストかつ不正再利用を防止できる IC タグを実現できる。印刷フレキシブル PUF はチップを用いた PUF と比べて簡便で安価に製造することが可能であり、これまで電子的なセキュリティの適応が想定されていなかった様々なモノに対してセキュリティを付与することが可能となる。

3.12.1.2 最終目標と根拠

リコンフィギャラブル PUF の最終目標は、従来方式では更新することが出来なかった PUF を、ReRAM の物性を用いて更新(つまり、リコンフィグ)可能なものにするのである。PUF がリコンフィグできるようになると製造の上流者が製造途中で知りえた PUF 情報とは、全く別の PUF を用いて下流であるユーザーが運用することが出来る。つまり、BtoB における最終ユーザーだけで閉じた PUF 情報の管理が行え、製造途中の業者からの漏洩リスクが解消される。しかしながら更新前後でデータが、どの程度変化したかが重要となる。変化するデータビットが少量であれば、リコンフィグ前のデータやリコンフィグ後のデータを簡単に予測されてしまう。本研究ではリコンフィグ前後のユニーク性の指標として、ハミング距離の最終目標を 0.26 以上とおいた。これにより所定の変化率のランダム変化ビット数が 269bit (有効 bit 幅 256bit 相当)となり、十分な攻撃耐性があるとした。

カラーイメージセンサ PUF の最終目標は監視カメラ搭載を想定した CIS PUF システムのプロトタイプを開発し、通常 CIS と同等の画質を達成しながら、センサの(1)セキュリティの認証機能、(2)真正性およびデータの完全性保証ができることを確認し、CIS PUF の有用性を証明する。

印刷フレキシブル PUF の最終目標は、IoT エッジデバイスの安価な PUF を製造し、ユースケースに合わせた多様な用途に対応可能な新規のハードウェアセキュリティを実現することである。そのために印刷 PUF の特徴的なバラつきを付与する技術、低電圧駆動化する技術、基板の多様性に適応するための製造技術等を開発している。最終目標としては、小規模の回路で安価な印刷 PUF を実現できるよう、任意バラつきを 10%付与する技術、128bit 規模の印刷 PUF でエラー率 1%、ユニーク性 50%±5%の誤差を実現させ、5 年以上 PUF として動作すること等、実用化に向けた数値目標を設定した。この目標値の根拠としては、印刷トランジスタの性能としても世界最高レベルを設定しており、このトランジスタ製造技術を用いた小規模回路の印刷 PUF を世界で始めて実現し、同時に実用化に向けた長期間の動作を実証することとしている。

3.12.1.3 目標の達成度

リコンフィギャラブル PUF は、テストビークルを試作し評価を行った。本研究において目標としているリコンフィグ前後のハミング距離が、書込み電流制限回路の改良と制御手法の最適化により 0.48 を達成しており、目標である 0.26 を大幅に上回った。これによりリコンフィグ前後において十分なユニーク性をもつリコンフィギャラブル PUF が提供できると考える。

カラーイメージセンサ PUF は、ブリルニクスジャパンでチップを開発し、立命館大学と共同で開発した FPGA を用いたデバイス認証機能の開発を完了した。顧客訪問、講演、デモ展示を通じて、チップ実装への興味を多く頂いた。H29, H30 年度の計画を達成し、早期事業化のため、繰り上げ終了となった。

印刷フレキシブル PUF は 2019 年度の目標として、印刷デバイス製造ラインにて印刷 PUF 量産化の予備検討を実施し、電極形成等の量産化の目途をつけた。さらに実用化において重要なデバイスの経時劣化に関しては、昨年度までに保護膜形成技術を確立し、劣化

加速試験により1年間で特性劣化 10%以内を確認するという目標を達成した。2020 年度の最終目標では、エラー率 1%、ユニーク性 5%、経時劣化を 5 年で 10%以下という数値目標としており、達成できる見込みを得ている。また実用化を目指してユーザー企業にて PoC を実施するため、エンジニアサンプル、カスタマーサンプルの提供と PoC を年度内に実施することを目標としており、その達成を目指す。

3.12.1.4 成果と意義

リコンフィギャラブル PUF は、リコンフィグ前後で目標とするユニーク性が確保できる確認が得られたことから、製品への搭載が十分可能となった。研究開始当初の目論見であったように、製造の上流者が製造途中で知りえた PUF 情報とは、全く別の PUF を用いて下流であるユーザーが運用することが出来るよう製品版へのアーキテクチャ開発に移行できる。

カラーイメージセンサ PUF は、CIS-PUF として生成した ID を用いた真正性認証の信号処理をデモボードに実装し、動作を確認した。さらに、認証空間拡大し初期鍵交換を低コストで実現する方式を考案した。暗号用エラー訂正効率改善方式の理論モデルを提案し、また、暗号鍵に用いる CIS 乱数生成方式を考案し原理実証した。これらの開発技術をもって、イメージセンサのデバイス認証が可能となる目処がたったため、事業化に向けてブリルニクス自社品でのチップ開発へと進むことになった。

有機 TFT PUF を印刷プロセスで製造するための高静電容量絶縁体薄膜の形成技術の開発、またバラつきの経時変化を抑制するための保護膜形成技術の開発を行い、実用化に向けての量産化に関する製造の要素技術を確立した。また更なる製造コスト削減のため、よりシンプルな構造の新規の印刷 PUF を印刷デバイス製造ラインで試作し、PUF としての動作を確認した。これらの成果を展示会で 2 件出展を行う等、ユーザーとの意見交換を実施してきており、ユースケースにマッチしたサンプルを提供するための情報を収集することができた。

3.12.1.5 成果の普及

リコンフィギャラブル PUF は、前述したように ePassport の製品カテゴリーでグローバル展開を目指している。社内で営業部を含めたタスクフォース組織を立ち上げ、海外政府高官に対して本技術のプレゼンを展開するとともに、各国仕様へのスペックインを実現するためヒアリングを重ねている。

カラーイメージセンサ PUF は、ブリルニクス社のカスタム開発へ方向転換し、自社センサーとして CIS-PUF 技術を組み込むため、自社品でのチップ開発を計画している。また、監視カメラ、ドラレコ各社と協議を実施している。既に監視カメラ関連事業者とは話し合いを継続中である。

印刷フレキシブル PUF に関しては、成果発信として論文 3 報、学会発表 6 件を行い、国内外で新規印刷 PUF の認知度を高めることを行ってきた。また展示会2件で展示を行う等、新しいユースケースの情報収集とユーザーとの連携に向けての情報発信を行った。現状ではまだ決定していないが、年度内には展示会出展とプレスリリースを行い新規ユーザーを探索する。

3.12.2 研究開発サブテーマ「PUF 標準評価基盤の構築」

3.12.2.1 概要

本研究開発テーマでは、PUF の性能やセキュリティを定量的に示すための評価基準を開発し、その評価基準を ISO/IEC 国際標準化する。上記新原理 PUF の優位性を示すためには、ベンチマーキングのための評価基準が不可欠である。また、PUF を製品に搭載し使用するためには、PUF がその製品におけるセキュリティ要件を満たしていることを客観的に示

す必要がある。しかし、現状では PUF の性能やセキュリティレベルに関する共通の評価基準は存在しない。そこで本研究開発テーマでは、PUF のセキュリティ要件や評価手法を ISO/IEC で国際標準化することを目指す。我が国の産業界の意向を国際標準に取り入れるため、産学官の有識者から成る「PUF 標準評価基盤検討委員会」(略称: PUF 検討委員会)を設置し、国際標準化の方針について議論を行う。

また、PUF の評価手法の研究開発に必要なベンチマーキングを可能にするため、様々な PUF を搭載したテストビークルを含む評価プラットフォームを開発する。この評価プラットフォームを用いて「PUF の攻撃・防御手法の研究開発」を行い、その結果開発される評価基準・評価手順を国際標準に反映させる。

3.12.2.2 最終目標と根拠

PUF の国際標準化は、セキュリティ要件を ISO/IEC 20897-1 (Physically Unclonable Functions--Part1: Security)で、試験・評価手法を ISO/IEC 20897-2 (Physically Unclonable Functions--Part2: Test and evaluation methods)で進めている。2020 年度末までに Part1 を International Standard (IS)ステージ、Part2 を 2nd Committee Draft (CD2) ステージまで進めることを最終目標とする。これは、前述の新原理 PUF の事業化検討フェーズにおいて、この国際標準を用いて PUF を評価することができるスケジュールとして設定する。この最終目標が達成されれば、Part1 については 2021 年、Part2 については 2023 年に国際標準文書として発行されることが見込まれる。

セキュリティ・モジュールである PUF も他の暗号処理回路と同様、セキュリティ評価により要求されるセキュリティレベルを達成しているかを客観的に示す必要が近い将来必ずでなくてはならない。「PUF の攻撃・防御手法の研究開発」は、ISO/IEC 20897-2 以降で議題となりうる「PUF のセキュリティ評価」に向けた前準備との位置づけで、脅威となりうる攻撃や実装時に潜む脆弱性といった新たな知見を得るための研究開発を最終目標としている。

3.12.2.3 目標の達成度

PUF の国際標準化については、2020 年 4 月の ISO/IEC SC27 WG3 会議で Part1 は Final Draft International Standard (FDIS) に、Part2 は 2nd Committee Draft (CD2) に進むことが承認された。次回 2020 年 9 月の ISO/IEC 国際会議において、Part1 は IS に、Part2 は DIS 進むことを提案する予定である。ゆえに、Part1 は 2020 年 9 月に目標を達成見込みであり、Part2 は現時点で目標を達成することができた。

PUF の攻撃・防御手法の研究開発は、モデリング攻撃とサイドチャネル攻撃、フォールト攻撃の観点で研究開発を実施した。モデリング攻撃に関しては、既存の Support Vector Machine (SVM)や Linear Regression (LR)を用いた機械学習攻撃に、遺伝的アルゴリズムや近年になって目覚ましい成果を上げているディープラーニングを取り込むことで攻撃が高度化できることがわかった。また、サイドチャネル攻撃の一種である電磁界解析攻撃によって、良く知られた既存 PUF の一種である Ring-Oscillator PUF のレスポンスがリアルタイムで読み取れることがわかり、本プロジェクトを通して新たな知見を得る目標が達成できた。

3.12.2.4 成果と意義

PUF の国際標準化は、2020 年度内に Part1 が IS ステージ、Part2 が DIS ステージに進む見込みであり、国際標準の発行をほぼ確実とする成果を上げた。本委託事業が始まった 2017 年の時点では PUF の国際標準文書は内容に乏しかったが、本委託事業が参画するようになってからは、文書を「Part1: セキュリティ要件」と「Part2: 試験・評価手法」に分割してそれぞれの内容を具体的に記述し、国際標準化に大きく貢献した。PUF 検討委員会の委員に Part1 のコエディタおよび Part2 のエディタを勤めてもらい、国際標準文書の取りまとめの

中心的役割を果たしてきた。本プロジェクトが開始されてから現在までに ISO/IEC 20897 シリーズに提出された 390 個のコメントのうち、186 個は本プロジェクトの PUF 検討委員会が提案したものである。ゆえに作成された国際標準は我が国の産業界の意向が強く反映されているため、国内企業が PUF を事業化する際に有効に活用することができる。前述の新原理 PUF の事業化を目指す際も、この国際標準に従って PUF を評価し性能の優位性をアピールすることができるようになる。

PUF の攻撃・防御手法の研究開発により、PUF の実装に潜む脅威に対する理解が進んだ。得られた知見は事業化を目指して PUF を設計する際に大いに役立つ。また、機械学習攻撃やサイドチャネル攻撃に既存 PUF が脆弱であることを示すことで、前述の新原理 PUF の優位性がアピールできるようになる。

3.12.2.5 成果の普及

PUF の国際標準の内容や開発経過については、本委託事業が主催する PUF 技術シンポジウムや依頼講演において公表できる範囲で発表してきたほか、PUF の評価手法に関する論文を国際会議で発表してきた。国際標準文書が公式に発行されれば、国内の企業のみならず、世界中のセキュリティ企業がこの国際標準を用いて PUF を評価することができるようになる。また、PUF の攻撃・防御手法の研究開発で得られた研究成果は、国内学会の研究会や国際会議で発表してきた。

3.13 研究開発テーマ「次世代産業用ネットワークを守る IoT セキュリティ基盤技術の研究開発」

本研究では、工場や病院などにおける産業用 IT/IoT ネットワークのセキュリティを強化するため、サービス、管理ソフトウェア、ネットワーク機器を連携させることにより、セキュリティ統合システムの実現に関する研究開発を行なった。

背景として、病院、工場等における IoT 機器が外部サービスとつながる時代であり、その多種多様な機器の接続は複雑化し、管理・運用が難しくなっている。および、今までの運用は、ファイアウォールとエンドポイント対策ソフトウェアに頼るセキュリティであるが、内部感染拡大の防止が不可能、ほとんどの産業用 IoT 機器はエンドポイント対策ソフトウェアに未対応、IoT 機器数の増加によりファイアウォールに頼ったセキュリティには限界があるといった課題がある。

この課題解決に、新たなセキュリティ・コンセプトとして「ネットワークで守るセキュリティ」を提案し、その実証をおこなった。

「ネットワークで守るセキュリティ」は、既存のネットワーク構成や運用をできるだけ変えずに既存機器をそのまま利用可能とし、内部感染対策を可能とし、かつサービス情報をすべて把握して自動的に連携するセキュリティシステムという3つの特徴を持つ。

本研究開発は「正しい通信のリストを管理すること」と、「ネットワークで守ること」について、従来形式に対しどちらも優位性があるという結論を得ることができた。

最後に本研究開発の成果として、サービス情報の抽出（サービス情報管理のためのインタフェースの実装とサービス情報自動抽出のための基本アルゴリズム）、管理ソフトウェアの開発（サービス情報から通過制御情報を生成する管理ソフトウェアと連携インタフェースを実装）、および産業用セキュリティスイッチの開発（通過制御を実現するネットワーク機器のプロトタイプ開発）をおこない、各機能連携による「ネットワークで守るセキュリティ」の効果を確認できた。

個別の研究開発テーマにおける詳細は以下に示す。

3.13.1 研究開発サブテーマ「IoT セキュリティ基盤のためのサービス提供技術の研究開発」

3.13.1.1 概要

産業用 IoT サービスを提供するにあたり、提供に必要な通信要件をサービス情報から抽出する技術、および研究開発サブテーマ「IoT セキュリティ基盤のための自動的な通信管理ソフトウェア技術の研究開発」で管理する通信制御機能に対して指示する機能を、論理情報の収集・管理機能とインターフェースソフトウェアとして実現した。また、サービス情報と研究開発サブテーマ「IoT セキュリティ基盤のための自動的な通信管理ソフトウェア技術の研究開発」からもたらされる情報を元に、異常時の適切な対処を提示し迅速な対処を実現した。

3.13.1.2 最終目標と根拠

産業用 IoT サービスのセキュリティを考える上で基本的なことは、提供に必要な通信のみを通し、必要でない通信を通さないことである。産業用 IoT 機器を専用線で接続すれば、設計時のセキュリティ要件をシステムに反映しセキュリティを守れるが、接続の変更が困難となり利便性に欠ける。現状のように共有ネットワークで接続すると、産業用 IoT 機器の接続は容易となり利便性が向上するが、設計時のセキュリティ要件をシステムに反映することができおらず、必要なセキュリティが守られていない。ネットワークの機能として通信を管理する技術は提供されているが、詳細なセキュリティ要件をシステムに反映するほどの性能は検討されておらず、また反映するための手段は管理者の手動による管理に任されており、IoT により発生する膨大な通信量の管理は不可能である。

上記の課題をふまえ、次世代産業用 IoT サービスを安全に提供するために、以下の課題に取り組む。

- (1) 産業用 IoT サービスを提供するにあたり必要となる、セキュリティ要件に関する情報の分析・収集技術を確立する。セキュリティ要件が実現されているかを検証する技術についても検討する。
- (2) 産業用ネットワークの論理的な構成情報、サービス情報を収集し管理する仕組みを構築する。研究開発サブテーマ「IoT セキュリティ基盤のための自動的な通信管理ソフトウェア技術の研究開発」との連携のため、ネットワーク機器・機能を抽象化し横断的な展開をめざす。
- (3) 産業用ネットワークの共通基盤に対するサービス要件の指示技術を確立する。研究開発サブテーマ「IoT セキュリティ基盤のための自動的な通信管理ソフトウェア技術の研究開発」との連携機構であり、さまざまなセキュリティ要件の実現可能性を検証する。

3.13.1.3 目標の達成度

上記の(1)～(3)の目標はすべて達成した。

3.13.1.4 成果と意義

次世代産業用 IoT サービスを安全に提供するため、サービス実現に必要な要件を抽出してネットワーク基盤に指示し、また要件が実現されていることを検証するため、以下の技術を確立した。

- (1) 安全なネットワーク基盤を提供するため、IoT 機器を接続するにあたって作成する設計情報をもとに、ネットワークで確保すべきセキュリティ要件を収集・分析する技術を確立した。これにより、共有されるネットワーク環境においても、サービスに必要な通信のみを確立し他の通信を遮断するための要件を定義することが可能となる。本要件をもとに研究開発サブテーマ「IoT セキュリティ基盤のための自動的な通信管理ソフトウェア技術の研究開発」および研究開発サブテーマ「IoT セキュリティ基盤のためのネットワーク実装技術の研究開発」と連携することで、安全なネットワーク基盤の構築が実現できる。
- (2) ソフトウェアで収集できるネットワークの論理的な構成情報、およびサービス提供に必要な情報を自動的に収集し、管理する仕組みを確立した。これにより、稼働中のサービスに対して、セキュリティ要件の実現性を検証することが可能となる。また、研究開発サブテーマ「IoT セキュリティ基盤のための自動的な通信管理ソフトウェア技術の研究開発」との連携により、異常通信等のフィードバックを受けて攻撃を切り離すなどの対応も実現できるようになる。
- (3) サービス分析により抽出されたセキュリティ要件に従い、研究開発サブテーマ「IoT セキュリティ基盤のための自動的な通信管理ソフトウェア技術の研究開発」で実現される管理機構を通じて、要件に対応するネットワーク基盤を構築する技術を確立した。これにより、IoT 機器はネットワーク基盤の再構築などの影響を受けることがなくなり、基盤の高速化・最適化などの恩恵を受けやすくなる。

3.13.1.5 成果の普及

- (1) IoT 機器に対するセキュリティ対策は、ファイアウォールなどの主にインターネットからの攻撃を防御する技術だけでは不十分であることが知られてきており、IoT ネットワーク内部の対策技術が求められている。サービスレベルの情報を利用した要件定義は、安全なネットワークを構築するための基礎技術であり、今後、さまざまな機器への応用を進めていくことを考えている。

- (2) 稼働中のサービス情報を収集し分析することは、安定したサービス運用に欠かせない技術であり、IoT ネットワークのみならずクラウド運用においても応用が期待されている。今後、実クラウド環境での検証を進める予定である。
- (3) ネットワーク管理機能を通じてネットワーク機器を制御する技術は、サービスに応じて異なる要件をもつネットワークを構築するために必要となる。今後の 5G ネットワークにおいてネットワークスライスを実現するためにも期待されている。これまでは 1 社での独占が多かったが、本課題によりサービス・ネットワークを分離して API 化したことで、多業種での利用が可能となったため、これからの普及が期待される。

3. 13. 2 研究開発サブテーマ「IoT セキュリティ基盤のための自動的な通信管理ソフトウェア技術の研究開発」

3. 13. 2. 1 概要

産業用ネットワークの上で起こる通信の流れを、研究開発サブテーマ「IoT セキュリティ基盤のためのサービス提供技術の研究開発」で把握する IoT サービスの提供状況から計算し、研究開発サブテーマ「IoT セキュリティ基盤のためのネットワーク実装技術の研究開発」の通信機器に対する具体的な通信可否制御の指示にまで具体化するための情報収集・分析・判断の機能を、通信管理ソフトウェアとして実現した。また、通信機器からもたらされる異常通信に関するフィードバック情報を元に、ネットワークの状態と合わせて原因サービスの情報まで逆方向に追跡・推定し、サービス提供側に戻すことで異常事態への速やかな対処を実現した。

3. 13. 2. 2 最終目標と根拠

現状の産業用構内ネットワークの IP/IoT 通信について、その全体を把握して通信制御を実現するための情報収集・分析・判断の機能を一通り実現する。具体的には、産業機器のもたらす通信(サービス)のリストが与えられたとき、構内ネットワークに設置された配下の各ネットワーク機器において実際に通過する通信パケットの内容を、現状の構内ネットワークにおけるネットワーク細分化より詳細な機器レベル・サービス内容(プロトコル)レベルで推定し、ネットワーク機器に対する具体的な通信制御指示を生成する。また、ネットワークの構成(繋がり方・トポロジー)やサービス状況の変化に伴い、推定内容を自動的・逐次的に更新し、ネットワーク機器に対してもリアルタイムにその更新内容を変更できる仕組みを構築する。これにより、異常検知技術の基本設計とその他の機能の一通りの実装を完成させ、その後、実証実験のためのソフトウェアを提供し、産業用ネットワークにおける実用性をシミュレーションあるいは実験により検証する。

さらに実証実験において上記の実装を検証し、必要な機能拡張や修正を行い、実用性を高める。さらに、異常通信のフィードバック情報から具体的な異常発生源を点(機器)レベルで特定し、当該機器を利用するサービスに通知する仕組みを実現し、従来の 10 倍以上の速度で検知できるようにする。

3. 13. 2. 3 目標の達成度

上記の目標はすべて達成した。

3. 13. 2. 4 成果と意義

IoT サービスの提供状況から通信機器に対する具体的な通信可否制御の指示にするための通信管理ソフトウェア技術として実現した。また、通信機器からもたらされる異常通信に関するフィードバック情報を元に、ネットワークの状態と合わせて原因サービスの情報まで逆

方向に追跡・推定し、サービス提供側に戻すことで異常事態への速やかな対処を実現できるようになった。産業システムにおいてもネットワーク接続はなくてもならない、止まってはいけないものになってきており、本技術により、ネットワークの管理の自動化がすすみ、さらなるネットワーク利用の高度化や運用の低コスト化が可能となる。

3.13.2.5 成果の普及

産業用構内ネットワークの IP/IoT 通信について、その全体を把握して通信制御を実現するための情報収集・分析・判断の機能を一通り実現することにより、サービス基盤と連動する広域セキュア IoT 基盤やカタログサービスと連動して広域の情報流通を仲介し、機器間の連携状況をデータとしてインフラに反映するといったネットワークのさらなる活用が可能となる。また、ネットワークポリシーと動的な連携状況に基づき広域通信モデルを自動生成・インフラ制御に反映できるようになり、End-to-End の広域通信路を必要な場所にだけ、必要なときにだけ確立し、異常な通信はインフラで検知し、隔離等の対処も自動化するといったネットワークによるセキュリティの確保が可能となるため、本技術は産業システムで世代を重ねる毎に広く使われていくと考えている。

3.13.2.6 その他

通信管理ソフトウェア技術は、アラクサラで通信管理コントローラとして、IIJ-II にてサービス制御技術として事業化を推進する。

3.13.3 研究開発サブテーマ「IoT セキュリティ基盤のためのネットワーク実装技術の研究開発」

3.13.3.1 概要

次世代産業用ネットワークを守る IoT セキュリティ基盤技術ために以下の課題に取り組んだ。

- (1) コントローラと API などにより連携するためにはそれを支える装置制御機構および管理ソフトウェアの性能の確保と情報交換のためのモデル化が必要となる。
- (2) 産業用システムの制約に伴う環境性能(温度、湿度、気圧、埃など)と長寿命化を実現するためには、省電力化をはかり部品の劣化を抑えることや、冷却機構の簡略化し小型で安価にしていく必要がある。
- (3) 現状の産業用ネットワークは L2 での接続性の確保だけで、細かなパケット制御機構は実装されてないが、次世代産業用ネットワークにおいてもセキュリティを確保するためには、通信を制御し、サービス毎に分離したり、特定のトラフィックの通過・廃棄の制御、あるいは優先度をつけるといったことを行う必要がある。
- (4) 現状の産業用ネットワークは接続性の確保だけで、監視・計測機能を実装しているものがほとんどないが、次世代産業用ネットワークにおいてはセキュリティを確保するためには、トラフィックの内容を分析できるように監視・計測ができるようにしていく必要がある。

そこで、本研究では、システムの連携をはかるための管理・装置制御ソフト技術および高機能・省電力技術の研究開発に取り組んだ。また、ネットワーク機器の高度化を行うべく、通信アクセス制御・防御技術とネットワーク監視・計測技術の研究開発を行った。

3.13.3.2 最終目標と根拠

現状の産業用ネットワーク機器は、主にイーサネットでの L2 接続をしており、セキュリティを考慮すると IP レベルでの細かい制御やそのモニタリングに課題がある。また、細かなセキュリティレベルを実現するためには上位のサービスと連携し、通信制御を実現するための

ソフトウェアインターフェース(API)を実装していく必要がある。さらにネットワーク機器の実装という点では過酷な環境で長期間使われるために長寿命化が必要であり、そのためには部品の劣化を避けるために省電力化をしていかなければならない。

そこで、次世代産業用ネットワークを守る IoT セキュリティ基盤技術のためのネットワーク実装技術の研究開発として、以下のように最終目標を設定した。これらの目標は、それぞれの項目において技術的に世界最高レベルというだけでなく、実用化をめざしてその基本となる性能を十分に考慮したものである。

(1) 管理・装置制御ソフト技術

API によりネットワーク機器の設定を動的に変更できるようにする。ネットワーク機器単体で 100 回/秒で更新が実現できることを確認する。

(2) 高機能・省電力技術

ネットワーク機器の制御部位において、転送性能あたりの消費電力(W/Gbps)を 1/10 にする制御方式を提案する。

(3) 通信アクセス制御・防御技術

通信アクセス制御性能として、ネットワーク機器単体で 10 万エントリ、10Gbps、遅延 100 μ S 以下(フィルタ、QoS) を実現できることを確認する。

(4) ネットワーク監視・計測技術

モニタリング方式の詳細設計を行い、ネットワーク機器単体で 10 万フロー、10Gbps での監視・通知を実現できることを確認する。

3.13.3.3 目標の達成度

上記、(1)~(4)の目標はすべて達成した。

3.13.3.4 成果と意義

次世代産業用ネットワークを守る IoT セキュリティ基盤技術における IoT セキュリティ基盤のためのネットワーク実装技術について、以下のような技術を確立することができた。

(1) 管理・装置制御ソフト技術では、サービスと連携するための API 技術を確立し、これによりアプリケーションやサービスを制御するときにネットワークの機能を自在に使うことが可能となる。

(2) 高機能・省電力技術では、省電力およびソフトウェアの効率的な実行する技術により、ネットワーク機器の管理制御部の効率化につながり、安価な部品を使うことができるようになり、あるいは長寿命化による長期保証サービスを実現することができるようになる。

(3) 通信アクセス制御・防御技術では、イーサネットを扱う L2 ネットワーク機器において、アクセス制御の柔軟性と拡張性を実現できるようになり、これによりセキュリティ対策やユーザ毎のサービス品質を担保できるようになる。これは 5G と呼ばれる第5世代携帯電話を支えるネットワークやマルウェアによる被害が目立ちつつある工場や病院において既存機器を使いつつ、ネットワーク機器の更新や管理強化でセキュリティ対策が可能となる。

- (4) ネットワーク監視・計測技術では、ネットワークを流れるパケットを全数、ノンサンプリングで監視および計測できる技術を確認し、これにより障害検知やインターネットの品質測定が可能となる。

3.13.3.5 成果の普及

次世代産業用ネットワークを守る IoT セキュリティ基盤技術における IoT セキュリティ基盤のためのネットワーク実装技術の成果の普及については、以下のように考える。

- (1) 管理・装置制御ソフト技術では、サービスと連携するための API 技術の応用により、インターネットアプリケーションやサービス事業の中で利用できると考えている。たとえば、第5世代携帯電話ではアプリケーションの特性により、スライスといったネットワークを使いわけののに、この API を使うと実現が容易となる。
- (2) 高機能・省電力技術では、ネットワーク機器の管理制御部の効率化と省電力化であり、安価な部品の使用や長寿命化につながることから、製品開発にかかせない技術となり、世代を重ねる毎に広く使われていくと考えている。
- (3) 通信アクセス制御・防御技術では、イーサネットを扱う L2 ネットワーク機器において、アクセス制御の柔軟性と拡張性の実装であり、これにネットワークでのホワイトリスト管理が可能となる。これにより産業用システムである工場や病院でのセキュリティ対策を安価で広範囲に行うことができる。特に内部感染を防ぐ技術として普及していくと考えている。
- (4) ネットワーク監視・計測技術では、ネットワークを流れるパケットを全数、ノンサンプリングで監視および計測できるため、これまでにわからなかった細かい粒度のネットワークの状況が把握できる。これをビッグデータ解析として AI と連携させることにより、障害検知やサービス品質の把握の自動化につながり、今後の普及が期待できる。

3.13.3.6 その他

2020年6月にホンダの社内ネットワークが大規模にマルウェアに感染したことにより、世界中の工場が止まり大きな被害となった。また、新型コロナウイルスの影響により、医療機関では院内においてもチームをわけての遠隔会議やほんの数メートルでも非接触のためにネットワーク接続された医療機器や IoT 機器、タブレットをはじめとする IT 機器の導入が急速にすすんでおり、セキュリティやサービス品質の確保が課題となってきている。このように我々の開発した技術が役立つ場面が増えているため、できることから製品化を急いでいる。

4. 実用化・事業化に向けての見通し及び取り組みについて

4.1 超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発における実用化・事業化の見通し（株式会社日立製作所）

本項では、「学習型スマートセンシングシステムの開発における実用化・事業化の見通し」について述べる。

4.1.1 概要

我が国の産業分野の国際競争力強化、社会課題解決に対し、生産性向上と少子高齢化対策は喫緊の課題となっている。その対策として、IoT で収集するセンシング情報量の拡大と有効活用が必須とされているが、センサ設置とメンテナンスのコストが高価なことや、測定対象毎に特化したセンサ開発が必要という課題があり、収集可能な情報は限定的となっている。本研究成果を活用することで、既存のサービスプラットフォームに当該技術を社会実装し、革新的生産性向上、社会課題解決を可能とする、社会イノベーション事業を実現する。一例として、自社製品のセンサソリューションとして、本研究開発の成果である LbSS スマートコンセントレータを取り込むことで、現状の主には有線接続されたセンサによるサービスに対して、将来は本研究開発成果による無線センサソリューションを導入することにより、スマートファクトリ等での機器モニタリングなどへ適用を見込んでいる。

4.1.2 実用化・事業化への課題と対応策

- ・ユースケースの拡大や特徴量抽出法の強化
 - スマート工場以外の新しいユースケースをユーザ訪問や実証推進研究会で検討。
- ・マネタイズの拡大
 - シンクタンク等を利用し、多く存在する既存の汎用センサと組み合わせる案件での訴求ポイントを探す。また、コンセントレータアルゴリズムのパッケージ化を議論。

4.1.3 実用化・事業化の体制

IoT による社会イノベーション実現は日立の事業方針として推進中である。本研究開発成果であるセンシングシステムは見える化の中核技術として、当初より日立製作所の事業部門と研究部門の共同で早期事業化実現を目指して取り組み中。また、プロジェクト開始当初よりユーザ企業と連携し仕様策定・実用化を目指した開発と実証実験を実施している。

4.1.4 市場規模と経済効果

120 億ドル@2021 年のスマートファクトリ市場をターゲットとしている。

本研究により開発の技術は、エッジコンピューティングの分野である。エッジコンピューティング市場は年率 30~50%で成長中であり、波及効果として、本システムの学習分析アルゴリズムは、エネルギー、スマートシティ、社会インフラのモニタリングにも展開が可能である。本開発の学習型スマートセンシングシステムは、産業分野における機器稼動状況や、労働性などの、従来は人手により把握していた事象の”見える化”を実現するものであり、多様な産業分野のスマート化を容易に実現できる。これにより、我が国の革新的な生産性向上・省エネ化による産業競争力の強化と、少子高齢化対策などの社会課題解決を同時に実現し、Society5.0 実現に貢献することができる。

4.1.5 ベンチマーク

技術視点、および、ユーザ視点でのベンチマークは、以下のとおりである。

・技術視点でのベンチマーク

- 複数のセンサ端末とコンセントレータ間の学習や測定最適化で有価情報を圧縮収集
- 多様な機器を対象としたセンシングシステムで生産工程の変化にも柔軟に対応
- ・収集する情報量を飛躍的に増加し、工場全体を最適化する手段へ昇華・ユーザ視点でのベンチマーク
 - 学習型センシングシステムにより、設備毎の調整を不要とすることで導入・PoC 期間を約 1/8 に削減
 - 無線・自立電源化で必要十分なデータ量を収集可能にし、導入・運用コストを約 1/10 に削減
 - 立ち入りが制限される工場へのユーザだけでのセンサ設置可能

4.1.6 事業化までのマイルストーン

IoT センシングシステムの製品化について、本研究開発が終了後、市場調査を継続しつつ 2021 年度より商用化準備を行い、顧客提案および現場実証による評価状況を見て 2024 年度より事業化を目指す。開発成果を IoT サービスプラットフォームへ組み込み、国内の産業やインフラ事業者を顧客としたサービス事業分野をターゲットの一つとする

4.2 超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発における実用化・事業化の見通し（東京電力ホールディングス株式会社）

本項では、「学習型スマートセンシングシステムの開発における実用化・事業化の見通し」について述べる。

4.2.1 概要

東京電力グループが 2017 年度から実施している法人のお客さま向けの「電気の省エネサービス」事業のコンテンツ拡大のため、学習型スマートセンシングシステムを用いたお客さま設備の保守・状態管理マネージメントサービスを追加で設定することで、工場全体のマネージメントサービスとして提供する。

4.2.2 実用化・事業化への課題と対応策

法人のお客さまには様々な業種があり、その工場設備や設置環境も多種多様の条件があることから、実際にサービスとして提供可能かの見極めが必要。そのため 2022 年度から複数のお客さまを対象に先行試験サービスとして提供し、評価を行う。

4.2.3 実用化・事業化の体制

東京電力エナジーパートナー株式会社や東京電力グループの関連会社での産業設備のマネージメントサービス事業の一つとして実施する。

4.2.4 市場規模と経済効果

市場規模としては旧東京電力管内の製造業などの電力多消費工場（約 25,000 件）をターゲットとする。経済効果は、国内に設備の保守・状態管理サービスを提供することにより、工場設備の計画外停止の 10%が回避できると仮定すると、全製造業の出荷額ベースで約 500 億円の損失回避効果が見込める。

4.2.5 ベンチマーク

従来のセンシングシステムと学習型スマートセンシングシステムとを先行試験サービス内で比較評価し、お客さま設備の稼働状態を同等レベルで検出できること、及び有価情報量が100倍以上であることを確認する。

4.2.6 事業化までのマイルストーン

センシングシステムハードウェアの供給先、体制の確保。システム価格。

4.3 超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発における実用化・事業化の見通し(株式会社鷺宮製作所)

本項では、「産業分野における微小振動で連続的な高出力可能な自立電源の開発における実用化・事業化の見通し」について述べる。

4.3.1 概要

産業用学習型スマートセンシングシステムのために、連続的に500 μ W以上の電力を供給可能な振動型自立発電デバイスの実用化を目指す。それにより各種センサの電池交換が不要となり、長期間(10年程度)のメンテナンスフリーを実現する。また、小型化、及びウエハレベルパッケージにより高効率な振動発電デバイスを安価に実用化することで、道路や鉄道の交通インフラ維持管理、工場・オフィス等での省エネルギー、またウェアラブルセンサによる健康維持などIoTの普及を目指す。

4.3.2 実用化・事業化への課題と対応策

エネルギーハーベスタの市場が大きいことから、今後も競合他社によるさまざまなエネルギーハーベスタの開発が予想される。しかしながら、環境振動は低周波数、低加速度であるため、本研究以外の手法で効率良く振動エネルギーを回収することは難しい。また、弊社ではエレクトレット材料、MEMS振動発電素子の構造、および、電源管理回路において基本特許と周辺特許を押さえてあることから、圧電・電磁および静電方式による他の競合技術が台頭しても、それに打ち勝つことができる。

4.3.3 実用化・事業化の体制

弊社技術本部のR&Dセンターが主体となりエネルギーハーベスタの研究進めるとともに、高いMEMS技術を有する大学群、研究機関、また複数の実証企業群とコンソーシアムを組んでの研究開発も進めてきている。その成果を弊社生産本部に移管して事業化を目指す。

4.3.4 市場規模と経済効果

エネルギーハーベスタの将来市場は非常に大きい。マーケティング調査の結果によると、低炭素社会実現のためのスマートグリッドや物流管理のための可視化、省エネ制御センサ用電源として応用が期待されており、2017年において0.5兆円の市場が、2030年には1.3兆円、2050年には3.2兆円に拡大するものと見られている。また、なかでも本研究の振動発電方式に関しては、エレクトレット材料の形成手法、MEMS機構の設計・プロセス技術ノウハウ、また、発生した電流の整流・蓄電回路に関してそれぞれ競争力のある独自の技術を研究グループ(東京大学、静岡大学、鷺宮製作所)の共同出願として戦略的に獲得している。このことから、将来市場において本研究グループの事業はかなり有意な立ち位置を確保できる。

4.3.5 ベンチマーク

振動発電の性能を比較するベンチマークでは、体積・入力加速度あたりの発電量(規格化パワー)をY軸にとり、周波数をX軸にとった表示方法が一般的である。2011年以降に報告・販売されている各種振動発電素子30件の特性を比較したところ、発電方式(静電、電磁、圧電)に関わらず、弊社開発中のデバイスは規格化パワーにおいて世界トップクラスの性能を誇っている(2020年6月現在)。これを可能にしたのは、弊社がシリコン製の電極を高アスペクト比(高さ>>幅)で加工するシリコンマイクロマシニングの技術を有していることと、その表面に高密度・高電圧でエレクトレット膜を形成する技術を有していることが挙げられる。また、振動発電素子の構造を振動方向に対して対称性を高めることで静電拘束力を抑制し、微弱な環境振動でも高効率の発電を可能にしたデバイス設計技術が挙げられる。

4.3.6 事業化までのマイルストーン

本プロジェクト終了後の2021年から、実用化のための設計を開始する。同時に、少量生産が可能な生産ラインの準備に入り、2023年の上市を目指す。その際にエレクトレット化メカニズムをはっきりとさせ、高スループット化技術の構築が不可欠である。またその後大量生産に向け、大口径ウエハ技術の構築をしコストダウンを目指す。

4.4 超低消費電力データ収集システムの研究開発における実用化・事業化の見通し（株式会社デバイス&システム・プラットフォーム開発センター（DSPC））

4.4.1 概要

デバイス&システム・プラットフォーム開発センターでは、まず、本研究開発において事業モチーフとして開発した回転機器状態監視システムの事業化に注力する。本事業で提案する回転機器状態監視システムは、自立電源駆動の超低消費電力データ収集システムであることから、無線送信で電源配線工事が不要なため設置が簡単、超低消費電力駆動、自立電源駆動のため電池交換の手間が省けるという点を特徴としている。

4.4.2 実用化・事業化への課題と対応策

回転機器状態監視システムを広く普及させるためには、回転機器の稼働状態を可視化するだけでなく、機器の異常、故障の予兆を予知できるシステムが望まれる。そのためにはいかに多くの異常発生時データを収集し、解析することが必要である。そこで従来技術(MCU、電池、センサ)を組み合わせたニーズ調査品をポテンシャルユーザーに無償貸与し、異常が発生しやすい機器に優先して設置しデータを収集し始め、既に複数の異常発生時のデータを収集し解析を進めている。

4.4.3 市場規模と経済効果

McKinsey&Company のレポートによれば工場、作業現場系の IoT 端末のグローバル市場規模は 2025 年度には 37.5 兆円に達すると予想されている。国内における市場の立ち上がりは遅れているが、2021 年度以降には本格的な成長期に入ると予測されている。弊社が目指しているシステムはユーザーの既存のシステムに容易に実装でき、かつ実装期間、実装コストを大幅に削減できる。したがってこれまで一部の専門知識のある大企業しか導入できなかった IoT システムが、企業全体の 99.7%を占める中小企業にも実装できるようになり、新たな市場が創出できると考える。

4.4.4 ベンチマーク

振動センサによる回転機器状態監視システムとしては、有線配線・常時監視タイプのものが数十年前から実用化されているが、1000 万円以上する高価なシステムであるため発電所のタービンなど特に重要な設備への導入にとどまっていた。ここ数年比較的安価で電池駆動、無線送信タイプのシステムが国内外で事業化されているが、広く普及されるには至っていない。価格が高いこと、電池寿命が 1 年程度と短いこと、電池寿命が長いものは電池が大きい、または毒性物質を含む電池を使っていることなどが普及を阻害している。

4.5 超低消費電力データ収集システムの研究開発における実用化・事業化の見通し（株式会社東芝）

4.5.1 概要

本研究開発においては、CMOS 混載 SiGe-MEMS センサの製造プロセス技術及び超低消費電力回路技術、キャッチ&リリース型 MEMS ジャイロセンサの技術を委託研究期間中に確立し、開発目標となる消費電力 1/10 のセンサモジュール実現を達成した。助成事業期間においては、これらの慣性センサ技術を高精度化の方向へと応用し、東芝グループが独自に開発していた無線位置推定技術とのフュージョンにより、高精度な屋内位置推定の実証実験を実施する計画である。

これらの成果を元に、東芝グループ内での事業展開を図っていく。

4.5.2 実用化・事業化の体制

本研究成果は、東芝グループ内にて事業展開を図っていく。

4.6 超低消費電力データ収集システムの研究開発における実用化・事業化の見通し（アルプスアルパイン株式会社）

4.6.1 概要

熟練作業者の減少といった喫緊の課題が顕在化している分野への適用を最初の実用化ターゲットし、市場実績を積み上げながら、より汎用性の高い製品に仕上げながら、適用市場を拡大、デファクト化していく。開発した技術による低消費、小型、高性能化により、他社製品への優位性を実現していく。

4.6.2 実用化・事業化への課題と対応策

インフラ等の点検用途で実用化するためには、設置後電池交換せずに動作することが必要となる。また事業化には、組み込みを容易にするために、超小型のモジュール形状とする必要がある。この対応のためにボックスキャッタによる超低消費電力で、電波発電により動作する超小型のセンサモジュールを提供する

4.7 超低消費電力データ収集システムの研究開発における実用化・事業化の見通し（テセラ・テクノロジー株式会社）

4.7.1 概要

テセラ・テクノロジーでは 2016 年度から 2018 年度の委託事業において、圧電振動発電向け SSHI 増幅自立電源モジュールの研究開発を実施した。その結果、土台とモーターのような設備との相対振動を利用するような規模の大きい振動発電機用途として、従来技術の 10 倍以上の発電変換効率を有する自立電源モジュールの開発に成功し、当初の目標をクリアした。しかし上記のような規模の大きな振動発電機を事業化している企業が現状存在しないことや、発電機の設置や運用の方法など研究開発とは別の課題が残されていることから、一旦研究開発と事業化に向けた調査はペンディングしている。そこで当社の組み込みシステム開発を主たる業務にしている強みを生かし、振動発電用 SSHI 増幅自立電源モジュールに拘らず、デバイス & システム・プラットフォーム開発センター(DSPC)が 2019 年度からの助成事業で研究開発している振動、熱、光による自立電源モジュール全般の事業化検討を進める。それにより、環境発電用電源回路全般の know-how を今後更に積み重ね、高効率自立電源設計のオーソリティー集団を目指す。

4.7.2 実用化・事業化への課題と対応策

自立発電用電源モジュールは、発電変換効率を少しでも高くするために、発電方式と用途に応じて電源回路をそれぞれ個別最適化する必要があるため、事業として拡大しにくいという課題が存在する。また発電デバイス、電源回路、無線センサモジュール、ソリューション、サービスそれぞれを得意とする企業間同士の連携が弱く、顧客が本当に困っている製品開発ができていないという課題がある。そこで本委託事業および助成事業で培ってきたネットワークを活かしたオープンイノベーションにより、潜在ニーズを掘り起こすことで事業を拡大していく。

4.7.3 実用化・事業化の体制

テセラ・テクノロジーは DSPC 社の出資企業の一社である。テセラ・テクノロジーは高効率電源回路モジュールの設計、製造、販売を担当し、発電デバイスやソリューションなどのその他の領域については DSPC、テセラ・テクノロジーを核としたオープンイノベーション体制を構築する。またテセラ・テクノロジー独自の営業も行い顧客を確保する。

4.7.4 市場規模と経済効果

IDTechEx 社の調査によると、2022 年の自立電源デバイス市場は 5000 億円以上と予測されている。またサービスまで含んだ市場規模は数 10 兆円に達すると言われている。現時点では太陽光発電が過半を占めている状況であるが、IoT の進展にともなって無線センサモジュールの設置個数が増えるにつれ、電源問題(配線コスト、電池交換コスト)を避けて通れなくなるため、振動、熱、室内光発電による自立電源モジュールの市場は、今後 10 年間で一気に普及が進む可能性が高い。

4.8 トリリオンノード・エンジンの研究開発における実用化・事業化の見通し（東芝デバイス&ストレージ株式会社）

4.8.1 概要

トリリオンノード・エンジンの技術を採用した MCU リーフの開発および販売。および関連するソフトウェアのロイヤリティ販売。

4.8.2 実用化・事業化への課題と対応策

事業化にはグローバル展開できる条件がまだ整っていないところが課題であり、海外も含めた認知度向上およびトリリオン関連部品をワールドワイドで取り扱う企業が必要である。本件については、現在ホームページの英語化や、販路の拡大を図っている。

また、技術開発領域については拡張版コネクタの信頼性検証がまだであり、本件については20年度の研究で検証中。

4.8.3 実用化・事業化の体制

検討中

4.8.4 市場規模と経済効果

	2025年度	2030年度
IoT Node/Gateway向け半導体部品市場規模	約4兆円	約7兆円
日系半導体シェア	21% (+3%)	23% (+5%)
市場獲得規模	8400億円 (+1200億円)	1.6兆円 (+3500億円)

4.8.5 ベンチマーク

Leafonyの特徴比較

	価格	組立性	開発容易性	オープン性	小型	電池	特徴
トリリオンノード・エンジン	△→ ○	○	○	○	○	○	周辺が充実し、独自ボード制作容易、小型・低電力アプリ対応
Arduino	○	○	△	○	×	×	普及している標準製品、サイズ・電力に難、周辺機能が限定的
Mbed	○	△	△	○	△	×	物理的な寸法規格なくIOの相互物理接続に難、ソースコード少
LittleBits	×	○	×	○	×	×	遅く、初等教育向けで低機能ブロックの改造が困難
TinyDuino	○	×	△	○	○	×	小型のプラットフォームだが、低電力性、組立性に難
RaspberryPi	○	○	×	×	△	×	ハードウェアは非オープンLinuxで低電力は困難
フルカスタム自作基板	×	△	×	×	○	○	何でもできるが、開発コスト大や開発期間長が課題

● 超小型、低消費電力、オープン、リーフ製作簡単、組立簡単

© 2020 Trillion-Node Engine Project

13

4.9 トリリオンノード・エンジンの研究開発における実用化・事業化の見通し（東芝インフラシステムズ株式会社）

4.9.1 概要

セキュリティ強化が必要とされる市場にトリリオンノード・エンジンを普及拡大するために、生体認証機能、セキュアデータの保存機能、暗号化機能を含めたセキュリティ対応トリリオンノード

ド・エンジンの試作・開発などを行う。また、サンプルを10式以上提供して実用性検証を行うとともに、必要に応じた改善を実施することで、スムーズな企業化計画の実行を目指す。

4.9.2 実用化・事業化への課題と対応策

生体認証機能を実現するために指紋認証リーフを新規開発し、既存リーフとの組み合わせによる BLE 通信に対応した指紋認証デバイスを開発した。同デバイスを用いて、承認や認証が必要な IoT システムのデモシステムを構築した。また、暗号化鍵をセキュアに保持するとともに暗号処理を行うことができるセキュアエレメントリーフを新規開発し、既存リーフと組み合わせによるセキュア IoT デバイスを開発した。同デバイスを用いてセンサリーフが取得したデータを暗号化し、クラウド側に送信するセキュア IoT システムのデモシステムを構築した。

これらの開発品の貸出評価、PoC のフィードバックを受け、実用化・事業化に向けた仕様・性能改善などを行う計画を立てているが、コロナウィルスの影響により展示会などでの PR 機会が減り、現時点で貸出評価・PoC 件数が少ないことが課題となっている。具体的な対応策は検討中ではあるが、PoC 機会が増えるよう、プロモーション活動にも注力していく。

4.9.3 実用化・事業化の体制

弊社セキュリティ・自動化システム事業部が主体となり、本研究の実用化、事業化を目指す。

4.9.4 市場規模と経済効果

売り上げ規模としては、数千万円規模からスタートし、徐々に拡大していく計画である。但し、PoC フィードバックの遅れ等により、実用化、事業化時期が遅れる可能性はある。

4.9.5 ベンチマーク

PoC 実施企業様から「セキュリティ対策をするにあたって、セキュリティチップを自社で取り扱うことは困難であったが、トリリオンノード・エンジンは PoC システムの構築に非常に有効」とフィードバックを受けている。少量産程度まではトリリオンノード・エンジンで対応し、その後、本格的に立ち上がり、本格量産が必要な場合は、従来型の量産手法を使う、というトリリオンノード・エンジンのアプローチは、他アプローチと比較して優位性がある。

4.9.6 事業化までのマイルストーン

PoC/実証研究を通じて、実用レベルまでの仕様・性能改善を行った上で、事業化を目指す。

4.10 トリリオンノード・エンジンの研究開発における実用化・事業化の見通し（株式会社図研）

4.10.1 概要

●研究開発を行う製品・サービス等の概要

本研究開発の成果を用い、IoT 向け簡易設計環境をパッケージ商品化し、アカデミックプライスで既存の職業能力開発施設向けツールとしてリプレイスしていく。(ライセンス販売)また、プレミアムモデル(企業向けの高性能版)向けの成果により、企業の研究開発部門の新規開拓ビジネスを行う。合わせて、アカデミックプライスレベルの価格で、ベンチャー企業、異業種への新規拡販(ライセンス販売)を行い、最終的には非図研顧客のメーカーズ向けの拡販(ライセンス販売)を目指す。

4.10.2 実用化・事業化への課題と対応策

図研の基幹 CAD の CR-8000 は次世代エレクトロニクス設計プラットフォームとして、全世界に販路を拡げている。世界の電子機器産業では、100 万台を超えるような大ヒット商品が少なくなり、様々な用途別の電子機器が多くなってきている。この時代では、より早く市場にモノを投入し、より早くフィードバックをもらい、良いものに市場に提供していくことは、電子機器業界の大命題であり、その突破口を取り込み支援することは設計メソドロジーを司る図研にとっては重要課題となっている。

トリリオンノード・エンジンは、そのベースと成るハードウェアプラットフォームとしてフォームファクタ的にも、使用環境性能的にも優れており、設計環境として取り込まない手はない。いち早くモノにするには、電子プラットフォームはもちろん、筐体(エレメカ設計環境の検証)やインクジェットプリンタなど 3D プリンタの活用(AM適用設計環境の調査)も必要な技術であり、この組合せを検証することにより、顧客にフィットした設計環境プラットフォームが提供できる。

4.10.3 実用化・事業化の体制

CR-8000 はシステム設計と 3 次元グラフィックスのポテンシャルを最大限に活用し、外部解析環境と組み合わせで高度な解析・設計プラットフォームを構築することが可能になっている。筐体や 3D プリンタの活用も範疇内なので、親和性が良い。この助成事業の研究開発でしっかり検証を行うことにより、商品化のためのハードルが低くて済むと考えている。(既存の CAD 技術の軽度な改版や、販売パッケージの組み換えなどビジネスモデルの改版など)

4.11 トリリオンノード・エンジンの研究開発における実用化・事業化の見通し (株式会社 SUSUBOX)

4.11.1 概要

トリリオンノード・エンジンを用いた教育カリキュラムの開発を行う。カリキュラムの内容は大学のような基礎を中心とするのではなく、業務で直接利用可能な実践的な内容とする。具体的には委託事業で開発を進めて来たトリリオンノード・エンジンを使用した IoT センサノードの開発方法、ニーズが高いがメーカーズにとって開発困難な DDR メモリを用いた回路設計方法に加え、サーバ/クラウド・サイドを含むシステム構築方法などが挙げられる。また開発するカリキュラムは従来の講義形式ではなく、ワークショップを中心に、動画像、CG、VR、ライブ配信などを活用したインタラクティブ性の高いカリキュラムを開発する。また、カリキュラムは販売用だけでなく、宣伝用に無償提供するものも開発する。

4.11.2 実用化・事業化への課題と対応策

本カリキュラムは、秋葉原拠点で実施するワークショップを中心にすることを前提に進めてきた為、今回の新型コロナウイルス蔓延の影響が最も課題である。具体的な影響はまだわからないが、数名ではあっても半日以上に渡って密空間で実施することは今後一般的なワークショップでは無くなることが予想される。ただ、加速予算を中心に VR を活用することで事業規模をスケールすることを並行して進めて来た為、今後は実空間ではなく、VR 空間を中心に、あるいは VR やリモート会議システムのみを用いてワークショップを実施することも検討の予定である。

4.11.3 実用化・事業化の体制

本事業は、2つの階層構造となっている。つまりトリリオンノード・エンジンを使った受託開発事業がベースとしてあり、その上に教育事業を展開するものである。従って、弊社が独自に進

める受託事業がベースになっており、付随する教育事業は受託開発事業との相乗効果が期待できる。受託事業についてはまず、弊社の Kariomon System の課題であった、サイズと消費電力が大幅に改善され、これらの性能が要求される実装が可能となったことが最大の利点である。さらに既に弊社の持つ FPGA の回路設計技術、資産に加えて、Arduino のオープンソース資産がそのまま利用可能となることと、拠点を秋葉原の好立地に置いたことがある。

それに加えて、今回の教育カリキュラムを開発することで、自社製品が増え、先に述べたようにマーケットを拡大するだけでなく、人材確保へ繋がると考えている。さらに、一部のカリキュラムを無料で配信することにより、トリリオンノード・エンジン、教育カリキュラム、受託開発の 3 つについて同時に営業・宣伝効果が期待できる。

4.11.4 市場規模と経済効果

本事業で対象とする、回路設計、組込み分野のみの教育事業規模の算出は難しいが、矢野経済研究所算出の 2017 年度の国内の教育産業全体の市場規模は、2 兆 5,623 億円とされる。うち、BtoB 向けの e ラーニング市場は 620 億円、個人向けが 1,380 億円となっている。本事業は BtoB 向けの技術教育の中の IT 分野の回路設計教育に当たる。従って BtoB の中の IT 分野を 1/3 とすると 206 億円、その中の大半をソフトウェア開発が占めることを考えて、回路設計分野を 15%程度と想定すると、約 30 億円程度の小さな市場規模となる。ただし、反面シェアは獲得できる可能性がある。また、主要事業である受託開発事業の売上や、その相乗効果も期待できる。

4.11.5 ベンチマーク

他社との差別化、優位性については、そもそも Arduino はホビー用、若しくは大学などでの教育用と捉えられており、実業務での利用、製品への組込みはその信頼性の問題から想定されていない。この為、BtoB を対象とした本カリキュラムと完全に競合する教育カリキュラムはほとんど見当たらない。一方、専門性の高いワークショップについては BtoB を前提としたものが多く開講されている。安価に開講されているものも多く、価格競争の面からは不利と言えるが、その分有用性の高いカリキュラムとすることで差別化を図る。その有用性を示す為に、無料配信のカリキュラムも開発する。

4.11.6 事業化までのマイルストーン

2021 年度より販売を開始する予定であるが、2025 年度までのマイルストーンは下記の通りである。

- 2021 年度: 開発した教育カリキュラムの販売と無償配信を開始
- 2022 年度: 前年度カリキュラムの実施継続と新規カリキュラムの開発
- 2023 年度: 2022 年度開発カリキュラムの販売と無償配信の拡充

4.12 高速ストレージクラスメモリを用いた極低消費電力ヘテロジーニアス分散ストレージサーバシステムの研究開発における実用化・事業化の見通し（富士通株式会社、日本電気株式会社）

4.12.1 概要

IoT時代の大量データを蓄積し、高速処理するデータセンタ用ストレージとして実用化する。次に、実施企業や研究協力機関などが運営するデータセンタ内で各種IoTサービスを支える基盤として実用化する。現在は開発技術の基盤となるIntel製SCM搭載したサーバを製品化、次にストレージとしての実用化を進める。

4.13 先進IoTサービスを実現する革新的超省エネルギー型ビッグデータ基盤の研究開発における実用化・事業化の見通し（株式会社日立製作所）

4.13.1 概要

Gartnerの調査では、ビッグデータ・AIによる需要拡大、年率10%以上の電力コスト上昇など、電力管理はデータセンタ運用の最優先課題とされている。データセンタのエネルギー効率競争への突入は必至であり、日立製作所では4.13.4で示すように2030年度12.1兆円市場へ急成長するものと試算している。

日立製作所はエンタープライズストレージ世界市場30%を確保しており、Fortune Global 100の80%以上が顧客である。エンタープライズストレージを核として、利益率の高いシステム開発ビジネスを獲得している。図3-4.13.1-1に示すように日立製作所の得意市場（エンタープライズ顧客）をターゲットとする早期事業立上げにより優位性を確保する。



図 3-4.13.1-1 得意市場をターゲットとする早期事業立上げ

IT のグリーン化が必要な背景から、実証実験ユーザ(エネルギー業)から本技術に期待する声は実際にあがっている。ビッグデータアナリティクス市場を刺激し、先進事例の開拓や標準化によりエネルギー効率性への転換を促進する。そして転換期にタイムリーに製品を投入していくとともに、Lumada のユースケース蓄積による市場創生・ユーザ獲得を図る。ここで、Lumada とは日立製作所のビッグデータ・IoT プラットフォームビジネスのブランド名称であり、Lumada のユースケースとは顧客との協創で新たな価値を創出したデジタルソリューションをモデル化したものである。この Lumada の IoT プラットフォームで中核となる製品に本技術を適用する。

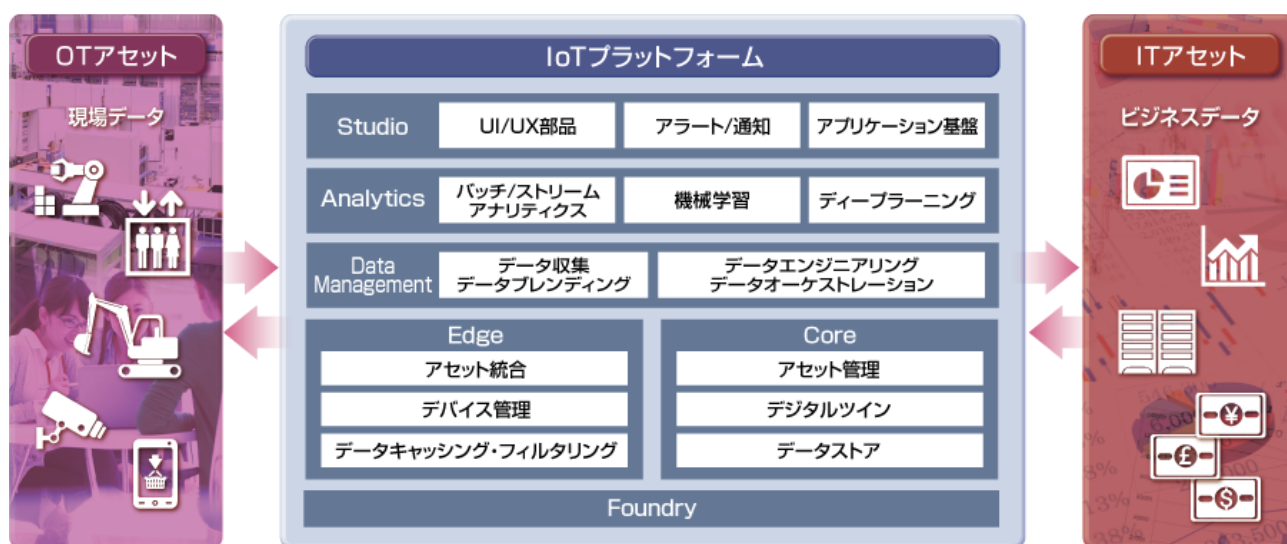


図 3-4.13.1-2 Lumada の IoT プラットフォーム

日立製作所では全社的なコミットメントを確立済であり、ソフトウェア、ハードウェア、ソリューション・サービス等、複数の事業部が参画し、経営層も認知して推進を後押ししている。中期経営計画にも織込みである。得意市場に営業資源を集中して競争を創出し、トップ顧客を獲得しながら市場を先導・波及させていく。

さらに市場拡大に向け、広汎なライセンス体制を構築することにより非競争技術化を図る。

次に市場・社会へのインパクトについて記載する。本技術は、ソフトウェアアプローチによって、ビッグデータ基盤のエネルギー効率性を飛躍的に向上可能な技術であり、本技術に匹敵するエネルギー高効率化効果を有する他のソリューションは見当たらない。以下にソリューション観点及び技術的観点で比較した表を示す。

表 3-4.13.1-1 ソリューション観点での比較

競合するソリューション	本技術との相違点
エネルギーの安価な地域へのデータセンタの移動	技術者の確保、セキュリティ規制等により適用性が限定的、コスト削減効果は7割程度 (本技術: 場所を問わず効率性向上が可能)
代替エネルギーのデータセンタへの導入	有力な代替エネルギーは現時点でなし (本技術: エネルギー種別に寄らず効率性向上が可能)
大規模クラウド事業者への委託	最終的にはコストに転嫁、大規模クラウド事業者は潜在的に有力な顧客 (本技術: 基盤の種別によらず効率性向上が可能)

表 3-4.13.1-2 技術的観点での比較

競合技術・製品		本技術との差異
データ管理・ 処理技術	インメモリ技術	非ビッグデータを対象
	フラッシュメモリ/ ストレージクラスメモリ技術	本技術は適用可能 フラッシュメモリに於ける有効性を確認済
	Hadoop/NoSQL	技術的な先進性はない 本技術は適用可能、有効性を確認済
他のソフトウェア技 術	仮想化サーバ技術/ 仮想化ストレージ技術	本技術とは相補的 エネルギー効率化効果は2倍程度
エネルギー効率性 向上技術	CPU/メモリ省電力制御技術	本技術とは相補的 エネルギー効率化効果は1.7倍程度
	ハードウェア・設備自体の 省電力化技術	ソフトウェアによる省電力化とは直交 エネルギー効率化効果は1.8倍程度

類似の事業(省エネルギー型ビッグデータソフトウェア事業)は他に一切見当たらないことから、市場・社会へのインパクトは大きいといえる。本技術により、ビッグデータを主な対象とするデータセンタ全体において 30 倍程度のエネルギー高効率化効果を見込んでいる。

今後、本プロジェクトの委託が終了する 2020 年度には、SDGs、温暖化問題への意識の高まりや、ソフトウェアによる省エネ効果指標 APEE(APEE:Application Energy Effectiveness)の国際標準化などにより、データセンタのエネルギー効率性への関心が進展していくと考えられる。また正式リリース時期には実証実験を通じ有望顧客の認知度向上を進める。

この事業分野におけるビジネスの競争優位は、ビッグデータ解析の量・深さによって決まる。ビッグデータ解析の量・深さは使えるエネルギーによって律速される。ビッグデータ解析のエネルギー効率性がビジネスにおける競争の雌雄を決することから、本技術を取り込んだ製品に優位性があると考えられる。

4.13.2 実用化・事業化への課題と対応策

事業化に向けた取り組みにおけるユーザ事例の開拓状況としては、日立の有力顧客ベースから業種別に随時選定し、実証実験に向け協議しており、2019 年度は 5 件実証実験を実施した。2020 年度は現時点で 3 件実証実験を実施中である。

自社内ビジネスへの適用実証実験を推進し、結果を顧客誘引に活用する。また現在構築中のエネルギー効率性体感テストベッドプラットフォームにより顧客認知を獲得していく。

今後の事業化に向けて、エネルギー高効率化データベースソフトウェア技術の確立とユーザ事例の開拓が必須であり、本プロジェクト事業に於いて推進中である。

事業化に向けた課題としては、データセンタのエネルギー効率性への顧客関心が低迷し続ける可能性があげられる。(脅威1)

また、顧客が既存の技術・製品に執着し続ける可能性があげられる。(脅威2)

脅威1及び脅威2の課題を克服するための対処方針の一つとして、ソフトウェアによる省エネ効果基準(APEE)を策定するための標準化活動を推進する。本標準化活動は ISO/IEC JTC 1/SC39 において、経済産業省、NEDO、JEITA のご支援を受けて進めており、2019 年度に CD 承認された。今後、2020 年度の DIS 承認を経て 2021 年度に IS 発行となる目途が立ったため、2021 年度には、APEE を活用した顧客の省エネ意識の向上、省エネ化ソフトウェア市場の創生をはかる。合わせて、製品の実用化の優位性を示すことにより、圧倒的な事業競争力を確保する計画である。

さらに、日立製作所の得意顧客および執着の弱い市場・顧客への訴求に営業資源を集中し、エネルギー効率性を訴求するためのサービス普及コンソーシアムの立ち上げ(主にトップ企業を対象とした招待ベース)や、経営層コミュニティを通じたトップセールスの徹底を図るとともに、先進的応用事例の掘起し(PoC)、プロモーション活動の強化、非データベース市場の顧客発掘などに取り組む。ソフトウェア市場では開発・運用の継続性確保は不可欠であり、有力顧客に対しては日立製作所が検証・導入に直接参加、新ニーズを取込み、継続的アップグレードを実施していく。

4.13.3 実用化・事業化の体制

日立製作所における実用化体制について以下に示す。

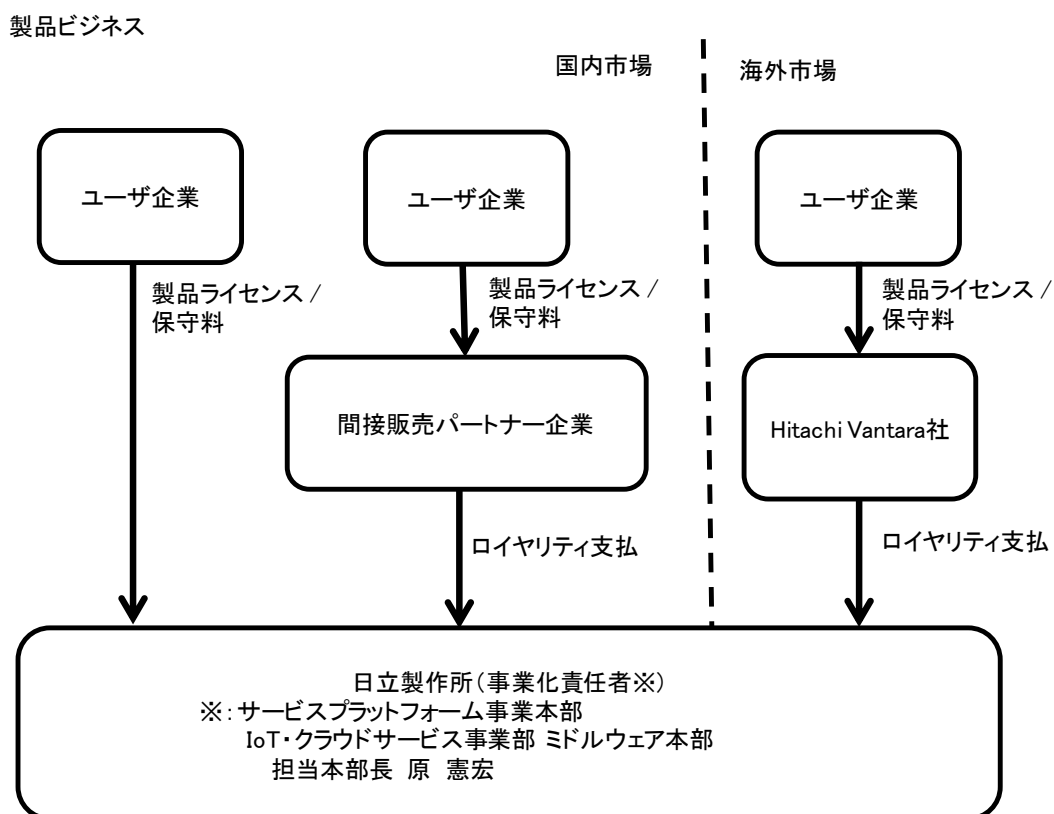


図 3-4.13.3-1 日立製作所における製品ビジネスに関する実用化・事業化の実施体制

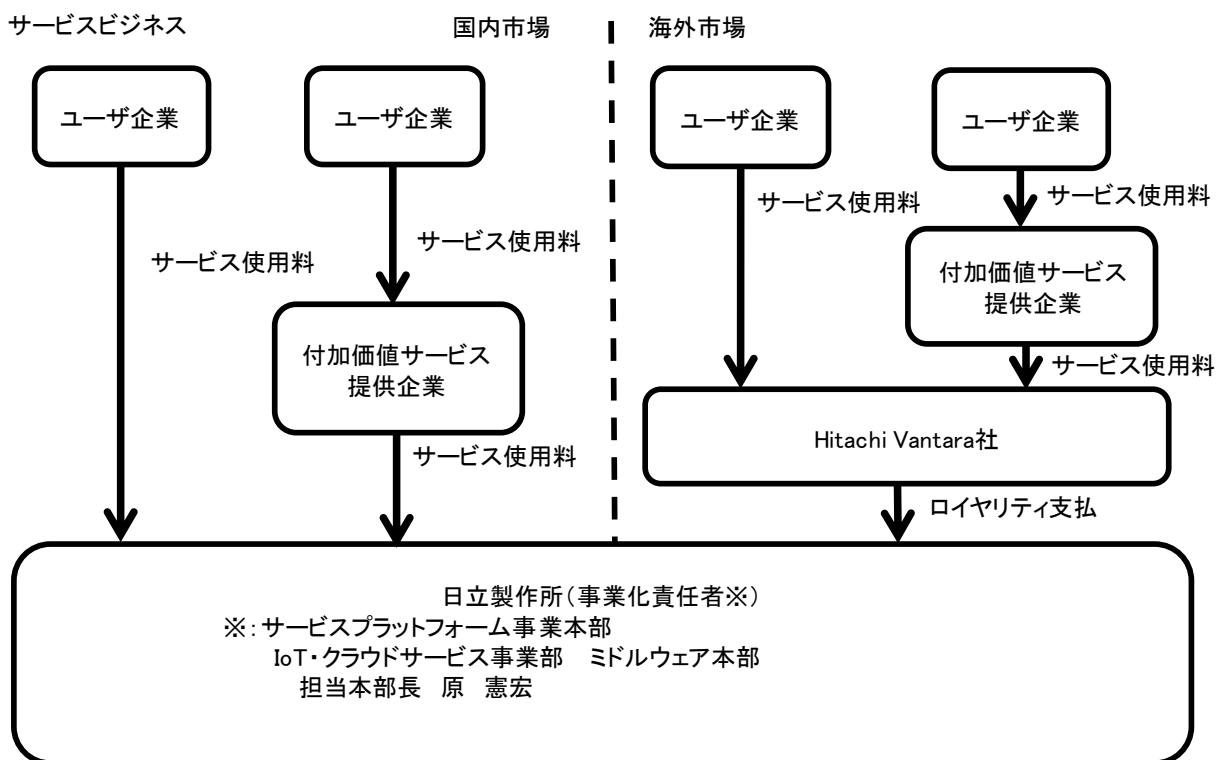


図 3-4.13.3-2 日立製作所におけるサービスビジネスに関する実用化・事業化の実施体制

【日立製作所における実施体制図の説明】

製品ビジネスにおいて、日本国内市場では日立製作所からユーザ企業に対する直接販売、及びパートナー企業を介した間接販売、海外市場では Hitachi Vantara 社を経由してユーザ企業に製品および保守サービスを提供する。Hitachi Vantara 社は、エンタープライズ向けストレージシステムの分野において、世界市場で約 30%のシェアを有しており、この顧客ベースを活かして海外における事業展開を図る。ユーザ企業は製品のライセンス料及び保守料を製品及び保守サービス提供元に支払う。間接販売の場合は、間接販売元がロイヤリティを日立製作所に支払う。国内、海外に係わらず、ユーザ企業には他のユーザにサービスを提供するサービス提供企業も含まれる。

サービスビジネスにおいては、日本国内では日立製作所からユーザ企業に対し直接サービス提供を行う、あるいは日立製作所が提供するサービスに付加価値を付けたサービスを提供するパートナー企業経由でユーザ企業にサービス提供を行う。海外では、製品ビジネスと同様 Hitachi Vantara 社を経由し、直接あるいは付加価値サービス提供企業経由の間接サービス提供を行う。サービス提供においても Hitachi Vantara 社が有する顧客ベースを活かした事業展開を図る。

製品ビジネス、サービスビジネスとも製品開発及びサービス提供環境構築のために初期投資が必要であり、さらに製品の保守・サポート、サービス提供のランニングコストが掛かる。これを、数多くのユーザからのライセンス/保守料、サービス使用料、および間接販売あるいは付加価値サービス提供企業からのサービス使用料で回収するというビジネスモデルである。

4.13.4 市場規模と経済効果

(1)市場規模(現状と将来見通し)／産業創出効果

表 3-4.13.4-1 市場規模

	市場規模(海外含む)
プロジェクト開始時点(2016 度)	2.6 兆円
プロジェクト期間終了時点	5.9 兆円
終了後 5 年目(2025 年度)	9.5 兆円
2030 年度	12.1 兆円

市場規模算出の根拠: IDC Worldwide Big Data Technology and Services Forecast,2015-2019 October 2015 より、2020 年度以降の市場成長率については、2018 年度から 2019 年度の成長率と同じ成長率と仮定して試算した。なお、上記市場はサービス以外にもハードウェアおよびソフトウェアの市場も含む。

4.13.5 ベンチマーク

①開発製品・サービスの競合製品に対する優位性(性能及び価格等の比較)

本プロジェクトは、成熟期に突入しつつある IT 産業に於いて、従来の性能一辺倒の競争から本格的な省エネルギー化への「ゲームチェンジ」を世界に先駆けて打ち出すものである。非順序型実行原理と称する独自のソフトウェア実行原理を基に、基盤ソフトウェアの根幹アルゴリズムを同期から非同期へ抜本的に革新することにより、ビッグデータ基盤のエネルギー効率性を飛躍的に向上することを目指す。単一のソフトウェア技術が 1,000 倍の効率化もたらすことは稀であり、技術としての革新性、優位性は極めて高い。当該技術を世界に先駆けて確立し、国際市場に於ける早期実用化を貫徹する。日立製作所が、先ずは同社が得意とするエンタープライズ市場に於いてソフトウェア製品の実用化を行い、東京大学が IP ライセンシングなる戦略的フレームワークを立ち上げ、技術の広汎な展開を推し進め、当該技術を「世界中のビッグデータビジネスプレイヤーが実施せざるを得ない」「非競争的」技術へ進化させる。

本研究開発は、高い研究能力・実績を誇り、技術シードを有する東京大学と、高い製品開発能力・実績を備え、国際市場で認知されている日立製作所とが、強力なタッグを組んで研究開発を推し進めることによって将来にわたって優位性を維持することができるかと確信している。

②製造に関する優位性

日立製作所は我が国で唯一、本格的なデータベースシステム製品を開発してきており、内閣府 FIRST に於いては、東京大学の考案した独自の「非順序型実行原理」に基づく超高速データベースエンジンの迅速な製品化に成功し、国際市場で事業展開を進めている。また、同社のストレージシステムは国際市場で高い認知を得ており、エンタープライズ向け製品は EMC 社に次いで世界シェア 2 位を獲得している。即ち、ビッグデータ基盤の開発ならびに製品事業化に於いて圧倒的な実績を誇っている。本提案による実用化を目指した研究開発を推し進める機関として、同社は最も相応しく、自製のソフトウェアを開発することで競合他社に対して優位性がある。また、日立製作所は、研究開発、ハードウェア開発、ソフトウェア開発ならびにビジネスソリューションに跨る広汎な事業部門が参画しており、強力な連携体制で製品開発・販売を行っている。

③販売力に関する優位性

データセンター市場の成長は明らかであり、当該市場に対し、他社に先行して超省エネルギー型ビッグデータ解析サービスを投入することに加えて、同じく日立製作所が NEDO に提案

している別テーマ「学習型スマートセンシングシステムの研究開発」及び「組合せ最適化処理に向けた革新的アニーリングマシンの研究開発」の成果も取り込むことで、他社競争力のあるサービスを提供できると考えている。

また、上記研究開発の成果を製品やオープンな API や SDK として広く社会に提供し、他データセンター事業者も含めたクラウド市場の拡大、及びユーザの持つデータを自社利用のみならず、販売可能な形にすることで、データ市場と言う新しい市場を開拓し、わが国ビッグデータ市場全体の活発化を期待できると考えている。日立製作所は、15 年以上にわたり 20 ヶ国以上約 57,000 社の会員企業に対し、設計、調達、生産、販売などにおける企業連携をサポートするサービス「ビジネス SaaS TWX-21 (<https://www.twx-21.hitachi.ne.jp/index.html>)」を提供しており、この運用ノウハウを活かしてデータ市場の創生ができると考える。

付け加えると、日立製作所がビッグデータ解析基盤の省エネルギー性を定量的に計測可能な指標の標準化を制定することにより、製品の実用化の優位性を確立し、広範囲に啓蒙することで省エネ化ソフトウェア市場を創生し、圧倒的な事業競争力を確保する。

(3) 価格競争力

4.13.5①に記載。

4.13.6 事業化までのマイルストーン

本研究のベースとなるデータベース製品「超高速データベース Hitachi Advanced Data Binder」(以下、HADB)およびサービスとして販売する。日立製作所の有する販売網を駆使して、上記製品・サービスの販売を進める予定である。国内は主に日立製作所ならびにパートナーが販売し、海外については Hitachi Vantara 社ならびにそのパートナーが販売を担当する。

日立の有力顧客ベースから業種別に選定・開拓し、顧客の実システムにおける省エネ効果予測の実証実験を推進中である。2020 年度もさらなる顧客開拓を推進する予定である。

4.14 省電力 AI エンジンによる人工知能プラットフォームにおける実用化・事業化の見通し（株式会社デジタルメディアプロフェッショナル）

本項では、「省電力 GPU をベースとした AI エンジンの研究開発における実用化・事業化の見通し」について述べる。

4.14.1 概要

(1)内容

今後広がるエッジコンピューティングの中で、今回の成果物によって、画像・動画の認識を高効率に実現することが出来る。この成果物を、エッジ AI プロセッサコアとして FPGA モジュールに実装したモジュールビジネス、顧客とともに SoC として製品を行うデザインサービス・OEM 事業化、及びコア部分を IP としたライセンスビジネスとして行う。

(2)用途(販売予定先)

IP ライセンスは、これまで当社 IP 製品のコンシューマエレクトロニクス、ゲーム、車載関連企業へのライセンス実績を活用し、これら顧客に対して拡販活動を行う。

FPGA モジュールについては、これまでの当社 FPGA モジュール開発の実績や FPGA 商社との協業実績を活用し、FPGA モジュールに AI コアをバンドルし、FA 分野などに拡販活動を行う。

SoC 製品は、顧客に本プロジェクトで試作する小型 FPGA モジュールを事前評価してもらった上で、車載や FA 向けに SoC を開発している企業との協業を通じ、各分野向けの SoC 製品を共同開発し拡販することを想定している。

(3)具体的ニーズと、使用が予定される環境(マーケットの現状及び将来の規模、競争環境)

現在協議している主なビジネスケースは以下の通りである。

分野	企業	現状	今後の方向
コンシューマエレクトロニクス	大手デジカメベンダ	IP 採用決定	製品適用を支援していく
カメラモジュールベンダ	大手商社	IP 採用決定	FPGA ベースモジュールの拡販を推進
モビリティ	大手メーカー	IP, FPGA モジュール採用検討	PoC 向けに FPGA モジュールの販売を推進

前表ビジネスケースの顧客に対して、顧客要望に応じた共通 FPGA ベースの評価ボードの提供・販売を行っている。

4.14.2 実用化・事業化への課題と対応策

当社は、GPU 技術を核にしたビジュアルコンピューティング分野において、IP コアライセンス、SoC 製品の研究開発・販売、プロフェッショナルサービス事業を推進している。近年高効率なコンピューティングを実現できる GPU 技術を AI 分野に応用することで、ディープラーニングを始めとした高精度な画像認識の実現及び、これら技術を用いた自動運転、産業機器応用、ロボット制御など、多くのアプリケーション応用が進んでる。当社においても 16 年以上の実績をもつ、GPU 技術を AI 分野に展開し、今後の事業拡大を目指している。

現状のエッジコンピューティングは、静止画認識、工場における異常予見などのようにプリミティブな認識処理が中心であり、多くのシステムでは AI スピーカーのようにクラウド側で認識、学習処理を行い、端末に送るような構成で、エッジライトなシステムとなっている。しかしながら、

今後エッジコンピューティングの進化に伴い、多くの認識処理や学習処理がエッジ側に機能として移り、より多くのエッジデバイスが普及していく潮流が見えてきている中、この分野に対するキーデバイス・コア技術の要求が増加していくと考えられる。

一方、我が国は FA 分野、車載分野といったエッジコンピューティングに関わる基幹産業がある中、これらのデバイスで必要とする頭脳に当たるキーデバイス・技術は NVIDIA、Intel などの海外企業のデバイス・技術が使われている一方、エッジコンピューティングの要件である低消費電力、低サイズなどの要件を満たすことが出来ていない。この点を本プロジェクトで解決を行い、得られた成果を社会実装する事で、我が国の産業をさらに発展させていく。

4.14.3 実用化・事業化の体制

実用化体制は以下の通りである。

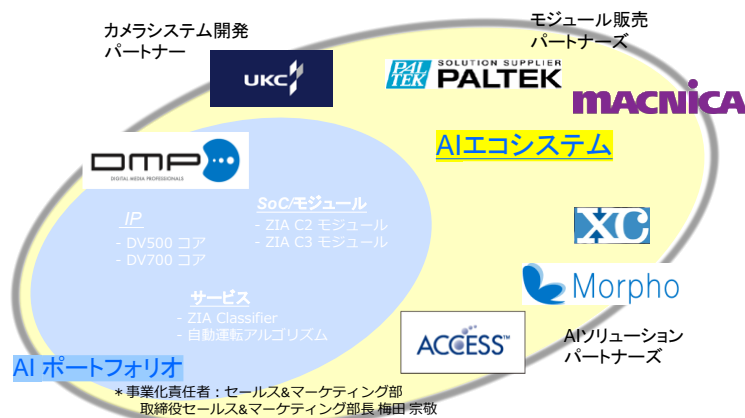


図 3-4.14.3-1 実用化体制図

実用化にあたっては、DMP が本プロジェクトで開発した AI エンジンを中心としたコア技術に加えて、エコシステムパートナーとして開発パートナー、モジュール販売パートナー、ソリューションパートナーと密に連携を行い、顧客にアプローチをしていく。

4.14.4 市場規模と経済効果

アプリケーションの一つである、ロボット市場 (製造業、ロボテック製品、農林分野) の予測データは以下の通りである。

ロボット市場	市場規模(国内/世界)	技術適用シェア(国内/海外)
現状(2018 年度)	22,261 億円	0%
プロジェクト期間終了時(2023 年度)	42,962 億円	3%
終了後 1 年目(2024 年度)	47,771 億円	10%
終了後 2 年目(2025 年度)	52,581 億円	10%
終了後 5 年目(2028 年度)	65,937 億円	10%
2035 年度	97,100 億円	10%

市場規模算出の根拠: NEDO 2035 年に向けたロボット産業の将来市場予測 (<http://www.nedo.go.jp/content/100080673.pdf>) から算出

シェア見通しの根拠: 市場規模のおおよそ 3 割が製造分野向けロボット市場となっており、この我が国が強い製造分野向けにシェアを 1/3 以上取ることを目標とした。

4.15 省電力 AI エンジンによる人工知能プラットフォームにおける実用化・事業化の見通し（日本電気株式会社）

本項では、「推論エンジンの高効率設計・実装を可能にする設計プラットフォームの研究開発における実用化・事業化の見通し」について述べる。

4.15.1 概要

NEC が保有する高位合成ツールは、ASIC 等の専用設計、各社の FPGA、ルネサス社の動的再構成チップ等あらゆるデバイスに対応することにより、社内外の大手装置設計事業者やデバイスメーカーなど多くのユーザを獲得し、ビジネスの実績を持っている。これらの商流を活かして、あらゆるデバイスに対応した AI 設計フレームワークとしてビジネスを進めることを最終目標としている。さらに、現在ビジネス化を進めている原子スイッチを用いた新しいタイプの再構成可能チップにも対応を進めている。総合電機メーカーの特徴を活かし、開発した AI 設計フレームワークを、さまざまなビジネスに活用することで事業貢献することを目指している。

販売する製品を軸にして、ビジネスを分類すると、以下の5分類することができる。

1. 「AI 設計フレームワーク」を販売するビジネス
 2. 「AI 設計フレームワーク」を使った設計サービスを提供するビジネス
 3. 「AI 設計フレームワーク」を使った装置の部品 (FPGA カード等) を販売するビジネス
 4. 「AI 設計フレームワーク」を使った装置を販売するビジネス
 5. 上記部品や装置を使って、AI を利用したサービスを影響するビジネス
- それぞれのカテゴリで想定される製品やサービスを簡単にまとめる。

1. 「AI 設計フレームワーク」を販売するビジネス

NEC が進めている高位合成ツールを販売するビジネスに対して、さらに上流として「AI 設計フレームワーク」を付加することにより、高位合成ツールの付加価値を高めるツールを追加し、「AI 設計フレームワーク」の収益を上積みすることに加え、この「AI 設計フレームワーク」を追加することによる差別化により高位合成ツールの新規ユーザ獲得に貢献する。ツール自体を FPGA デバイスメーカーにサブライセンス権を提供して、デバイスの販促製品としてデバイスユーザに提供することも考えられる。

2. 「AI 設計フレームワーク」を使った設計サービスを提供するビジネス

こちらも NEC やグループ会社が進めている高位合成ツールを使った設計サービスに対して、さらに上流の「AI 設計フレームワーク」を追加することにより、既存の設計サービスの設計生産性を向上させることができる。さらに、AI 系の設計を検討している顧客に対しては、この「AI 設計フレームワーク」が差別化の技術となり、新しい顧客を獲得することにつながる。

3. 「AI 設計フレームワーク」を使った装置の部品 (FPGA カード等) を販売するビジネス

上記設計サービスでは、差別化の技術を保有していたとしても、日本の商慣行上、設計工数以上のビジネスにならない場合がある。「AI 設計フレームワーク」を使った部品を開発し、「AI 設計フレームワーク」を使ったことによる付加価値により部品販売を拡大する。

4. 「AI 設計フレームワーク」を使った装置を販売するビジネス

NEC の装置事業では、例えば、衛星設計に対して、高位合成ツールを利用して設計し、低コスト化、短 TAT 化を進めて、製品の付加価値を高めている。今後、衛星など NEC が手掛ける製品にもリアルタイムの AI 処理を搭載するニーズがあるため、これらの製品に「AI 設計フレームワーク」を使って製品開発を進め、付加価値を高めた製品として売り上げを拡大する。

5. 上記部品や装置を使って、AI を利用したサービスを影響するビジネス

3. の部品、4. の装置を提供するビジネスにおいても、サービス化の流れが加速しており、「AI 設計フレームワーク」は、サービス化の付加価値向上に直結させて、サービスの付加価値向上につなげることが期待される。例えば、お客様の装置に AI 処理を付加するために「AI 設計フレームワーク」を使って AI 処理を FPGA 基板に実装し、お客様装置に組み込み、その AI サービスの利用料として対価を頂くことが考えられる。このようなサービスの保守において、AI 部分を更新する作業が伴うことが想定される。AI 部分の更新において、FPGA は開発コストが膨大になる問題が、「AI 設計フレームワーク」を利用することで解決でき、サービスの付加価値が向上する。また、従来 FPGA ボードが利用できなかった領域でも FPGA カードの利用が広がることなどが想定される。近年、クラウド事業者がハードウェアプラットフォームとして FPGA を採用する事例が増えており、これらクラウド環境に「AI 設計プラットフォーム」を採用して、サービス事業を立ち上げることなども考えられる。

これら1. ~5. の分類の中で、まず、「AI 設計フレームワーク」を自社の FPGA 基板に対応して、実用化を目指し、自社 FPGA 基板を使った製品化サービス(2. に相当)や、自社 FPGA 基板を販売するビジネス(3. に相当)として事業化を始めることを目指す。

4. 15.2 実用化・事業化への課題と対応策

ディープラーニングに活用できるソフトウェアは、AI フレームワークとも呼ばれ、世界的に著名な大学や IT 企業、日本のベンチャー企業なども含め、様々な AI フレームワークが、オープンソースの形で公開されている。オープンソースで公開することにより、多くのユーザが利用し、また、改良して公開され、新たなユーザを獲得するというエコシステムが構築され、進化を進めている。本プロジェクトで大学などと共同で開発した AI ライブラリについても、今後、一企業が更新、改良を進めていくことには限界があり、AI フレームワークのオープン化の流れにも乗り、2018 年度後半に、オープンソース化の方針を決定した。一部の高性能なライブラリをプレミアムライブラリとして企業向けに有償で提供することとして、大部分のライブラリについては、オープンソースとして公開する方針である。AI フレームワークについても、一部、開発中止などの決定がなされており、オープンソース化を成功させることに課題はあるが、名古屋大学は、組み込み機器の OS をオープンソースとして公開して、普及させた実績があり、これと同様の仕組みを利用することで、ユーザを拡大し、エコシステムを構築することを目指す。

4. 15.3 実用化・事業化の体制

概要にまとめた1~5. に分類したビジネスを事業化する体制を図 3-4.15.3-1 にまとめる。

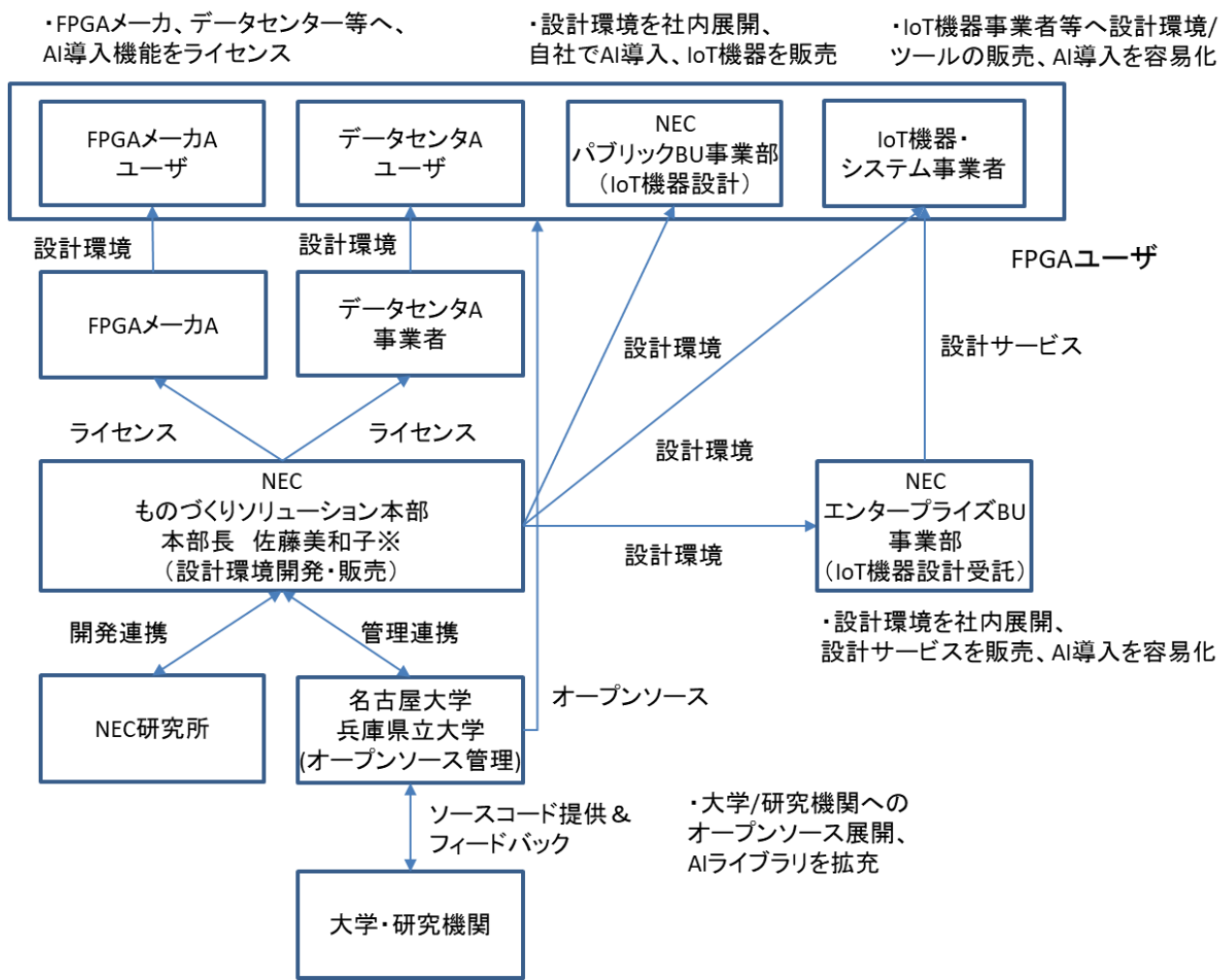


図 3-4.15.3-1 事業化の体制

4. 15. 4 市場規模と経済効果

IoT 設計環境、SI サービス、IoT サーバ、クラウド応用(合算)

(1) 市場規模(現状と将来見通し)／産業創出効果

	市場規模	シェア
プロジェクト期間終了時点	300 億円	8%
終了 1 年目	350 億円	10%
終了 2 年目	420 億円	12%
終了 3 年目	500 億円	14%
終了 4 年目	600 億円	18%
終了 5 年目	720 億円	22%
2025 年	1000 億円	23%
2030 年	1500 億円	25%

市場規模:システムレベルの合成ツールやライブラリ事業は、現在200億円程度あり、これらに関連事業であるサーバ事業、クラウドサービス事業、また、原子スイッチや STP チップを利用した日本独自の再構成可能チップの販売等は 1000 億円以上あり、当プロジェクトの関連製品は 10%程度にはなると判断した。

シェア:現在、高位合成の国内シェアは、25%程度と考えており、他の関連事業のシェアを10%程度とみて、換算した。

4.15.5 ベンチマーク

①開発製品・サービスの競合製品に対する優位性(性能及び価格等の比較)

- ・ 5年間のプロジェクト内で、AI分野に対するFPGAの優位性を示すライブラリと利用技術、ツールの概略を開発した。今後は、ツール性能だけでなく、所望のライブラリがそろっているツールやFPGAを選択する傾向が増大するため、このライブラリを利用して、ツールの販売、新型FPGAや日本独自FPGAの強みとして販売する。
- ・ AIライブラリと基本ライブラリ(AIライブラリをCPU上のRTOSから操作する等様々なシステム構築に必要なライブラリ)は、限られた資金により大学で開発したものであり、製品化にあたって品質向上と機能向上(いろいろなAIアルゴリズムへの対応等)が必要。ここが事業化における最大の障害である。
- ・ バグの発見や新機能の導入には、オープンソース化が有効であるため、NECとして、費用対効果を考慮したうえで、ライブラリ関連はオープンソース化する予定。
- ・ オープンソース化して、内容を充実させないと世界的な競争に勝てない可能性がある。一方、名古屋大学は組み込み機器用のOSをオープンソース化して、普及させた実績あり、同様の仕組みを導入することを現時点では想定している
- ・ 高位合成ツールと、一部の高機能なライブラリをプレミアライブラリとしてクローズドにして、大学等はフリーユーザとなっただけ機能を追加していただき、企業は有料ユーザとして収益に貢献していただくことを目指す。

②販売力に関する優位性

- ・ 高位合成ツール等の販売自体は、NECがすでに事業化を進めており、AIライブラリはその事業の上にとって進行できるので、上述の品質向上、機能向上部分以外に、事業開始に必要な初期費用は少なく障害はない。
- ・ 自社で行う設計受託事業の場合は、ライブラリやツール等の新開発のものは社外へ出ていかないため、プロジェクト終了後に直ぐに事業を開始できる。

4.15.6 事業化までのマイルストーン

年度	2021年度	2022年度	2023年度	2024年度	2025年度
製品設計： 品質/機能向上	オープンソース化を判断 品質向上	機能向上	特定用途向け開発		
開発技術の設計プラットフォーム販売 (対 IoT 機器メーカー)		ライセンス販売			
開発技術のライセンス販売 (対 FPGA メーカー)				ライセンス販売	
開発技術利用の設計サービス、SI	サービス提供				
	機器開発				
開発技術利用の機器販売 (サーバ等)				機器販売	
	クラウドサービスへの適合技術開発				
開発技術利用のクラウドサービス				サービス提供	

4.16 超高速・低消費電力ビッグデータ処理を実現・利活用する脳型推論集積システムの研究開発における実用化・事業化の見通し（ヌヴォトンテクノロジージャパン株式会社）

4.16.1 概要

アナログ型抵抗変化素子 RAND に関して、メモリとして実績のある 180nm 世代の成熟したプロセスで、低消費電力を武器としたセンサー応用をターゲットに早期に事業を立ち上げる。h 並行してアプリ探索、AI ソリューションベンダーとの連携などを視野に事業拡大を目指す。さらに、40nm、22nm 世代へと微細化を進め、エッジ学習技術を進化させることで、IoT 用途への本格拡大を図る。

●波及効果について:3.7.5 に記載したように、本テーマでは、すでに計5回の人材育成スクールを開催している。実施主体は、産業技術総合研究所である。日本工学会によって、AI2oT (Artificial Intelligence and IoT) ECE(Engineering Capacity Enhancement、高度技術者教育)プログラムとしての認定を受けている。

4.16.2 実用化・事業化への課題と対応策

3.1.4 に記載のようにアナログ型抵抗変化素子 RAND の動作メカニズム解明、微細化プロセスの開発と信頼性に関するモデル構築が進展し、0.18um 世代では、顧客からのデータの提供を受け、顧客の課題を解決する提案をすることができた。このことは、本テーマで開発した研究成果が、ユーザーのニーズに合致していることを示している。以下に、今後の課題と、その対応策を記載する。

- (1) 学会発表、自社デモでたくさんの顧客に興味を持っていただいたが、顧客が肌触り感を持って、自分で評価したいという要望に対応できていない。コアの RAND 開発に加えて、周辺技術の開発が必要となっている。この対応策として、RAND 評価ツールを開発している。
- (2) 現行の CNN ベースとした AI を活用する担当者は、直近事業においては、「低コスト」、「高精度」を重視する傾向があり、次世代で必須の「低消費電力」の新しい価値を深く検討できていない。この課題に関しては、ユーザードリブンプラットフォームなどから広くアプリ情報収集を進める。
- (3) 新情報処理としての RAND 活用することを深く掘り下げると、アプリごとに種々のアーキテクチャーが必要となる可能性がある。ユーザー自身で 2nd, 3rdRAND を設計できる環境の提供が必要となる。この課題に関しては、RAND デバイスのモデル化を進め、設計用プロセス・デザイン・キットの提供を図ることとしている。

4.16.3 実用化・事業化の体制

ヌヴォトンテクノロジージャパンが RAND チップの設計、チップ信頼性の保証、顧客への販売を担う。チップの製造においては、0.18um 世代においては、タワーパートナーズセミコンダクターにて、40nm 以細の世代においては、ReRAM のメモリで既に連携中の大手ファウンダリの UMC での製造を予定している。

4.16.4 市場規模と経済効果

脳型チップ RAND は、高速通信・IoT センサーネットワーク・ビッグデータ・超微細 LSI の技術をつなげるキーデバイスとして、新しいライフスタイルの確立を加速する。エッジ AI ソリューションの市場規模は 2025 年を境に急速に伸び、2030 年にはチップ市場としては 2000 億円、そのチップが搭載されるエッジ AI ソリューション市場は 11 兆円に拡大する見通しであり、AI 市場全体の 10%に相当する。RAND の事業見通しとしては、2025 年に 50 億円、2030 年には 500 億円の市場規模を見込む。また、RAND を FPGA2I に実装して社会に提供できるようになれば、

まずは、教育現場からの利用が進み、ひいては、社会の多くの方々が AI プログラミングを用いたアイデア実証を体験でき、事業の裾野を広げる良いアピールにもつながると考える。

4.16.5 ベンチマーク

脳型情報処理のトレンドは、クラウド経由でデータを集約し、圧倒的な計算能力で推論を行うところにある。ひるがえって、本研究成果は、小型・低消費電力であることを特徴とし、エッジにおいて学習と推論を行うものである。既存の研究開発トレンドは、競合するものではなく、相補的であると考えられる。新型不揮発メモリのニューロ応用という視点においても、ReRAM はより低消費電力、コスト面、重みを取りうるダイナミックレンジが大きいなど、メモリーコンピューティングと親和性も極めて高い。

4.16.6 事業化までのマイルストーン

アナログ型抵抗変化素子 RAND チップの事業化は、ヌヴォトンテクノロジージャパン株式会社が担う。まずは 0.18 μm の世代において、2020 年度に顧客からの受注を確認し、2021 年度の量産化を図りたいと考える。更なる事業拡大のために、ファウンダリと構築中の 40nm 混載 ReRAM のビジネスプラットフォームを徹底活用するとともに、IP 技術を他社に供給し、RAND ビジネスを幅広く展開して、成果最大化を図る。

4.17 組合せ最適化処理に向けた革新的アニーリングマシンの研究開発における実用化・事業化の見通し（株式会社日立製作所）

本項では、「大規模 CMOS アニーリングマシンの開発における実用化・事業化の見通し」について述べる。

4.17.1 概要

アニーリングマシンは、特殊な計算機のためすぐになんにでも使えるというわけではない。そこで、日立では CMOS アニーリングマシンの実用化にあたっては特定の分野にむけて実用化・事業化を行う。さらに、最初の事業化で培った技術、および、本プロジェクトで開発した技術をプラットフォーム化し、適用分野を N 倍化し、さらに大きな事業へ育てていく。このプラットフォームには、本プロジェクトにおいて、国立情報学研究所や早稲田大学が開発した共通基盤技術も取り込む予定である。

4.17.2 実用化・事業化への課題と対応策

アニーリングマシンは、特殊な計算機のため、計算機を提供すればそのまま実用化・事業化可能とは言えない。特に、計算機をクラウド化して、クラウドサービスとして事業化する動きもあるが、これは実際に世の中に広まる形ではなく、これまでにクラウド提供したアニーリングマシンも実験に使われているという話はあるが、実際に実用化して顧客の事業につながっている話は聞かない。これは、実際の顧客の課題をアニーリングマシンで解いて、顧客価値を創出するところ、つまり顧客課題とアニーリングマシンでの実際の計算のギャップを埋めることが最も難しいところだからであると言え、アニーリングマシンの実用化に向けた課題と言える。

そこで、日立では、特定の分野の顧客課題を抽出しアニーリングマシンで実際に解く部分の技術開発を、顧客と協創するとともに、顧客に近い日立の事業部の SE(System Engineer)が入って顧客の実課題を用いて実証実験を行うことで、実際に CMOS アニーリングマシンが性能を発揮するアプリケーションを見つけるとともに、実用化に向けたギャップを埋め、実用化・事業化につなげる。

4.17.3 実用化・事業化の体制

前述の通り事業部との連携によりユーザーとの実証実験を加速し、実際の顧客課題に対してアプローチし、実用化を進める。また、CMOS アニーリングの実行環境に関しては、ハードおよびソフトを提供する事業部と連携して、顧客へのデリバリ体制を整える。さらに、新たなアプリケーションを見つけるため、研究開発グループでも引き続き顧客協創を行い顧客課題を探索するとともに、大学との連携によりアニーリングマシンの新たな価値を探索して実用範囲を拡大する。

4.17.4 市場規模と経済効果

日立 IoT プラットフォーム Lumada の市場規模は 3 年間で約 50%成長を見込んでおり 2021 年には 16,000 億円に達する。この Lumada に CMOS アニーリングマシンを組み込むことで 1,000 億円の市場規模が見込まれる。

4.17.5 ベンチマーク

カナダの D-Wave Systems や富士通は、量子アニーリングマシンおよび半導体を用いたアニーリングマシンの有償のクラウドサービスを提供している。一方で、そのクラウドサービスを用いて、実証実験以上の顧客価値を創出しているという発表はない。顧客協創によって、顧客価値創出を進め、実用化を加速する。

4.17.6 事業化までのマイルストーン

さらに、事業をN倍化するために、日立のIoTプラットフォームにCMOSアニーリングマシンを組み込み、広く顧客にアプローチする基盤を形成する。この過程では、さまざまな実装のCMOSアニーリングマシンを組み込むこととなり、本プロジェクトで開発した技術を事業化に耐えられる品質保証を行った後に、プラットフォームに取り込む。さらに現在本プロジェクトで技術開発を進めるASICによる大規模化技術を用いて顧客価値を生むアプリケーションの探索を進め、5年以内に本プロジェクトの成果を事業化し、顧客へのデリバリーを開始する。

4.18 組合せ最適化処理に向けた革新的アニーリングマシンの研究開発における実用化・事業化の見通し（産業技術総合研究所）

本項では、「超伝導量子アニーリングマシンの研究開発における実用化・事業化の見通し」について述べる。

4.18.1 概要

超伝導量子アニーリングマシンの実用化・事業化に向けて、量子アニーリングマシンのクラウドサービスに向けた研究開発を実施してきた。特に、産総研LAN内での量子アニーリングマシンクラウド環境の構築を行い2020年度末までに実施する予定である。将来的には、大規模な超伝導量子アニーリングマシンをクラウドへ搭載すると同時に、外部アクセス可能なネットワーク環境構築を行う。

4.18.2 実用化・事業化への課題と対応策

有償で量子クラウドサービスを実施するためには、D-Wave Systems及びクラウド関連特許を有する企業に対して、膨大な特許ライセンス料を支払う必要があることが判明した。ライセンス料の支払いを避けるために、今後、教育・非営利目的のサービス提供を前提に量子クラウド構築を進める予定である。

4.18.3 実用化・事業化の体制

量子クラウドサービスについては、産総研がハードウェアを提供し、ユーザーインターフェースを含めたシステム構築を専門企業に外注する形で実施する。将来的に、日立が提供しているアニーリングクラウドへの融合も検討する。クラウド環境の構築のために、今後IT系企業との協議を進める予定である。

4.18.4 ベンチマーク

D-Wave Systemは量子アニーリングマシンクラウドサービスLEAPを提供しており、富士通や東芝は古典アニーリングマシンクラウドサービスを提供している。量子アニーリングマシンとCMOSアニーリングマシンが融合した最適化プラットフォームは、本プロジェクト独自のものである。

4.18.5 事業化までのマイルストーン

2022年度までに、無償の量子クラウドシステムの公開を目指す。その後、資金調達の状況に応じて、有償あるいは無償のクラウドサービス提供を維持する。

4.19 組合せ最適化処理に向けた革新的アニーリングマシンの研究開発における実用化・事業化の見通し（理化学研究所）

本項では、「超伝導量子アニーリングマシンの研究開発における実用化・事業化の見通し」について述べる。

4.19.1 概要

現在の D-wave マシンのようなスパースなアニーリング機械は、問題の埋め込みコストが高く、また特殊なグラフに埋め込むために、問題を機械側に合わせてマッピングのし直しを行わなくてはならず、ボトルネックとなっており、全結合型はこれに代わる新しいアニーリングマシンとして需要の高いものである。

4.19.2 実用化・事業化への課題と対応策

実用化する上での一番の課題は、回路のスケールアップである。全結合型は、大量の結合器を実装しなくてはならず、そのため 2 次元でのスケールは難しい。

この点に関しては、今後同プロジェクトで産業技術総合研究所が開発した三次元集積技術に、全結合を載せる方法を検討していくことで大規模化を進めていく。

4.20 組合せ最適化処理に向けた革新的アニーリングマシンの研究開発における実用化・事業化の見通し（理化学研究所）

本項では、「超伝導量子コヒーレントイジングマシンの研究開発における実用化・事業化の見通し」について述べる。

4.20.1 概要

少数モードの時分割多重超伝導量子コヒーレントイジングマシンが実現し次第、産総研で開発予定の量子クラウド上で公開することを目指している。

4.20.2 実用化・事業化への課題と対応策

基盤技術としての実証が成功した後に、実用化へ向けてより大規模化が課題となる。そのためには広帯域化・高速化および共振器の長尺化が必要となる。

4.20.3 実用化・事業化の体制

最初の段階では、産総研で開発を予定している量子クラウドに載せることを想定している。

4.20.4 市場規模と経済効果

未知数であるが、最適化問題ソルバーが求められる市場は大きいと考えられる。

4.20.5 ベンチマーク

現段階では困難である。将来的には、従来型コンピュータはもとより、超伝導アニーリングマシンや、CMOS アニーラー、光を用いたコヒーレントイジングマシン、シミュレーテッド分岐マシンなどとの比較が必要である。

4. 20. 6 事業化までのマイルストーン

小規模なプロトタイプを産総研で開発予定の量子クラウドに搭載する。次に大規模化を目指すと同時に量子効果による性能の優位性の検証を目指す。

4. 21 組合せ最適化処理に向けた革新的アニーリングマシンの研究開発における実用化・事業化の見通し（国立情報学研究所）

本項では、「実世界のネットワークのマッピングに関する研究における実用化・事業化の見通し」について述べる。

4. 21. 1 概要

日立の実用化方針に含む。

4. 22 組合せ最適化処理に向けた革新的アニーリングマシンの研究開発における実用化・事業化の見通し（早稲田大学）

本項では、「革新的アニーリングマシンにおける共通基盤に関する研究開発における実用化・事業化の見通し」について述べる。

4. 22. 1 概要

アニーリングマシンを IoT 分野のどのような場面で利用すべきかを明確化すべく、応用探索においてはオープン開発的な思想のもと研究開発を進めていく。

4. 22. 2 実用化・事業化への課題と対応策

ユーザ層から見たとき、アニーリングマシンを IoT 分野のどのような場面で利用すべきかが必ずしも明確でないことが実用化・事業化における課題である。それに対する対応策として、アニーリングマシンの先導的ユーザ層との緊密かつオープンな連携活動を通じて、アニーリングマシンを用いるべき IoT 分野の組合せ最適化処理、機械学習処理を明確化する取り組みを継続することが挙げられる。

4. 22. 3 実用化・事業化の体制

実用化・事業化に関し、本研究開発テーマが貢献できる点は、上記項目に挙げたとおり、アニーリングマシンの先導的ユーザ層との緊密かつオープンな連携活動を通じて、アニーリングマシンを用いるべき IoT 分野の組合せ最適化処理、機械学習処理を明確化する取り組みを継続することである。すなわち産学共同研究を通じて、国際会議、国内学会、学術論文等各種学術的な情報公開や、解説記事やコード公開等学術的な情報公開とは異なるタイプの情報公開を継続的に実行する。

4. 22. 4 市場規模と経済効果

当機関（早稲田大学）自体が事業化主体とはなり得ないため、市場規模や経済効果の定量値を提示することは不可能だが、上記記載のオープン開発的な思想のもとユーザ層の飛躍的拡大が成功することにより、市場規模は拡大すると考えられる。

4.22.5 ベンチマーク

オープン開発的な思想のもと研究開発を進める方策として、産学共同研究を積極的に推進している。実際、当該研究開発の最も著名な国際会議(Adiabatic Quantum Computing Conference)では毎年、世界の著名な研究機関並びに企業群に引けを取らないほどの多数の産学共同研究成果の発表を行なっている。

4.22.6 事業化までのマイルストーン

想定ユーザ層に対し、オープン開発的な思想のもと進めた研究開発成果の情報を提供し、緊密な議論を行うことで、アニーリングマシン使用を促進する活動を推進する。

4.23 高速ビジョンセンサネットワークによる実時間 IoT システムと応用技術開発における実用化・事業化の見通し（株式会社エクスビジョン・日本電気株式会社・東京大学）

4.23.1 概要

(1) 株式会社エクスビジョン

高速ビジョンプラットフォームは、2019 年初に HSV SDK 及び HSV-MC1 の開発を完了、市場への提供を開始した。具体的には、複数の代理店の協力を得る事で FA 分野を中心とした 200 社強の会社に HSV SDK, HSV MC1 の採用提案を開始、そのうちの 20 社以上とは彼らの課題を高速ビジョンプラットフォームを使って解決するための PoC 開発を進め、以下の分野においてのソリューションパックを利用した事業化を進めている。

1. 製造ラインの不良品検査パックを使った高速 FA 検査
2. 製造業での省人化、自動化のための高速ロボティクスによる制御へのパターン照射を用いた高速三次元計測技術
3. VR、AR 分野へのステレオソリューション(高速 3 次元トラッキング技術)応用
4. 高速移動物体トラッキングによる物体速度、軌跡、その他特徴量を高精度で取得するソリューション応用

(2) 日本電気株式会社

大量の個体を目視で検査し、その種類別に仕分けたり、異常や規格外のものを発見選択し取り除いたりする作業を行っている事業者に対して、本件技術が広範囲に適用可能と見込まれる。例えば、これら検査や仕分け作業を日常的に実施している、製造業(食品、素材、機械、家電など)、鉱業、微生物や種子などを扱う農林水産系企業、粒状(穀物、ペレット等)の製品を扱う商社、医薬品・医療機器メーカ、産業廃棄物回収業者などが代表例として挙げられる。また、認識機能をクラウド上でサービス化することで、さらに広い領域の事業者や産業に対して、大量の微小物体の分類や仕分け機能を提供する事も可能となり、将来の販売予定先はほぼ全産業に拡大すると見込まれる。

4.23.2 実用化・事業化への課題と対応策

(1) 株式会社エクスビジョン

高速画像処理技術を FA 分野へ適用する事を最優先に提供を開始してきたが、実際は FA 現場における課題の特定、PoC を経て試作機の評価から実装フェーズへ移行する為には予想以上に時間を要する事がわかった。そこで、高速で画像を検知・処理する要望が存在する他の市場の需要にも対応すべく、スポーツサイエンスとエンターテインメント産業においても PoC 及びその成果を踏まえた試作機の開発を進め、市場のニーズ需要に対応できるシステムソリューションや機器(カメラユニット)で動作する共通コアモジュール群の開発を終え、実用化が実現した。今後も量産時の Scalability を優先し、時間軸での事業化優先度を決定しつつ、産業間でも横断して展開可能なコアモジュールを開発し複数産業での実用化への道を加速させる努力をしていく。

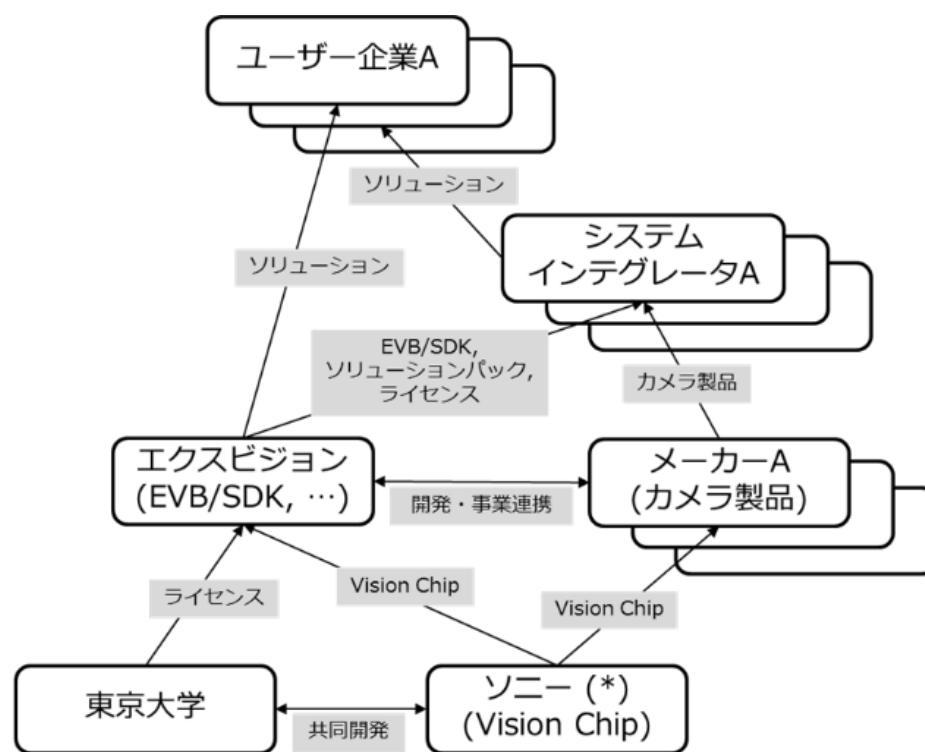
(2) 日本電気株式会社

錠剤の欠陥検査や異物混入を防止する検査装置では、安全を担保する必要があり良品検査基準の設定が厳しくなり、不良品として判定した錠剤の内 50%以上が良品であり、良品巻き込み防止が大きな課題となっている。さらにコンベア上で錠剤が高速に移動している検査装置ではコンベアに接触している面の検査は出来ないという課題がある。

4.23.3 実用化・事業化の体制

(1) 株式会社エクスビジョン

事業化に於いては、以下の図の様な業界連携によるエコシステムを構築し、市場の創出・拡大を行う。どの市場のユーザー企業であっても、初段階ではエクスビジョンが課題を特定し、ユーザー企業と共同でソリューションを開発することにより、後々ユーザーは高速ビジョンプラットフォーム上でソリューションパックやコアモジュールをベースにした開発を容易にし、量産化を図る。



(*)ソニーセミコンダクタソリューションズ株式会社

図 3-4.23.3-1 事業化の体制図

(2) 日本電気株式会社

実用化に向け社内事業部との連携を開始した。社内では高速ビジョンチップからの入力に対して画像処理を実施するAI部を事業化する予定である。

4.23.4 市場規模と経済効果

(1) 株式会社エクスビジョン

高速画像処理技術は、FA・検査分野を中心としたユーザーの課題解決に有効な技術であることが、これまで 200 社を超える潜在ユーザーとユーザーの課題解決の検討と、さらにその中の 20 社以上のユーザーとの PoC そして製品化を共同で開発する過程で明らかになった。今後は、製品化の実績を増やし、さらに同様の課題を抱えた潜在ユーザーへ高速ビジョンプラットフォーム、ソリューションパックを提供することにより、課題解決需要の新規市場として高速画像処理技術の応用技術市場を創出してゆく考えである。市場規模の目安として、表 3-4.23.4-1 には画像処理システムの市場性を示し、表 3-4.23.4-2 にてエクスビジョンが高速画像処理技術の適用分野と認識している潜在市場を示す。

表 3-4.23.4-1 画像処理システムのエリア別・カテゴリ別市場性

単位:百万円

年次 カテゴリ	エリア	2018年(実績)							2022年(予測)						
		日本	中国	その他 アジア	欧州	米州	その他	合計	日本	中国	その他 アジア	欧州	米州	その他	合計
単体機器	処理装置	48,240	61,740	33,290	48,430	39,620	12,280	243,600	52,400	68,930	36,090	50,340	43,570	11,970	263,300
	カメラ	26,950	31,005	18,475	46,190	58,890	3,740	185,250	31,060	37,910	21,790	51,210	68,410	4,670	215,050
	キーコンポーネント	29,720	10,120	6,590	13,300	12,450	1,460	73,640	32,070	10,880	7,130	14,160	13,460	1,540	79,240
検査アプリケーション	デバイス関連	34,000	92,000	149,500	24,500	41,500	0	341,500	34,200	90,000	144,500	26,000	40,200	0	334,900
	基板実装関連	15,490	30,050	16,200	18,200	17,000	2,610	99,550	16,000	29,500	14,650	19,650	15,750	2,250	97,800
	自動車関連	1,480	130	0	1,580	600	0	3,790	5,330	930	120	3,080	1,770	0	11,230
	製紙・印刷関連	22,000	12,600	9,650	17,100	14,500	1,450	77,300	25,700	14,350	10,250	18,200	16,450	2,050	87,000
	食品・薬品・化粧品関連	26,600	24,410	20,730	36,550	29,200	2,510	140,000	27,900	34,460	30,090	39,900	34,800	6,050	173,200
観察・測定関連機器	36,990	38,910	27,320	45,950	31,120	5,600	185,890	40,150	49,460	34,600	48,240	35,590	7,030	215,070	
AI/ディープラーニング応用製品	1,010	660	345	750	1,115	20	3,900	5,900	5,150	2,700	4,640	7,160	50	25,600	
合計		242,480	301,625	282,100	252,550	245,995	29,670	1,384,420	270,710	341,570	301,920	275,420	277,160	35,610	1,802,390

富士経済推計

表 3-4.23.4-2 高速ビジョンプラットフォーム及びソリューションパック適用エリアの市場性

	適用する当社技術	売り上げ (単位:億円)		成長率
		2018年	2022年	
薬品、食品関連	錠剤・顆粒剤検査装置	87	107	123.0%
	飲料容器外観検査装置	160	210.5	131.6%
AI/ディープラーニング関連	ディープラーニング活用 画像処理ソフトウェア	31	204	658.1%
画像処理装置	3Dロボットビジョン	99	131	132.3%
自動車関連	自動車部品外観検査装置	14	55	389.3%
	自動車ボディ塗装検査装置	12	36	300.0%

富士経済推計

上記表 3-4.23.4-2 のうち、以下の市場に向けて現在進めている具体的な活動内容を下に示す。

1. 食品、薬品、化粧品検査市場

食品・薬品・化粧品業界は景気の影響が小さいことから、今後も市場は拡大する見込みである。その食品・薬品・化粧品業界では省人化ニーズが高まっており、外観検査装置市場の拡大が見込まれる。これら市場の動向を鑑み、現在当社では、錠剤検査メーカーと不良品検査パックをベースとした高速錠剤検査機の開発を進めている

2. 3D ロボットビジョン市場

人手不足を背景に、手となりうるロボット、また人の目の代わりになるビジョンシステムを組み合わせた当該製品のニーズが 拡大している。3D ロボットビジョンが、人の手、目の代わりとなり生産性の向上を図るためには、高速の 3D 計測技術が必須である。この実現に向けて、当

社はパターン照射を用いた高速三次元計測技術の開発を、ロボティクスメーカーと協業を進めている

(2) 日本電気株式会社

2017 年実績ベースで錠剤検査市場は 8,800 百万円。2021 年予測で 11,000 百万円。

中国・アジアが急成長するとみられている。

市場性の展望としては、まず第一に、高速ビジョンセンサを活用した仕分けシステムにより、これまでであった検査装置を安価に提供できるとともに、機器の部品点数が大幅に削減可能で、運用メンテナンスコストの削減も期待できる。そのため、これまでは、錠剤の検査などはコスト要因であり、新興国では全く実施されてこなかった品質管理を実現し、より安価に安全な医薬品を提供できるようになる。国内の医薬品錠剤製造ラインでは当たり前に行われていた全数検査を、医薬品外の錠剤(サプリメントなど)への展開と、国外(特に新興国)への検査機器の導入による安全な錠剤の提供を可能とする検査機器として普及が期待できる。

さらに本研究成果は、高速ビジョンにより実環境で得られた大量の情報を理解し実環境にフィードバックできるシステムを構築するフレームワークとなるため、錠剤検査にとどまらず様々な検査や仕分けシステムへの応用が可能である。

(3) 東京大学(高速 ASM システム)

高速 ASM システムを用いた支援システムは、セル生産システムへの導入や高い技能が要求される精密な組み立て作業等への実用化・事業化が考えられ、これらの市場規模としては数十億円が期待できる。また、高速 ASM システムとしての基盤技術である、高速画像処理および機械システムの高速度視覚制御という観点から、上述以外にも FA・産業用ロボットへの応用も考えられ、これらと合わせると数百億円規模の市場が見込める。

高速性と高精度性を有する高速 ASM システムは現存するシステムの性能をはるかに超えるものであるため、従来システムから脱却し、高速 ASM システムを導入することが期待できる。そのため、これらの市場規模に対して、高いシェアを有することができ、その経済効果は数十億円規模と考えられる。

4.23.5 ベンチマーク

(1) 株式会社エクスビジョン

1. 不良品検査パック

非整列で高速搬送される対象物を、1000fps の高速ビジョンセンサと画像処理で識別、検査を行うことにより、現在の市場検査システムと比較してセンサー1 台当たりで 20 倍の数の対象物を処理することが可能である。

装置	検査処理数	センサー台数	センサー1 台当りの処理数
A 社	72 万個/時	40	1.8 万個/時
B 社	18 万個/時	13	1.4 万個/時
C 社	144 万個/時	24	6 万個/時
D 社	216 万個/時	12	17.7 万個/時
E 社	50 万個/時	10	5 万個/時
Exvision	360 万個/時	1	360 万個/時

2. パターン照射による 3 次元計測 vs 既存の 3 次元計測

非接触でシーンの 3 次元情報を得る方法は受動的手法と能動的手法に大別できる。

受動的手法は、テレオ画像における両眼視差や単眼画像での奥行きの手がかりを利用する手法で、対象に対してなんら影響を与えることがなく、画像データが取得可能な環境であれば適用できるという意味で汎用性が高いが、対象のテクスチャ情報に依存し、計測精度が低い、計

算時間がかかるといった問題を抱えている。能動的手法は、光源を利用し、対象のテクスチャ情報に依存しない。Time of Flight に代表される、光の飛行時間を利用する方法や、プロジェクタから投影したパターンとカメラ画像上の対応する点を用いて三角測量を行う光切断法や、構造化光法がある。

Time of Flight の代表としては Microsoft Kinect が有名だが、パターンの解析に時間を要するため処理時間は 30fps 程度。一方、光切断法や、構造化光法は、プロジェクタから投影したパターンと高速カメラで撮像した画像上の対応する点を用いて三角測量を行う手法なので、数 100fps という処理速度を実現できる。本研究では、構造化光法を高速カメラと市販のプロジェクタを用いることで、安価にシステムを構築しながら、高解像度(既存システムに比べて 4 倍)、かつ高速性(200fps)を維持したままで 3次元計測が可能である。

3. ステレオソリューション vs 既存ステレオシステム

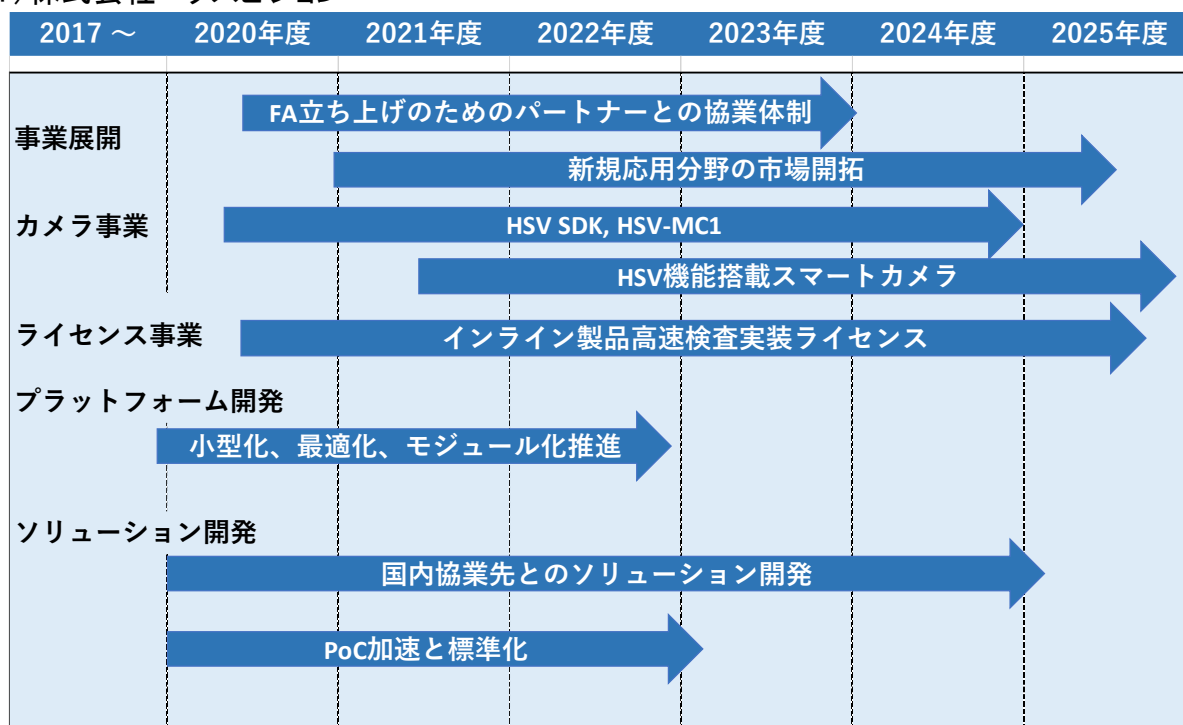
既存ステレオシステムでは、2 台のカメラで撮像した画像を解析する必要があるため、スループットは数 100fps にとどまっていた。一方、本ステレオソリューションは、2 台の HSV-MC1 でマーカーを撮像し、1000fps でそれぞれの座標を検出。その座標をもとに、3次元位置を求める手法であり、1000fps というスループットを持つ。

(2) 日本電気株式会社

錠剤検査装置は池上通信機、第一実業ビスウィル、ライオンエンジニアリングがあり、例えば A 社では装置内に検査用カメラを 8 台設置し、600,000 錠/時の処理を実現していた。1000fps の高速ビジョンセンサーと高速画像処理の組み合わせにより検査用カメラ 1 台で約 120,000 錠/時の検査が実現可能となる。

4. 23.6 事業化までのマイルストーン

(1) 株式会社エクスピジョン



(2) 日本電気株式会社

2021 年度に錠剤検査精度 95%以上を達成し AI 部の製品化、2025 年度に錠剤検査装置としてバリデーションを完了し製品化を目標とする。

4.24 Field Intelligence 搭載型大面積分散 IoT プラットフォームの研究開発における実用化・事業化の見通し（東京電力ホールディングス株式会社・東電設計株式会社・東洋インキ SC ホールディングス株式会社・双葉電子工業株式会社）

4.24.1 概要

(1) 内容

当該プロジェクトでは、社会インフラ設備の異常を早期に検知するセンサシステムを開発し、社会インフラ設備保有事業者販売展開する。トンネルや橋などのインフラ設備に多種のセンサを複数設置することで、専門家による定期的点検によらず、潜在的に進行する劣化を遠隔地から長期かつ常時モニタリングができる。これにより劣化の状態を可視化し、補修・補強の優先順位づけに利用することで、限りある維持・管理予算を効率的に活用できることになる。その中で、東京電力HDは、グループ会社の東電設計(株)のインフラ事業拡大において、他電力の土木インフラ設備への展開に協力して、東京電力HDグループとしての収益の拡大を図っていく。

(2) 用途(販売予定先)

販売予定先は、橋梁、トンネル等のインフラ設備を保有する、国土交通省、地方自治体、高速道路、鉄道、電力、通信等の各事業者である。国や自治体を除く社会インフラ保有事業者は、グループ会社と一体となって、設備の管理を行っていることから、販売予定先には各事業者のグループ会社も対象に含める。

社会インフラ設備のうち、電力洞道等、すでに劣化が進行して変状が顕在化している設備に対しては、変状の進行や突然の危険な状態についても監視が可能となる。また、現在、変状が顕在化していない設備に対しては、健全状態を常に監視することが出来、潜在的な変状の進展が生じた場合でも検知が可能なることから、戦略的な維持管理の実践が可能となる。これらの実践を通じ、当社の事業展開の中で他インフラ設備(高速道路、鉄道、自治体、等)への活用を図る。

4.24.2 実用化・事業化への課題と対応策

実用化・事業化への課題と対応策については表 3-4.24.2-1 に示す通りとなる。

表 3-4.24.2-1 実用化・事業化に向けた課題と対応策

項目	課題	対処方針
開発システムの信頼性	実証や実績が伴わない開発製品は、公共性が高い社会インフラ設備には展開され難い	助成事業において、東電設備を対象として実証・検証を行い、その結果を対外的にPR活動を実施していく
目視点検の代替	近接目視点検を削減できなければ、より一層の省人化が可能とならない	実績に基づいて、監督官庁等行政との連携を進め、近接点検の代替手段として、現在の規制の緩和と標準化をすすめ、維持管理の省人化を目指す
海外事業への展開	海外の国別の具体的なニーズがまだ把握できていない	東電HDを中心として、主要な国へのヒアリングに基づく、開発製品の具体的な展開方法を検討中(2カ国の調査まで実施)
知的財産とビジネスモデル	プロジェクトの知的財産に関する戦略は、継続検討 各企業の事業の具体的な仕分け、ビジネスモデルの具体化は継続検討。	助成事業のなかで知的財産とビジネスモデルの具体案について協議予定

4. 24. 3 実用化・事業化の体制

事業化・実用化に関しては、東京電力HDの基幹事業会社が保有する電気洞道等さまざまなインフラ設備に開発システムを適用して実績事例を蓄積すると共に、同様の設備を有する他の国内電力会社に対しても東電設計(株)と協力してシステムの展開を図る。

道路・鉄道等の社会インフラ事業者に対しては、道路、鉄道事業者からの社会インフラ設備の調査、診断やモニタリングの依頼を受けてコンサルティング業務を行っている東電設計株式会社と協力して、システムの展開を図る。東京電力HDのグループ会社の東電設計(株)は、保全技術分野での共同研究実績が有ることから、これらの共同研究実績と開発システムの組み合わせも考慮しながら、東電設計を通じての道路・鉄道分野への東京電力HDグループとしての展開を図る。

製品提供の概要は、社会インフラ設備保有事業者とセンサシステムの配置計画等を東京電力HDのグループ会社の東電設計(株)がコンサルティングし、システムの設置計画を提案する。システムを構成するセンサ材料については、圧電フィルム材料メーカー、東洋インキ SC ホールディングスが提供し、センサ材料を用いたデバイスを双葉電子工業が製造を行う。システムの現地への設置やメンテナンスについては、東京電力HDのグループ会社の東電設計(株)等が設備保有事業者のグループ会社と提携して行う。

研究開発成果として得られた新素材やセンサ等のデバイスについては、東洋インキ SC ホールディングス、双葉電子工業の各社が製造販売を行い、開発成果の活用を図る。具体的には、東洋インキ SC ホールディングスは炭素配線の銀配線代替や新規用途の開拓を、双葉電子工業は工作機械、生産設備向け IoT デバイスへの展開を図る。

上記の実用化・事業化に向けた体制による取り組みの全体の概要については、図 3-4.24.3-1 に示す通りとなる。

なお、海外への開発成果の展開としては、東京電力HDが、海外電力との関係や海外部門を通じた海外展開も図っていく。また、東電設計、東洋インキ SC ホールディングス、双葉電子工業は、企業の海外部門を活用して海外への展開を図る。

東電グループのサービスメニュー ※サービス提供事業者：東電設計

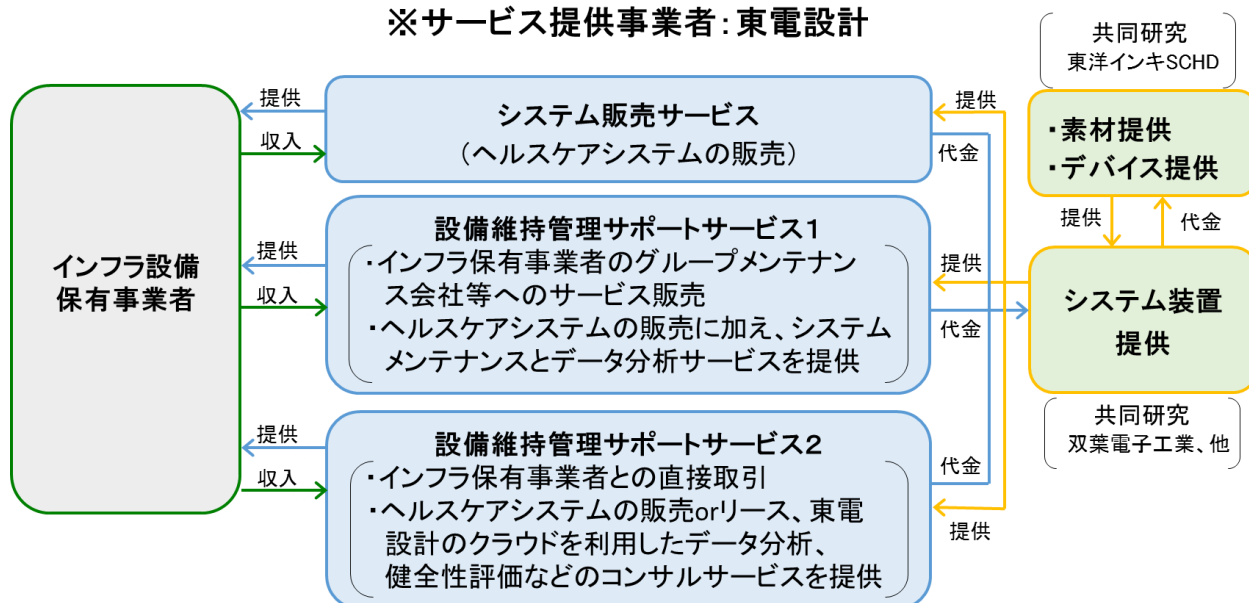


図 3-4.24.3-1 事業化に向けた取り組み

4. 24. 4 市場規模と経済効果

国内の社会インフラ設備の維持管理にかかわる費用は、2018 年度が 5.1 兆円であり、2060 年度には 9.3 兆円に増加すると想定されている。本研究成果の反映は、直接的には維持管理費用のうち、点検、診断等にかかわる費用が市場対象となり、今後のさらなる高齢化社会における労働者、専門技術者の減少による不足を開発システムで補うことになる。本研究成果が反映できると想定される市場規模は、図 3-4.24.4-1 に示す通りとなる。

開発システムが普及することで、予防保全を前提とした維持管理体系への移行も考えられる。予防保全を行うための小規模な工事が増加して産業が活性化されると共に、あらたな劣化の早期段階での補修を効率的に行うあらたな材料や工法が開発されることも期待される。

また、予防保全の効果は、設備の耐用年数を長くすることに寄与しており、開発センサを活用した予防保全が実践されることで更新費用の削減も可能になるものと考えられる。

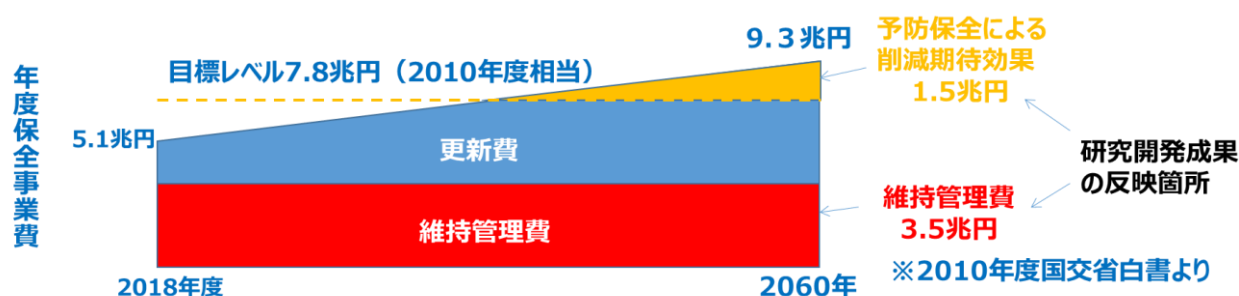


図 3-4.24.4-1 想定される市場規模

上記の国内市場から将来的な海外市場への展開に向けて、開発技術のニーズ等の把握のため、我が国同様に社会インフラ設備の経年劣化が進行している欧州と、今後、経年劣化が進行すると想定される東南アジアに対して調査を実施した。

4. 24. 5 ベンチマーク

開発製品の顧客視点・技術視点でのベンチマークについて取りまとめると、表 3-4.24.5-1 の通りとなる。

開発製品の選択理由は、自動化されていることと低コストであること、複数のセンサで面的に長期連続計測が可能なこと(コストには、単なる他のシステムとの比較だけではなく、調査等の人的作業に係わるコストも含む)

また、最近の研究動向を見る限り、委託事業終了時点と事業化時点においても、事業者ニーズの選択肢に大きな変化はないと考えられる

表 3-4.24.5-1 顧客視点・技術視点でのベンチマーク

事業者ニーズ	ニーズの対応選択肢	開発製品の選択理由
表面のひびわれの記録をとりたい	点検者による確認・記録 ドローン、点検ロボット等 画像監視技術	なし
すでにあるひびわれの進行や動きを監視したい (例えば、地中インフラ設備の近接施工等)	市販システム ・変位(ひずみ)センサ+データロガー 画像監視システム	既存のシステムの費用が高い (数百万オーダー) 開発製品は100万以下目標
電気洞道の塩害の進行を把握したい (漏水に起因)	人力によるコア抜き、室内試験での塩化物イオン濃度測定 人力による鉄筋腐食調査、自然電位の計測	既存の調査は、人力作業のため高コスト 進行把握のために測定頻度を上げられない
変状が目立たないが気になるところを監視しておきたい (例えば、複雑な構造で設計上苦勞した箇所、電気洞道近接施工箇所、地震時被災判定等)	変状が顕在化していない場合(部材内部の変状進行等を含む)、一般的な既存技術では対応ができない 振動活用監視技術は内部の変状進展の監視が可能	既存の振動センサシステムの費用が高い (数百万オーダー) 開発製品は100万以下目標

4. 24. 6 事業化までのマイルストーン

プロジェクト実施期間中は、東京電力HD及び基幹事業会社の設備を活用したシステムの実証を行う。プロジェクト終了後は、道路・鉄道分野のトンネル構造物に対して試行を行い、システムの改良を加えていく。同時に道路鉄道分野の橋梁についても、順次試行を行い、システムの改良を続けていく(図 3-4.24.6-1)。

2020 年～2023 年の試行段階で各企業が設備投資の判断を行うと共に、2023 年以降順次量産化のための設備投資を行い、開発システムの普及を図る。2025 年には事業化を実現するような計画とする。

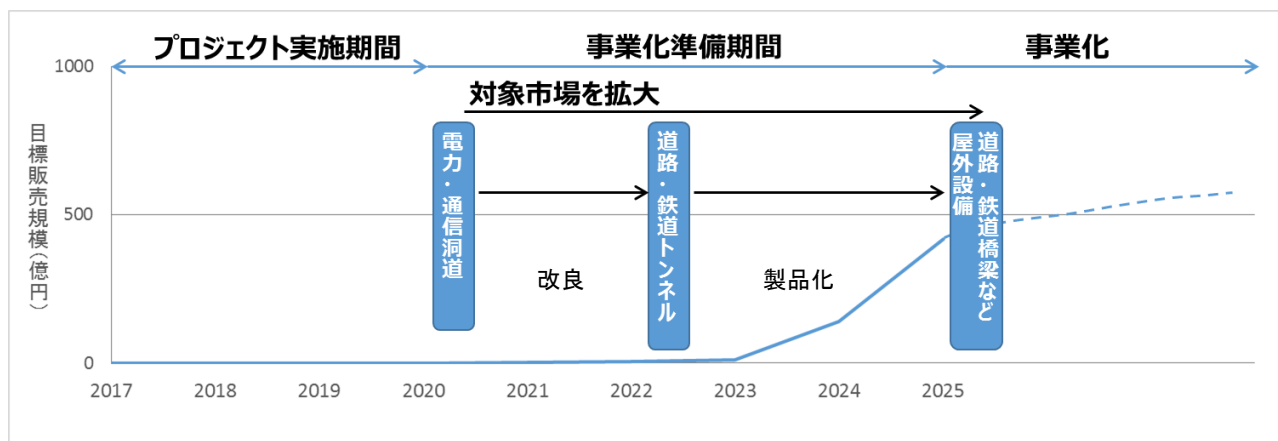


図 3-4.24.6-1 事業化スケジュール

4.25 Sensor-to-Cloud Security～ビッグデータを守る革新的 IoT セキュリティ基盤技術の研究開発における実用化・事業化の見通し（三菱電機株式会社）

本項では、「高機能暗号（秘匿検索システム）の研究開発における実用化・事業化の見通し」について述べる。

4.25.1 概要

秘匿検索システムに関わる本成果の実用化・事業化は、三菱電機株式会社によって実施を進めていく。具体的には、2022 年度までを目途に社会実装・評価を実施するとともに、事業化に向けて必要となるシステム化技術や運用技術の蓄積を実施する。その後、ハードウェアエンジンが製品化されたタイミングで、実データを用いた性能評価やソフトウェアの充実化などのパイロットシステム開発を行い、実用化・事業化のめどをつける。

4.25.2 実用化・事業化への課題と対応策

秘匿検索システムが市場に普及するためには、複数のステークホルダーがクラウドシステムを共用してデータをシェアするようなオープンなネットワークの構築と企業横断的に利用者の権限が管理できる環境の構築や、秘匿検索性能を大幅に向上させるハードウェアエンジンの市場への提供、また利用者用者の属性が変わった場合に旧秘密鍵を失効して検索権限を無効化するなどの運用技術の開発が必要である。

そこで、機密情報を管理するデータベースの構築や、利用者の権限情報を一括管理できる他社クラウドサービスとの連携を図る。また、本研究開発、並びに他研究開発プロジェクトなどの成果を活用して運用技術の開発を進めていくと同時に、運用を容易化するソフトウェアの開発も進めていく。更に、本開発成果に基づき製品化される秘匿検索ハードウェアエンジンとの連携を行い、実用化・事業化へつなげる。

4.25.3 実用化・事業化の体制

三菱電機株式会社及び当該子会社が連携して、将来的にクラウドサービスを提供することを目指し、2022 年までにクラウドサービスの社会実装・評価を実施するとともに、システム化技術や運用技術の蓄積を進めてゆく。また、電子商取引安全技術研究組合および当該組合の後継法人の働きかけによって設立されるクラウドネットワーク用製品化コンソーシアムから、コンソーシアムにより製品化されるハードウェアエンジンの供給を受け、当該サービスの性能向上と実用化を目指していく。

4.25.4 市場規模と経済効果

国内 IoT 市場は 2022 年には 3 兆円の市場規模であり、年率 30%程度の高い成長が期待されている。そのうち 7,040 億円がセキュリティ関連のマーケットと予想されている（2016 年、野村総研予想）。そのため、本技術が実用化に至るまでには市場規模は 1 兆円を超えるものと予想される。特に、官公庁、金融、医療などの分野では極めて高いプライバシー情報を扱うため、セキュリティに対する投資意欲は高いと予想される。

本成果が対象とする市場は、既存のクローズ環境で使われるセキュリティ製品のマーケットのみならず、新たに創造されるオープンなネットワーク環境を活用したマーケットである。本成果により、複数のステークホルダーで安全に情報共有できるインフラが実現できるため、オープンなネットワーク環境への移行が進み、プライバシー情報の保護と利活用の両立が可能な新しいユースケースの創造などが活発化されると考えており、前述の市場規模に比べ、その経済効果は大きい。

4. 25. 5 ベンチマーク

本成果である秘匿検索システムは、既存の製品や他社開発技術に比べ、クラウドサーバ側でデータを復号する必要が無く(高セキュリティ)、複数のステークホルダーでデータを共用可能(オープンなネットワーク環境対応)という特徴を持つ。また、ハードウェアエンジンによって演算処理の高速化が図られることから、大規模なデータベースにも対応可能という特徴を持つ。このようなサービスはいまだ実用化はされておらず、高セキュリティが求められる市場では本成果が優位であると考えている。

4. 25. 6 事業化までのマイルストーン

本開発で得られた成果をもとに、三菱電機株式会社では 2022 年までに事業化を想定した社会実装・評価を実施するとともに、事業化に向けて必要となるシステム化技術や運用技術の蓄積を実施する。その後、クラウドネットワーク用製品化コンソーシアムにて製品化されたハードウェアエンジンと組み合わせ、ビジネス化に向けて性能向上やソフトウェアの充実化などパイロットシステムの開発を実施し、クラウドサービスのビジネス化を図っていく。

4. 26 Sensor-to-Cloud Security～ビッグデータを守る革新的 IoT セキュリティ基盤技術の研究開発における実用化・事業化の見通し（電子商取引安全技術研究組合）

本項では、「高機能暗号(集約署名システム)の研究開発における実用化・事業化の見通し」について述べる。

4. 26. 1 概要

本項目の実用化、事業化は、電子商取引安全技術研究組合及び当該組合の後継法人(2022 年 4 月発足予定)が責任を持って、2023 年度の社会実装開始を目指して、所要の継続研究と技術実証実験を進める。

具体的には、本研究開発終了後、ハードウェアペ어링演算器の実装を前提として、集約署名アルゴリズムの実装、末端ノードの環境においてセキュリティ耐性を持たせるための実装方法について試作検証を行い、本研究成果について実用化のめどをつける。

4. 26. 2 実用化・事業化への課題と対応策

課題:高機能暗号が市場に普及する基礎的な条件は、IoT ネットワークが、垂直型のやや閉じたネットワークから、オープンなネットワークに移行することであり、2020 年度の段階では、本研究開発発足時の想定通り、それは未だに実現していない。世界的なパンデミック等予期していなかった事情も加わり、オープンな IoT ネットワークへの移行にはやや時間を要するものと思われる。

対応策:上記移行までの期間中に、本研究開発、並びに他国プロ研究等の成果を活用し、より社会実装に近い技術実証を進める。

4. 26. 3 実用化・事業化の体制

電子商取引安全技術研究組合及び当該組合の後継法人(2022 年 4 月発足予定)が責任を持って、2023 年度の社会実装開始を目指して、所要の継続研究と技術実証実験を進める。

技術実証のパートナーとして、高速道路管理企業、ならびに同企業のシステム開発を行うインテグレータを想定している。

これと平行して、本プロジェクト終了後、ユーザ候補、各層ベンダー等による仮称フィールドネットワーク用製品化コンソーシアムの結成を進める。

4.26.4 市場規模と経済効果

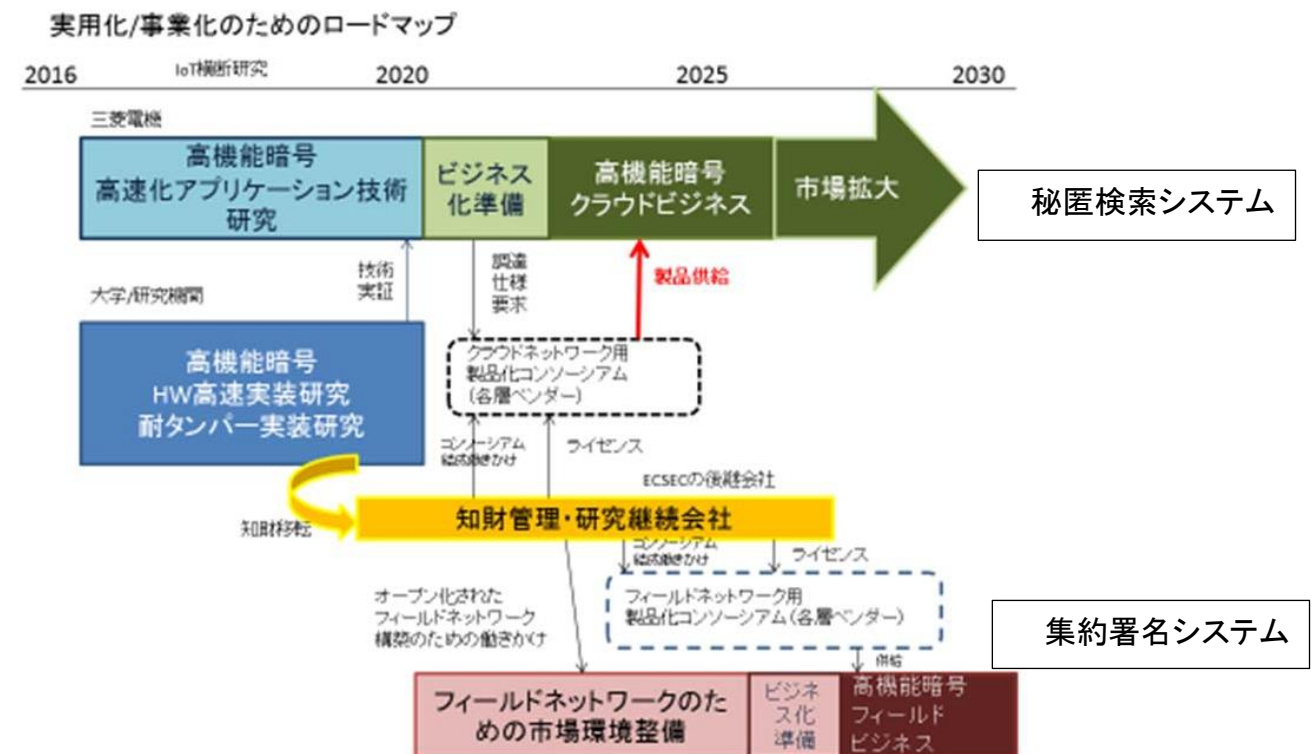
集約署名システムについては、末端ノード、アグリゲータに於いて本研究成果を用いた高機能暗号処理を、よりセキュアに行うことが可能となる。

対象となる市場は、IoT ネットワークの広範な分野にわたり、特定は困難である。また、高機能暗号の需要は、今後の水平統合化の動向によるが、2020 年代中頃には、すくなくとも数十億台規模の機器が、暗号機能、それもより効率の高い暗号機能を利用するようになるものと想定される。世界市場規模は数兆円とみられる。

4.26.5 ベンチマーク

- ・オープンな IoT ネットワークへの移行・・・2024～25 年頃を想定
- ・高機能暗号アプリケーションの市場での普及・・・2023 年頃からを想定
- ・高機能暗号を搭載した IoT 向け製品の普及・・・2024～25 年頃を想定

4.26.6 事業化までのマイルストーン



- ・フィールドネットワークのための市場環境整備 2021～2024 年度
- ・知財管理・研究継続会社の発足・・・2022 年 4 月
(「戦略的イノベーション創造プログラム(SIP)第2期/IoT社会に対応したサイバー・フィジカル・セキュリティ/(A1)IoTサプライチェーンの信頼の創出技術基盤の研究開発」との連携。)2021～2022 年度
- ・具体的な社会アプリケーションを用いた、集約署名システムの技術実証・・・2022 年度中を想定
(対象として、高速道路管理システムの一部などを想定)
- ・一部ユーザによる集約署名システム社会実装の開始。・・・2023 年度～想定

- ・ 仮称フィールドネットワーク用製品化コンソーシアムの結成と活動開始 2023～24 年度を想定
- ・ 末端ノード用集約署名アプリケーション搭載チップの製品化と普及開始・・・2024～2025 年度を想定

4.27 複製不可能デバイスを活用した IoT ハードウェアセキュリティ基盤の研究開発における実用化・事業化の見通し（ヌヴォトンテクノロジー ジャパン株式会社）

本項では、「リコンフィギャラブル PUF 技術の研究開発における実用化・事業化の見通し」について述べる。

4.27.1 概要

従来から事業実績のある公共交通用 IC カードや NFC タグにおいては、微細 ReRAM によってコスト力をあげ、更に PUF による真贋判定とセキュアメモリの効果を新たに付加することにより競争力の維持を図り安定して事業を継続する。そして、事業規模の拡大にむけて、サプライチェーンにおいてより強固なセキュリティが求められる分野や地域に対する IC カード等の事業に展開する。以上を踏まえ、リコンフィギャラブル PUF の要素技術を確立するとともに、量産適用が可能なことを実証し早急な事業化を目指す。

4.27.2 実用化・事業化への課題と対応策

リコンフィギャラブル PUF を用いたデバイス物流経路のセキュア保護に高い関心があることは、知見として得たもののサプライチェーンは地域や製品分野ごとに異なる。各々の事情を十分に理解したうえで、仕様を詰めスペックイン活動を進めなければ採用されることはない。このため 4.27.3 項に示すタスクフォースを立ち上げ、各地域や製品分野におけるヒアリングを重ねることで事業化および製品の採択を進めている。

4.27.3 実用化・事業化の体制

製品開発体制とは別に、営業部を含むタスクフォース体制を社内で設立し、事業化に向けたマーケティング活動を推進中である。

4.27.4 市場規模と経済効果

IC カードチップのグローバルな市場規模は、2016 年約 1800 億兆円である。そして、2030 年の市場規模は 5500 億円超が予想されると大きく飛躍する成長市場である。この中でも特にサプライチェーンのセキュリティ強化が求められる用途への事業展開を図り、数十億円規模の市場獲得を目指す。

用途		2016年度	2025年度	2030年度	CAGR(%)
SIM	SIM	73,690	94,729	104,588	2
Payment and loyalty	銀行、クレジット	43,445	67,997	95,370	7
Government	国民ID、パスポート	13,477	57,237	125,488	17
Access control	M2M	12,018	31,918	53,783	11
Pay TV	BCAS	14,158	23,167	29,567	5
Retail	小売、電子マネー	10,034	28,000	47,182	11
Transportation	交通	9,519	37,702	79,187	16
Healthcare	健康、医療	1,885	3,029	3,866	5
Other	その他	7,043	9,437	10,941	3
Total		185,269	353,215	549,971	77

4.27.5 ベンチマーク

ほとんどの IC カードは国際標準規格の製品である。従って、外部仕様の性能は各社同じ性能である。外部仕様のベンチマークでは特徴を表せないため割愛する。しかし、チップの大部

分をしめる搭載メモリにより、消費電力やアクセス時間など規格化されていない性能差が生まれるため、メモリに着目したベンチマークについて記載する。

ReRAM は消費電力が IC カードで主流の EEPROM にくらべ1/3の電力であり、非接触通信においてスマートフォンといった通信アンテナ出力の小さな機器においても安定した通信を提供できると考える。書込時間や消去不要な特徴から、増加するデータ量の更新作業を時短が図れる。

	消費電力	書込時間 @64Byte	消去時間	Data Update※
ReRAM	1.9mW	200us	0s (Erase 不要)	0.4s
Flash	5.0mW	250us	5ms (Sector Erase)	1.8s
EEPROM	5.6mW	1400us	5ms (Page Erase)	10s 以上

※Estimated data size 128kByte(Face data+fingerprint data+VISA data)
2017 年時点

4. 27. 6 事業化までのマイルストーン

前述のマーケティング活動をもとにリコンフィギュラブル PUF の製品化・事業化のターゲットとなる分野・地域を2021年度までに決定し、2023年度までに事業化を行う計画である。

4. 28 複製不可能デバイスを活用した IoT ハードウェアセキュリティ基盤の研究開発における実用化・事業化の見通し（産業技術総合研究所）

本項では、「フレキシブル印刷 PUF の研究開発における実用化・事業化の見通し」について述べる。

4. 28. 1 概要

フレキシブル印刷 PUF は、製造コストの低減が期待できる印刷プロセスで PUF を製造するものであり、製品の梱包材等、これまでコスト的に電氣的動作によるセキュリティを付与することができなかった様々なモノにそれを付与できる技術である。また印刷プロセスを適応することにより、さまざまな基材に対して PUF を製造することができるようになることから、紙状の PUF 等も製造できるため、文書用封筒や製品の包装紙などで開封時に PUF が破壊され不正再利用を防止できるといったセキュリティ用途にも活用することができる。本技術はさまざまなエッジデバイスに対応可能ではあるが、まず初めのターゲットとしては機密文書管理用の「壊すことができる紙状の印刷 PUF」の実用化を目指し、医療、健康、見守りのサービスをターゲットとしたフレキシブル PUF の実用化を目指す。

4. 28. 2 実用化・事業化への課題と対応策

産総研としては事業化の母体にはなれないが、印刷デバイス製造技術に関しては産総研柏センターに設置してある印刷デバイス製造ラインを用いて量産化の予備検討を行ってきた。この製造技術を部品サプライヤーに技術移転することで、デバイスの事業化を目指す。また新しいセキュリティのサービス導入のためには、低コスト化が必須であることから、印刷 TFT PUF

と並行して、さらなる低価格化を目的として、構造が単純で製造プロセス数が少ない新規印刷 PUF の試作と動作確認を行ってきた。

またサービス事業化のためには、エンドユーザーにカスタマーサンプルを提供し、PoC の検討が必須である。既に話し合いを続けているサービス企業にエンジニアサンプルを早期に提供して PoC を実施し、そのフィードバックを受けてカスタマーサンプルの製造を進める。また展示会に出展等で新しいユースケースと新規のユーザー企業の発掘を行う。

4. 28.3 実用化・事業化の体制

H30 年度まで実施していた NEDO プロジェクト「次世代プリントドエレクトロニクス材料・プロセス基盤技術開発」事業にて使用していた印刷製造ラインが、昨年度産総研に資産譲渡されたため、本 PJ においてこの製造ラインを活用し、量産化の予備検討を行ってきた。本事業終了時にはこの量産化技術を大日本印刷、凸版印刷、日本写真印刷等に技術移転する。またエンドユーザーとしては、これまで話し合いを続けてきたセコム、メイクウェーブ・ジャパン、キャノン IT ソリューション等と PoC を実施し、実サービスに向けて実証実験と事業化に展開していく。

4. 28.4 市場規模と経済効果

本事業では IoT 社会におけるセンサー等のエッジデバイスをターゲットとし、そのデータの真正性を担保するこれまでにないハードウェアセキュリティ分野を開拓する。現状で一貫印刷製造技術を保有している企業は世界で産総研が保有する印刷デバイス製造ラインしか存在せず、参画企業が事業化を行うことでそのシェアを独占でき、デファクトスタンダードとして市場を牽引できる。大日本印刷、凸版印刷は国内でシェアは大日本印刷とならんでほぼ約 30%の市場を獲得しており、世界的に見ても米国の RR ダネリー社と日本の2社で市場をほぼ独占している。また凸版印刷は PUF で事業を開始した日本で唯一の企業でもある。さらに既に独自の印刷トランジスタ試作装置を整備しており、技術移転のスピードが速いことが想定される。また日本写真印刷も国内第四位のシェアで小型のタッチパネルでは世界の 80%のシェアを有する等、微細パターン形成技術を有しており、本技術との親和性が高い。

各サービスにおけるデバイス市場としては、まず物流セキュリティ市場(50 億円)への導入を目指し、プロジェクト終了 5 年後にはヘルスケア機器市場(約 1,700 億円。富士キメラ総研調べ)及び IoT エッジデバイスとして印刷センサー市場(2025 年時点でグローバルで約 1 兆円規模)への展開を目指す。IoT 機器でセキュリティの対策は 20%しかほどこされておらず脆弱性が指摘されており、今後も IoT 機器が増加に伴って、セキュリティ対策の導入率は逆に減少傾向になると予想されることから、印刷 PUF によるセキュリティの導入を目指す。

4. 28.5 ベンチマーク

印刷 PUF のベンチマークとしては、これまでのパッケージやアッセンブルのコストが高い RFID チップ等のシリコン系 PUF と比較し、印刷により安価に製造できるというコストメリットがある。また機能の面でもフレキシブル化やさまざまなモノに PUF を適応することが可能となるため、電子機器でないあらゆるモノにセキュリティを付与する場合のコストを抑えることができる。この印刷 PUF 製造技術は唯一産総研のみ有しており、これまでにない新しい市場としてデファクトスタンダードを取ることが可能である。

4. 28.6 事業化までのマイルストーン

印刷 PUF の製造に関しては、産総研が保有する印刷デバイス製造ラインにて量産化の予備検討を完了し、プロジェクト終了後に大日本印刷、凸版印刷、日本写真印刷等に技術移転し、製造プロセスの移植を行う。販売に関しては既に会話を続けているサービス企業(セコム、キャ

ノン IT ソリューション、メイクウェーブ等)と連携し、PoC、仕様設定等を本プロジェクト期間内に行い、実証実験とコスト試算等のステージまで進め事業化の最終判断を行う。それと並行して、エンジニアサンプルをその他のユーザー企業に展開すべくプロジェクト期間中に展示会等で顧客候補の探索を行う。

4.29 次世代産業用ネットワークを守る IoT セキュリティ基盤技術の研究開発における実用化・事業化の見通し（株式会社 IIJ イノベーションインスティテュート）

本項では、「IoT セキュリティ基盤のためのサービス提供技術の研究開発における実用化・事業化の見通し」について述べる。

4.29.1 概要

本研究で研究開発を行う、次世代産業用ネットワークを守る IoT セキュリティ基盤を実用化することにより、大量の産業用 IoT 機器を安全に運用し、大量のデータを省電力かつセキュアに利活用するためのネットワークサービスを事業化する。IoT システムにおいて必要不可欠であるセキュリティ対策に関し、インフラ制御により安全性を高めることで、安心してデータを利用できるサービスを実現可能とする。また、分野横断的に拡張可能なサービスとすることで、データの柔軟に利活用できる基盤を提供する。

4.29.2 実用化・事業化への課題と対応策

本研究開発で開発した機能をサービスとして企画し、インターネットイニシアティブとの協業により既存のインフラに構築し、サービスの新機能として製品化していく。本プロジェクトの期間終了後に、改良し運用体制を整えた上でサービスとして提供を行う予定である。製品化に関しては、既存インフラ上での構築設計、検証、可用性検証、障害対応等の品質向上のための追加開発を必要とする。これにより、IoT セキュリティ基盤アーキテクチャの革新につなげていく。

また、ユーザの利便性向上のため、複数インフラにおけるサービス連携機能の実現を検討する。

産業用 IoT 機器は多種多様に及ぶため、インフラでの統合的な制御を実現するには標準化が不可欠である。標準化活動に関しては、産業用 IoT サービスの提供・運用・監視機能について ISO/IEC や IETF を想定し提案を行うとともに、他の標準化団体とも連携する。

IoT 市場は、2021 年には 11 兆円規模になると予測されている(IDC Japan,国内 IoT 市場産業分野別・ユースケース別予測, 2017-2021 年)。それに伴い、IoT セキュリティ市場は 2021 年に 3 兆円を超えると予測されている(Global Information, Inc.,IoT セキュリティの世界市場予測 2021 年)。本提案は、現在専用ケーブルで接続されている産業用 IoT 機器を安全にネットワークに接続していくにあたって、ウイルスソフトウェアなどの導入が難しい機器を、専用ケーブルと同じセキュリティ要件を確保する技術であり、すでに稼働している産業用機器からネットワーク化に移行する需要が大きいと考えられる。IoT 事業の基盤の一つであるクラウド事業は年間 19.2%の成長率があり、今後 IoT サービスのクラウド化も進むと予想される。また、IoT 市場が 2020 年以降も成長するためには、産業分野の開拓や新興企業との提携を進めることが必要とされている(IDC Japan,国内 IoT 市場産業分野別・ユースケース別予測, 2017-2021 年)。本提案は分野に関わらず利用可能であり、標準化戦略をとることで、提携するための基礎技術となることが期待される。インターネットイニシアティブのカスタマーサーベイによると、クラウドサービスの顧客の 7 割は複数のクラウドを利用しているという結果であり、IoT サービスも横断的な利用が求められると考えられる。市場を特定の巨大企業に支配されないために、横断基盤の構築と標準化は必須である。

4.29.3 実用化・事業化の体制

IIJ イノベーションインスティテュートは販売部門を持たないため、本研究開発の成果は親会社であるインターネットイニシアティブへ技術移転を行う。IIJ イノベーションインスティテュートの

代表取締役社長はインターネットイニシアティブの本部長と兼務しており、本研究開発の内容・成果について関連する事業部に展開している。

4. 29. 4 市場規模と経済効果

インターネットイニシアティブは、インターネット接続サービス(モバイル含む)、クラウドサービス、セキュリティサービス、およびサービスインテグレーション事業を展開している。クラウド市場は年間 19.2%の伸び率で 2019 年に 3252 億円程度になると予測されている。インターネットイニシアティブはエンタープライズ向けの市場市場 500 億のうち、13.8%のシェアをもつ。

また、セキュリティサービス市場は 2017 年に 4000 億円規模であり、2025 年には 6000 億円規模になると予想されている。IoT セキュリティについては 2021 年に世界で 3 兆円という予測もある。インターネットイニシアティブは、ネットワークセキュリティから診断、コンサルティングまで横断的に手がけており、製品ごとに発表されるデータからシェアを明確に出すことはできないが、およそ 10%程度であると考えている。

以下に、クラウドとセキュリティ市場を合算した市場規模とシェアの予想を示す。

	市場規模(国内／海外)	申請者シェア(国内／海外)
プロジェクト期間終了時点	550,000 百万円	12%
終了後 1 年目(2021 年度)	590,000 百万円	12%
終了後 2 年目(2022 年度)	640,000 百万円	12%
～～		
終了後 5 年目(2025 年度)	820,000 百万円	15%

市場規模算出の根拠:エンタープライズ向けクラウド市場は 2017 年に約 500 億円で、PaaS/IaaS 市場規模推移の CAGR(2014-2019 年度)は 19.2%。この伸び率は今後も続くと予想される。セキュリティサービス市場は 2017 年に約 4000 億円であり、前年比 5.6%の伸び率である。セキュリティ市場は今後さらに伸び率が期待されるが、現状ではデータがないため 5.6%で算出した。

シェア見通しの根拠:現在、エンタープライズ向けクラウド、セキュリティともにシェアは約 10%である。他サービスと合わせるとさらに伸びることも期待されるが、どちらの市場も巨大であるためサービス全体のシェアとして大きな成長が数字には現れないと思われる。しかし本提案に関わる技術については現在競合がないため、サービス開始時には大きなシェアを獲得できると見込んでいる。

4. 29. 5 ベンチマーク

本提案は、すでに稼働している産業用サービスからの移行が可能であり、インターネットイニシアティブが持つ接続回線提供を含めた SI 事業の実績を生かしての導入が可能である。また、既存の産業用機器との対応がわかりやすく、ネットワークに接続した結果どう接続されているかわからず管理できなくなる、という事態は起こらないため安心して利用できる。新規 IoT サービスに参入する企業がネットワークとセキュリティの事業者を調査した場合も、本技術の高度なセキュリティ機能、および横断的な柔軟性は他になく、選択されやすいと考える。

4. 29. 6 事業化までのマイルストーン

年度	2021 年度	2022 年度	2023 年度	2024 年度	2025 年度
IoT セキュリティ基盤の開発	▲開発・評価		▲サービス提供		
セキュアな IoT サービス提供		▲開発・評価	▲サービス提供		

4. 30 次世代産業用ネットワークを守る IoT セキュリティ基盤技術の研究開発における実用化・事業化の見通し（アラクサラネットワークス株式会社、共同研究：産業技術総合研究所）

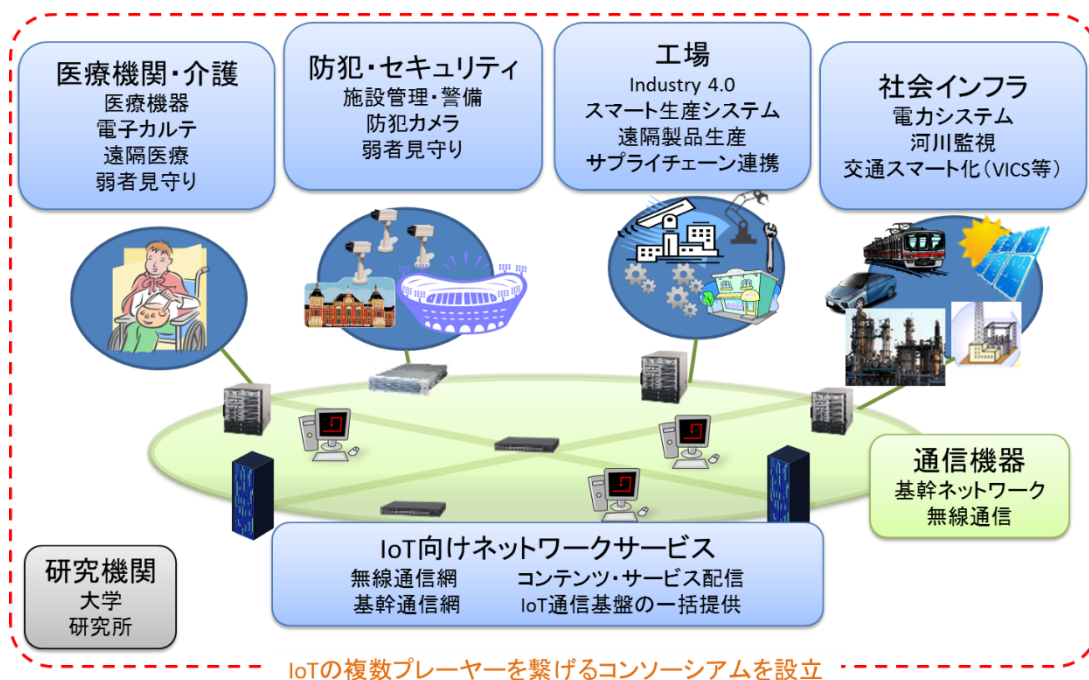
本項では、「IoT セキュリティ基盤のための自動的な通信管理ソフトウェア技術の研究開発における実用化・事業化の見通し」について述べる。

4. 30. 1 概要

産総研は、IIJ イノベーションインスティテュートおよびアラクサラネットワークスと連携して次世代用産業用ネットワークを守る IoT セキュリティ基盤技術の実用化に取り組む。国立研究開発法人としての立場を活かし、本技術の実用化において協調領域である企業間・製品間・応用領域間の相互運用性の確保のための取り組みとして、共通仕様の策定とその標準化の推進、動作の基準となる参照実装としてのソフトウェアのライセンス提供（基本部分のオープンソース提供を含む）、コンソーシアムなどの企業間連携プラットフォームの結成推進、産業領域を横断する技術展開の支援等を、自己資金プロジェクト、企業共同研究、受託研究などの複数の取りうる手段を駆使して推進する。

4. 30. 2 実用化・事業化への課題と対応策

プロジェクトの成果を元に、産総研は技術の標準化仕様策定など協調領域で行うべき研究開発に継続して取り組むほか、技術の普及啓発活動やコンソーシアム準備などにも産官共同で取り組んでいく。また、2030 年を目指した広域 IoT 基盤への技術拡大についても、新たなプロジェクトの立案など、技術開発の継続へ向けた取り組みを行う。さまざまな応用分野の技術研究の取り組みを行っている組織の特性を活かし、今回実証の対象とする工場と医療機関分野についてはサプライチェーンや遠隔医療など応用の拡大を、更に他分野では社会インフラなどを含む IoT 応用全般への横展開・普及を図る。



技術の標準化については、主にインターネット分野の標準を策定する IETF を主なターゲットとして想定し、今回開発の 3 社担当領域の全てについて標準化の推進を行う。また、Industrial Internet Consortium など、IoT サービス分野のフォーラム標準についても、今回開発するサービス管理層の更に上の層として情報連携の可能性の検討を行う。

4. 30. 3 実用化・事業化の体制

今回の研究開発の期間内では、工場や医療機関など、現在の比較的閉じたネットワーク構成の構築がなされており、直近のセキュリティ脅威と IoT 的応用拡大の板挟みになっている産業分野を対象に、既存のネットワークスイッチ等を順次置き換えるような形で、30 万弱～200 万円未満程度の通信機器ハードウェアと、通常の産業用ワークステーションやサーバなどで動作するソフトウェアの協調により動作する実装を行うこととした。これは、実際の産業分野においては、このような実装形態が直近の技術展開先としての要求に合致する可能性が高いと考えているからである。まずこの規模の産業応用については、アラクサラネットワークス株式会社および株式会社 IJ Innovation Institute による事業展開のために、研究終了後直ちに取り組みを始める。

その後の応用先拡大の段階においては、このような規模の実装の他にも、下表に挙げるような様々な応用規模が想定される。特に小規模なソフトウェアベースの実装については、ある程度汎用なソフトウェアを参照実装として用意しライセンス提供などを行うことで、実際の企業への導入支援を行う SI 企業等が、展開先に合わせたカスタマイズを行いハードウェア・サービス一体形のパッケージとして一体納入するような形態も想定できる。

応用規模	配下機器台数 通信リスト規模 通信速度	実現手段	想定コスト帯
単一センサー	1台・数エントリ 10Mbps	ワンチップコンピュータのOSに 制御機能組込み	数千円
小規模工場・診療所 レベル	1～数台 100エントリ 100Mbps	100%ソフトウェアで実現可能 ルーター・通信制御ソフトウェアなどと 一体製品化(IIJ Seil等)して導入を容易に	数万円 IIJの守備範囲
工場の1ライン・ 大病院の1部門	10～20台程度 500エントリ 100Mbps	現行の通信機器用半導体チップに 独自ソフトで実現	30万円程度
制御情報NW	100台 数万エントリ 1Gbps	現行チップ + FPGA + メモリ追加 (現行上位製品をベースに改良)	50万円程度
工場の基幹NW	1000～1万台 数十～100万エントリ 最大10Gbps	FPGA + マルチコアチップ 機構を新規開発・改良	百万円台
将来の広域網 基幹の通信事業者	100万台 数百～千万エントリ 100Gbps	専用ASIC + 新特殊メモリ回路を新規開発 (「次のステップ」で後述)	千万円台～

今回の対象領域

アラクサラの守備範囲

また、通信管理ソフトウェアそのものについても、今回の研究で実装する現場サーバ導入型の単体ソフトウェアの他にも、ソフトウェア内蔵のアプライアンス(ハードウェア・サービス一体型製品)なども考えられる他、クラウドなどに Software as a Service (SaaS) の形で実装し、仮想LAN 等を用いて管理ソフトウェア運用そのものをサービス展開することも考えられる。今回提案の通信管理ソフトウェアは、動作の信頼性や安定性については高いレベルが求められ、全体のスループットもある程度求められるが、動作の遅延については 0.1～1 秒程度の遅延があっても問題なく動作するため(実際の機器間通信そのものは通信機器が制御し、リアルタイムに通信管理ソフトウェアが関与しないため。)、研究提案本文で比較対象とした OpenFlow と異なり、このようなクラウドなどへの収容も十分に可能である。このような管理と制御の分離した形態を取ることで、ネットワーク通信の管理機能全体を外部にアウトソースし、運用を専門的技術を持った企業が担当することも、将来の IoT 基盤の管理の手法として考えられる。このようなビジネス形態は IIJ イノベーションインスティテュートの親会社である IIJ などが既に行われている事例があり、有望な可能性と考えている。

4. 30. 4 市場規模と経済効果

(1) 市場規模(現状と将来見通し)／産業創出効果

ルーター・スイッチの国内市場規模は約3000億円。(IDC Japan, 2014 年)

<http://www.idcjapan.co.jp/Press/Current/20150525Apr.html>

アラクサラネットワークスの国内市場シェア実績は

7～10%の範囲(2005～2014)

本技術開発成果のシェア目標

プロジェクト期間終了時点から標準化等を実施し、終了後 5 年でのアラクサラの目標シェア

15～20%に加え、他者やクラウドによる仮想実装などを含めたライセンス普及率 20～25% (+5%)を目指す。

4. 30. 5 ベンチマーク

今回の提案においてはこれまでのアラクサラネットワークスによる既存ハードウェアの開発経験や、IIJ イノベーションインスティテュートのこれまでのネットワーク管理技術の検討分析などから、必要となる開発規模の見積もりや技術的困難さのメドが(挑戦的ではありながらも)

判っており、実際に研究開発で技術が実現できた際には、続けて競争力のあるサービス・製品として世に出していくための準備が整っていると考えている。残る標準化など協調領域について研究所が支援することで、相互接続性が重要な IoT・インターネットの世界において大切なオープン・クローズ戦略を完成させ、事業化を大きく進めることができると考える。

4.30.6 事業化までのマイルストーン

年度	2021 年度	2022 年度	2023 年度	2024 年度	2025 年度
標準化	▼デファクト標準提案				
	▼デジュレ標準との整合性確保			(▼必要であれば標準案)	
	▼フォーラム標準との連携		(▼必要であれば標準案提案)		
ソフトウェア開発	▼研究開発成果の公開		▼ライセンス開始		
	▼実装の拡張・改良 (広域対応)			▼改良版公開	

4.31 次世代産業用ネットワークを守る IoT セキュリティ基盤技術の研究開発における実用化・事業化の見通し (アラクサラネットワークス株式会社)

本項では、「2.3 IoT セキュリティ基盤のための自動的な通信管理ソフトウェア技術の研究開発における実用化・事業化の見通し」について述べる。

4.31.1 概要

今回研究開発を行う、次世代産業用ネットワークを守る IoT セキュリティ基盤を実用化することにより、次世代産業用ネットワークにおいて大量の機器を安全に利活用するために、エネルギー効率に優れ、安心安全な IoT システムの構築を可能にするネットワーク機器(ルータ、スイッチ等のネットワーク機器)を事業化する。次世代産業用ネットワークにおいて必要不可欠となるセキュリティ対策について、ネットワーク機器において DDoS(高負荷攻撃)対策、侵入の試みに対する防御(監視、計測、対処)、サービスの状況に応じた柔軟な通信アクセス制御(転送、廃棄、QoS)、なりすまし対策、書き換え対策を効率的に組み合わせて実現可能とする。

4.31.2 実用化・事業化への課題と対応策

実用化・事業化に向けた計画等既存アーキテクチャの製品に改良を加え、新モデルを製品化するなど、本研究開発の成果を盛り込んだネットワーク機器を製品化していく。本プロジェクト期間終了後、そのような製品化を行い出荷開始する予定である。製品化に際しては本研究開発の成果を盛り込むだけでなく、運用機能の追加や障害発生時の対応機能追加、及びソフトウェアの品質保証試験等を実施する。これにより機能検証が進み、信頼性が向上し、これからの IoT セキュリティ基盤として各種サービスとの連携基盤を作っていく、さらなる IoT セキュリティ基盤のアーキテクチャ革新に繋げていく。また、ネットワーク機器の新しいアーキテクチャによる新設計のハードウェア、ソフトウェアを作成し、実証実験を行い、その効果を確認する。そしてそのハードウェア、ソフトウェアを見直してさらに製品化を進めていく。

4.31.3 実用化・事業化の体制

アラクサラネットワークスが、本研究開発の成果を搭載したネットワーク機器（ルータ、スイッチ等のネットワーク機器）を製品化する。アラクサラネットワークスのビジネスパートナーを販売ルートとして、IoT システムの SIer やインフラ事業者販売される。また、本研究の成果(特許など)をライセンスすることも考えられる。

4.31.4 市場規模と経済効果

(1) 市場規模(現状と将来見通し)／産業創出効果

ルータ・スイッチの国内市場規模は約3000億円。(IDC Japan, 2014 年)

<http://www.idcjapan.co.jp/Press/Current/20150525Apr.html>

共同提案者であるアラクサラネットワークスの国内市場シェア実績は7～10%の範囲(2005～2014)

本技術開発成果のシェア目標

プロジェクト期間終了時点から標準化等を実施し、終了後5年でのアラクサラの目標シェア15～20%に加え、他者やクラウドによる仮想実装などを含めたライセンス普及率20～25%(+5%)を目指す。

4.31.5 ベンチマーク

IoT セキュリティ基盤におけるネットワークセキュリティを実現するには、コントローラと密に連携するためのAPI技術、効率的に計測・監視する技術、通信を制御(転送、廃棄、QoS)・防御する技術が必要不可欠であり、更に高速転送性能と省電力を同時に実現し製品化するには、従来の技術では困難であり、API技術、トラフィック識別、計測・監視、制御・防御技術の革新が必要となる。また、アラクサラネットワークスは、通信事業者向け100Gb/sクラスの通信をリアルタイムに観測・監視・制御するネットワーク機器実装の先端技術、ネットワーク機器における省電力技術を有し、これらの技術を元に製品化を行い販売ルートを確立する体制を有しているため、事業として成功すると考えている。

4.31.6 事業化までのマイルストーン

年度	2021 年度	2022 年度	2023 年度	2024 年度	2025 年度
ネットワーク機器 既存アーキテクチャ 製品開発	開発(評価)	▲出荷開始(事業化)			
	▲事業化判断	▲販売判断		▲販売継続判断	
ネットワーク機器 新規アーキテクチャ プロトタイプ開発			設計	実証実験	
ネットワーク機器 新規アーキテクチャ 製品開発					開発(評価) ▲事業化判断

●特許論文等リスト（添付資料）

◎研究開発テーマ「超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発」

【特許】

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
1	(株)日立製作所	特願 2017-101536	国内	2017/5/23	公開	センサデータセットの出力を制御する装置、システム及び方法	山口和也 松木譲介
2	静岡大学 (株)鷺宮製作所	特願 2017-154474	国内	2017/8/9	公開	MEMS 振動発電素子の製造方法および MEMS 振動素子	橋口原 古賀英明
3	静岡大学 (株)鷺宮製作所	PCT/JP2018/029842	PCT	2018/8/8	公開	MEMS 振動発電素子の製造方法および MEMS 振動素子	橋口原 古賀英明
4	(株)日立製作所	特願 2018-105915	国内	2018/6/1	公開	無線センサシステム	出川宗里 藤森司
5	(株)日立製作所	特願 2018-142430	国内	2018/7/30	公開	センサシステム、データ収集装置及びデータ収集方法	藤森司 森下真年 大熊康介
6	(株)日立製作所	16/523552	米国	2019/7/26	公開	Sensor System, Data Collection Apparatus, and Data Collection Method	FUJIMORI; Tsukasa MORISHITA; Masatoshi OKUMA; Yasuyuki
7	(株)鷺宮製作所 東京大学	特願 2018-090196	国内	2018/5/8	公開	振動発電素子および振動発電装置	芦澤久幸 森田将裕 年吉洋
8	(株)鷺宮製作所 東京大学	PCT/JP2019/016865	PCT	2019/4/19	公開	振動発電素子および振動発電装置	芦澤久幸 森田将裕 年吉洋
9	(株)鷺宮製作所 東京大学	特願 2018-090197	国内	2018/5/8	公開	振動発電装置	芦澤久幸 森田将裕 年吉洋
10	(株)鷺宮製作所 東京大学	PCT/JP2019/017653	PCT	2019/4/25	公開	振動発電装置	芦澤久幸 森田将裕 年吉洋
11	(株)鷺宮製作所 東京大学	特願 2018-105434	国内	2018/5/31	公開	振動発電装置および振動発電素子	芦澤久幸 森田将裕 年吉洋

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
12	(株)鷺宮製作所 東京大学	PCT/JP2019/020928	PCT	2019/5/27	公開	振動発電装置および 振動発電素子	芦澤久幸 森田将裕 年吉洋
13	(株)鷺宮製作所 東京大学	特願 2018-105435	国内	2018/5/31	公開	電源回路、および振動 発電装置	芦澤久幸 森田将裕 年吉洋
14	(株)鷺宮製作所 東京大学	PCT/JP2019/021615	PCT	2019/5/30	公開	電源回路、および振動 発電装置	芦澤久幸 森田将裕 年吉洋
15	(株)鷺宮製作所 東京大学	特願 2018-105436	国内	2018/5/31	公開	電源回路、および振動 発電装置	芦澤久幸 森田将裕 年吉洋
16	(株)鷺宮製作所 東京大学	PCT/JP2019/021616	PCT	2019/5/30	公開	電源回路、および振動 発電装置	芦澤久幸 森田将裕 年吉洋
17	富士電機(株)	特願 2018-165017	国内	2018/9/4	公開	監視装置、電気設備 およびガスセンサ	岡村誠
18	(株)日立製作所	特願 2019-018137	国内	2019/2/4	公開	一つ以上の機器におい て処理を実行するシス テム及び方法	松木謙介 相見眞男
19	東京大学 (株)鷺宮製作所	特願 2018-215630	国内	2018/11/16	公開	振動発電素子	本間浩章 年吉洋 三屋裕幸
20	東京大学 (株)鷺宮製作所	PCT/JP2019/044860	PCT	2019/11/15	公開	振動発電素子	本間浩章 年吉洋 三屋裕幸
21	東京大学 (株)鷺宮製作所	特願 2018-215631	国内	2018/11/16	公開	楕歯型素子の製造方 法	本間浩章 年吉洋 三屋裕幸
22	東京大学 (株)鷺宮製作所	PCT/JP2019/044861	PCT	2019/11/15	公開	楕歯型素子の製造方 法	本間浩章 年吉洋 三屋裕幸
23	富士電機(株)	特願 2019-101654	国内	2019/5/30	出願	ガス検出装置	岡村誠
24	東京大学 (株)鷺宮製作所	特願 2019-008337	国内	2019/1/22	出願	振動発電素子	本間浩章 年吉洋 三屋裕幸
25	東京大学 (株)鷺宮製作所	PCT/JP2020/001967	PCT	2020/1/21	公開	振動発電素子	本間浩章 年吉洋 三屋裕幸
26	東京大学 (株)鷺宮製作所	特願 2019-106230	国内	2019/6/6	出願	静電型デバイスおよび 静電型デバイス製造方 法	本間浩章 年吉洋 三屋裕幸

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
27	東京大学 (株)鷺宮製作所	PCT/JP2020/012458	PCT	2020/3/19	出願	静電型デバイスおよび 静電型デバイス製造方 法	本間浩章 年吉洋 三屋裕幸
28	東京大学 (株)鷺宮製作所	特願 2019-106231	国内	2019/6/6	出願	静電型デバイス、静電 型デバイス中間体およ び製造方法	本間浩章 年吉洋 三屋裕幸
29	東京大学 (株)鷺宮製作所	PCT/JP2020/012459	PCT	2020/3/19	出願	静電型デバイス、静電 型デバイス中間体およ び製造方法	本間浩章 年吉洋 三屋裕幸
30	(株)日立製作所	特願 2020-006356	国内	2020/1/17	出願	センシングシステム及び センシング制御方法	藤森司 森下真年
31	東京大学 (株)鷺宮製作所	特願 2020-057713	国内	2020/3/27	出願	発電素子の製造方 法、及び、発電素子	年吉洋 下村典子 芦澤久幸

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
1	今本浩史	NMEMS 技術研究 機構	総論：「人と技術との融和」 心豊かな社会を目指して	電気学会誌 2017 年 2 月号特集記事 1	有	2017/2
2	三屋裕幸	(株)鷺宮製作所	A Broad-band Vibrational Energy Harvester Utilizing Symmetrical Comb-Drives Coupled with Strong Charged Electret	Design, Test, Integration & Packaging of MEMS and MOEMS (DTIP2017)	有	2017/5
3	年吉洋	東京大学	エレクトレット MEMS 振動・トライ ポロジー発電	応用物理学会 第 45 回 薄膜・表面物理セミナー	無	2017/7
4	年吉洋	東京大学	MEMS Vibrational Energy Harvesters using High Density Solid-Ion Electret	2017 IEEE International Conference on Mechatronics and Automation (ICMA)	有	2017/8
5	古賀英明 ¹ 三屋裕幸 ¹ 年吉洋 ² 外山裕士 ³ 杉山達彦 ³ 橋口原 ³	1(株)鷺宮製作所 2 東京大学 3 静岡大学	「Development of a Metal- Cantilever Electrostatic Vibration Power Generator Combined with Potassium Ion Electret Technique」	Micromechatronics for Information and Precision Equipment (MIPE 2018)	有	2018/8
6	今本浩史	NMEMS 技術研究 機構	「IoT 社会に向けた MEMS 産業 の動向とスマートセンサシステム開 発」	電気学会全国大会「ス mart社会に向けた高機 能・高感度センサに関する シンポジウム」	無	2019/3

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
7	三屋裕幸	(株)鷺宮製作所	AN ELECTROSTATIC VIBRATIONAL MEMS ENERGY HARVESTER OF LARGE POWER RECOVERY EFFCTIVENESS OVER 92%	DTIP2019	有	2019/5
8	高浦則克	(株)日立製作所	IoT/AI/エッジコンピューティングの動向	第 83 回半導体・集積回路シンポジウム	無	2019/8
9	三屋裕幸	(株)鷺宮製作所	エネルギー回収効率 92%の MEMS 振動エナジーハーベスタ	第 36 回「センサ・マイクロマシンと応用システム」シンポジウム (センサシンポ)	有	2019/11
10	逆水登志夫	NMEMS 技術研究機構	超高率データ抽出機能を有する学習型スマートセンシングシステムの研究開発 (2016-2020 年度実施) の成果概要	JRCM NEWS/399 号	無	2020/1
11	高浦則克	(株)日立製作所	スマートセンシングシステムの動向	日本磁気学会 第 226 回研究会/第 74 回スピントロニクス専門研究会	無	2020/1
12	藤田博之 ¹ 年吉洋 ² 高浦則克 ³ 藤森司 ³ 井樋雅行 ⁴ 照元幸次 ⁵ 奥良彰 ⁵ 田中純一 ⁶ 村田尚義 ⁷ 岡村誠 ⁷ 三屋裕幸 ⁸	1 東京都市大学 2 東京大学 3(株)日立製作所 4 東京電力 HD(株) 5 ローム(株) 6 オムロン(株) 7 富士電機(株) 8(株)鷺宮製作所	高効率データ抽出機能を有するスマートセンシングシステムの取り組み紹介	電気学会誌 5 月号 2020 Vol.140 No.5	有	2020/5
13	三屋裕幸 ¹ 芦澤久幸 ¹ 下村典子 ¹ 本間浩章 ² 橋口原 ³ 年吉洋 ²	1(株)鷺宮製作所 2 東京大学 3 静岡大学	A Method for Optimizing the Output Power of MEMS Vibrational Energy Harvester	DTIP2020	有	2020/6
14	藤田博之	NMEMS 技術研究機構	MEMS 環境発電デバイスとスマート IoT システムへの応用	「ネイチャーインタフェース」誌・第 80 号	無	2020/12

【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	青柳桂一	(一財)マイクロマシンセンター	MMC25 年と IoT 時代を迎える MEMS イノベーション	次世代センサ協議会	2017/1

番号	発表者	所属	タイトル	会議名	発表年月
2	今本浩史	NMEMS 技術研究機構	「IoT 社会に向けた MEMS センサとセンサシステムの取り組み」	先進実装・電子部品研究会第 2 回公開研究会	2017/2
3	高浦則克	(株)日立製作所	IoT System and MEMS technology for Social Infrastructure and Industry	MEMS Engineer Forum 2017	2017/4
4	今本浩史	NMEMS 技術研究機構	「IoT 社会・トリオンセンサ社会に向けた高効率振動発電デバイスの開発」	異業種交流型勉強会(主催：日比谷総合設備(株))、HIBIYA E&S PLAZA(日比谷)	2017/5
5	藤田博之	東京大学	「学習により有価情報を厳選し環境発電で無線収集するシステム次世代 IoT 横断技術の実現へ」	Smart Sensing 2017, 東京ビッグサイト	2017/6
6	高浦則克	(株)日立製作所	学習型スマートセンシングシステムの開発	APET イブニングセミナー	2017/6
7	年吉洋	東京大学	高効率 MEMS 振動発電デバイスの開発	APET イブニングセミナー	2017/6
8	藤田博之	東京大学	「スマートセンシングシステムの動向と将来展望」 MEMS 応用センサ端末から学習型データ収集システムまで	APET イブニングセミナー	2017/6
9	藤田博之	東京大学	MEMS Opportunities in IoT Sensing Nodes	ASRC(Advanced Storage Research Co 2017 Summer Review Meeting,	2017/6
10	年吉洋	東京大学	An Electret MEMS Energy Harvester for Wireless IoT Applications	NANO KOREA 2017	2017/7
11	高浦則克	(株)日立製作所	データセンターや IoT 向けメモリ技術の動向	技術講演会、日立国際電気 富山工場	2017/7
12	今本浩史	NMEMS 技術研究機構	「IoT 社会に向けた MEMS センサとセンサシステムの取り組み」	新化学技術推進協会電子情報部会次世代エレクトロニクス分科会 講演会	2017/8
13	藤田博之	東京大学	トリオンセンサ社会を支える高効率 MEMS 振動発電デバイスの研究	イノベーション・ジャパン 2017	2017/8
14	今本浩史	NMEMS 技術研究機構	「IoT 社会に向けたスマートセンサ開発の取り組み」	有機系太陽電池技術研究組合, 学会名: 第 14 回用途開拓懇談会	2017/9
15	藤田博之 ¹ 高浦則克 ² 年吉洋 ¹	1 東京大学 2(株)日立製作所	「超高効率データ抽出機能を有する学習型スマートセンシングシステムの開発」	MEMS センシング & ネットワーク システム展 2017 セミナー	2017/10
16	今本浩史	NMEMS 技術研究機構	「IoT 社会に向けたスマートセンサ開発の取り組み」	第 2 回人材育成スクール、早稲田大学西早稲田キャンパス 55 号館 N 棟第 2 会議室	2017/10

番号	発表者	所属	タイトル	会議名	発表年月
17	三屋裕幸 ¹ 芦澤久幸 ¹ 穴井大輔 ¹ 本間浩章 ² 藤田博之 ² 橋口原 ² 年吉洋 ²	1(株)鷺宮製作所 2 東京大学 3 静岡大学	左右対称エレクトレットくし歯電極による広帯域振動エネルギーハーベスタ応用	第 34 回「センサ・マイクロマシンと応用システム」シンポジウム	2017/10
18	高浦則克	(株)日立製作所	Fog in Smart Factories Featuring Deep, Machine, and Reinforcement Learning, 2. Dynamic Learning of Smart Sensing System	Fog World Congress 2017	2017/10
19	三屋裕幸 ¹ 芦澤久幸 ¹ 穴井大輔 ¹ 本間浩章 ² 藤田博之 ² 橋口原 ² 年吉洋 ²	1(株)鷺宮製作所 2 東京大学 3 静岡大学	左右対称エレクトレットくし歯電極による広帯域振動エネルギーハーベスタ応用	第 34 回「センサ・マイクロマシンと応用システム」シンポジウム	2017/10
20	藤田博之	東京大学	「超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発」	第 16 回新産業技術促進検討会	2017/11
21	年吉洋	東京大学	MEMS Vibrational Energy Harvesters for Wireless IoT Applications	LIMMS Energy Harvester Workshop、IIS、Univ. of Tokyo	2017/11
22	今本浩史	NMEMS 技術研究機構	「IoT 社会に向けた自立型 MEMS センサとセンサシステムの取組」	センサ&IoT コンソーシアム公開シンポジウム	2017/11
23	藤田博之	東京大学	学習により有価情報を厳選し環境発電で無線収集するシステム	(一財)生産技術研究奨励会特別研究会 RC52 バイオ・マイクロ・ナノテク研究会	2017/12
24	今本浩史	NMEMS 技術研究機構	「IoT 社会に向けたセンサ動向調査と産業動向調査」	2017 年度第 6 回海外調査報告会	2018/1
25	今本浩史	NMEMS 技術研究機構	「IoT 社会に向けた MEMS&センサシステム開発の取組みと今後の期待」	第 128 回化学工業 MIS 研究会	2018/6
26	今本浩史	NMEMS 技術研究機構	「IoT 社会に向けた MEMS センサ&システム開発」	IoT 推進のための横断技術開発プロジェクト第 1 回人材育成スクール	2018/8
27	今本浩史	NMEMS 技術研究機構	「IoT 社会に向けた、スマートセンサシステム開発」	2018 年度第 2 回電子デバイス事業化フォーラム	2018/9
28	三屋裕幸	(株)鷺宮製作所	「MEMS 振動発電デバイスの産業化」	第 10 回 IEC/TC47/WG7 振動発電デバイスプロジェクト	2018/10

番号	発表者	所属	タイトル	会議名	発表年月
29	藤田博之 ¹ 高浦則克 ²	1 東京大学 2(株)日立製作所	「超高効率データ抽出機能を有する学習型スマートセンシングシステムの開発」	MEMS センシング&ネットワークシステム展 2018 プロジェクト成果報告会	2018/10
30	三屋裕幸 ¹ 芦澤久幸 ¹ 森田将裕 ¹ 本間浩章 ² 橋口原 ³ 年吉洋 ²	1(株)鷺宮製作所 2 東京大学 3 静岡大学	「共振維持回路による高効率 MEMS 振動エネルギーハーベスタ」	第 35 回「センサ・マイクロマシンと応用システム」シンポジウム	2018/10
31	三屋裕幸 ¹ 橋口原 ² 年吉洋 ³	1(株)鷺宮製作所 2 東京大学 3 静岡大学	「エレクトレット型 MEMS 振動発電素子の実用化」	JST 戦略的創造研究推進事業「微笑エネルギーを利用した革新的な環境発電技術の創出」CREST・さきがけ複合領域公開シンポジウム	2018/11
32	三屋裕幸 ¹ 芦澤久幸 ¹ 森田将裕 ¹ 本間浩章 ² 橋口原 ³ 年吉洋 ²	1(株)鷺宮製作所 2 東京大学 3 静岡大学	「A Resonance-Maintaining Circuit for High-Efficiency Electret-based MEMS Vibrational Energy Harvesters」	The 18th International Conference on Micro and Nanotechnology for Power Generation and Energy Conversion Applications (Power MEMS 2018)	2018/12
33	今本浩史	NMEMS 技術研究機構	「IoT 社会に向けた MEMS センサ&システム開発」	IoT 推進のための横断技術開発プロジェクト第 2 回人材育成スクール	2019/1
34	三屋裕幸 ¹ 芦澤久幸 ¹ 本間浩章 ² 藤田博之 ² 橋口原 ³ 年吉洋 ²	1(株)鷺宮製作所 2 東京大学 3 静岡大学	「MEMS エレクトレット振動発電デバイスの産業化」	応用物理学会春季学術講演会	2019/3
35	逆水登志夫	NMEMS 技術研究機構	「超高効率データ抽出機能を有する学習型スマートセンシングシステムの開発」	NEDO IoT 横断プロジェクトセミナー AI/IoT の未来を知る	2019/3
36	高浦則克	(株)日立製作所	「学習型スマートセンシングシステムデモ展示」	NEDO IoT 横断プロジェクトセミナー AI/IoT の未来を知る	2019/3
37	三屋裕幸 ¹ 芦澤久幸 ¹ 本間浩章 ² 橋口原 ³ 年吉洋 ²	1(株)鷺宮製作所 2 東京大学 3 静岡大学	「A Method to Determine the Electret Charge Potential of MEMS Vibrational Energy Harvester using Pure White Noise」	32nd IEEE International Conference on Microelectronic Test Structures	2019/3
38	高浦則克	(株)日立製作所	「エッジコンピューティング向け AI/IoT プラットフォーム/スマートセンシングの技術動向」	東北大学ナノ・スピン工学研究会	2019/3

番号	発表者	所属	タイトル	会議名	発表年月
39	本間浩章 ¹ 山田駿介 ¹ 三屋裕幸 ² 橋口原 ³ 年吉洋 ¹	1 東京大学 2(株)鷺宮製作所 3 静岡大学	「高パワー密度 (31mW/cm ³ /G ²) を実現した MEMS 環境振動発電素子とその IoT 応用」	第 35 回「センサ・マイクロマシン と応用システム」シンポジウム、優 秀ポスター発表賞	2019/3
40	HONMA; Hiroaki ¹ MITSUYA; Hiroyuki ² HASHIGU CHI;Gen ³ FUJITA; Hiroyuki ¹ and TOSHIYOS HI;Hiroshi ¹	1 東京大学、 2(株)鷺宮製作所 3 静岡大学	“Power Density Enhancement of Electret Based Energy Harvester with Symmetric Comb-Electrode Structure”	Taiwan-Japan Joint Symposium 優秀ポスター賞	2019/3
41	高浦則克	(株)日立製作所	エッジコンピューティング向け AI/IoT プラットフォーム/スマートセンシングの 技術動向	ES・IoT 春 19 専門セミナー	2019/4
42	高浦則克	(株)日立製作所	AI チップを用いたエッジコンピューティ ングとスマートセンシング	LSI とシステムのワークショップ 2019	2019/5
43	高浦則克	(株)日立製作所	スマートセンシングと AI チップを用いた エッジコンピューティングの動向	第 196 回高度実装技術定例 会	2019/5
44	伊藤寿浩	産業技術総合研究 所	Dynamic Learning of smart sensing system with ultra- efficient data extraction capability (LbSS)	第 25 回国際マイクロマシンサ ミット	2019/5
45	三屋裕幸 ¹ 芦澤久幸 ¹ 橋口原 ² 本間浩章 ³ 年吉洋 ³	1(株)鷺宮製作所 2 静岡大学 3 東京大学	「未利用環境振動で IoT センサを駆 動する MEMS エナジーハーベスタ」	第 33 回独創性を拓く先端技 術大賞、経済産業大臣賞	2019/7
46	藤森司	(株)日立製作所	IoT 社会を実現する電池不要な環 境発電型センシングシステム	NEDO IoT 推進のための横断 技術開発プロジェクト 2019 年 度第 1 回 (通算第 5 回) 人 材育成スクール	2019/8
47	高浦則克	(株)日立製作所	エッジコンピューティングを支えるスマ ートセンシングと AI チップの動向	NPO 法人サーキットネットワーク 定期講演会第 16 回	2019/8
48	三屋裕幸	(株)鷺宮製作所	MEMS 振動エナジーハーベスタ	CEATEC2019、つながるエネル ギー : コネクテッド社会を支える 振動発電技術	2019/10

番号	発表者	所属	タイトル	会議名	発表年月
49	三屋裕幸 ¹ 芦澤久幸 ¹ 本間浩章 ² 橋口原 ³ 年吉洋 ¹	1(株)鷺宮製作所 2 東京大学 3 静岡大学	MEMS 振動エナジーハーベスタ	第 9 回 CSJ 化学フェスタ 2019	2019/10
50	逆水登志夫	NMEMS 技術研究 機構	「超高効率データ抽出機能を有する 学習型スマートセンシングシステムの 開発」プロジェクトの概要及び各テー マの研究成果について紹介（パネ ル）	IoT ワークショップ「センシング・ エッジによる IoT 革新的ビジネス の潮流」	2019/11
51	本間浩章 ¹ 芦沢久幸 ² 三屋裕幸 ² 橋口原 ³ 年吉洋 ¹	1東京大学 2(株)鷺宮製作所 3 静岡大学	第 36 回センサ・マイクロマシンと応用 システムシンポジウム優秀技術論文 賞	エネルギー回収効率 92%の MEMS 振動エナジーハーベスタ	2019/11
52	藤田博之	NMEMS 技術研究 機構	学習型スマートセンシングシステムの 開発と実証実験	IoT ワークショップ「センシング・ エッジによる IoT 革新的ビジネス の潮流」	2019/11
53	藤田博之 ¹ 高浦則克 ² 年吉洋 ³	1 東京都市大学 2(株)日立製作所 3 東京大学	「超高効率データ抽出機能を有する 学習型スマートセンシングシステム」プ ロジェクトの概要及び各テーマの研究 成果について紹介	MEMS センシング&ネットワーク システム展 2020 プロジェクト 成果報告会	2020/1
54	高浦則克	(株)日立製作所	IoT プラットフォームとスマート社会の 動向	日本応用物理学 2020 年春 季学術講演会/超スマート社 会のためのエネルギーハーベスティ ングの展開	2020/3
55	三屋裕幸 ¹ 芦澤久幸 ¹ 下村典子 ¹ 本間浩章 ² 橋口原 ³ 年 吉洋 ²	1(株)鷺宮製作所 2 東京大学 3 静岡大学	A Method for Optimizing the Output Power of MEMS Vibrational Energy Harvester	DTIP2020	2020/6
56	藤田博之	NMEMS 技術研究 機構	MEMS 環境発電デバイスとスマート IoT システムの応用	東京都市大学総合研究所 2019 年度報告会	2020/8
57	藤田博之	NMEMS 技術研究 機構	MEMS 技術の振動発電とスマートセ ンシングシステムへの応用	第 81 回 WIN 定例講演会・第 36 回人間情報学会講演会	2020/9
58	三屋裕幸 ¹ 芦澤久幸 ¹ 下村典子 ¹ 本間浩章 ² 年吉洋 ² 橋口原 ³	1(株)鷺宮製作所 2 東京大学 3 静岡大学	MEMS 振動エナジーハーベスタの実 機における発電量最大化技術	第 37 回「センサ・マイクロマシン と応用システム」シンポジウム Web 会議	2020/10/26 ~28

番号	発表者	所属	タイトル	会議名	発表年月
59	高浦則克	(株)日立製作所	第 5 編市場動向と展望・標準化第 1 章 IoT 時代に向けて第 2 節 (応用研究の側から)	『新訂版環境発電ハンドブック 2021 (仮)』 株式会社エヌ・ティー・エス	2021/6
60	藤田博之	NMEMS 技術研究機構	MEMS 応用 IoT センサードとスマートセンシングシステムへの展開	インフラ先端技術コンソーシアム 会議特別講演	2020/11/26

(b) 新聞・雑誌等への掲載

番号	所属	発表内容	発表先	発表年月
1	(株)鷺宮製作所	「一円玉大で 1 mW 振動発電、液体使う新原理で 10mW も〜エレクトレットと MEMS で実現、広い周波数振動を変換〜」	・日経エレクトロニクス、 2017 年 2 月号 pp. 20-21. ・日経クロステック、2017-1-19	2017/1
2	NMEMS 技術研究機構	2030 年の IoT 環境に適応し進化するセンサー、次世代 IoT 基盤へ」	日経クロステック、2017-1-23	2017/1
3	(株)鷺宮製作所	「経産大臣賞に鷺宮製作所・三屋さんら 先端技術大賞」	産経新聞、2019 年 6 月 11 日、朝刊 13 版、10 面	2016/6

(c) 展示会への出展

番号	所属	タイトル	展示会名	発表年月
1	NMEMS 技術研究機構	「超高効率データ抽出機能を有する学習型スマートセンシングシステムの研究開発」の概要 (パネル)	MEMS センシング&ネットワークシステム展 (2016)	2016/9
2	NMEMS 技術研究機構	「超高効率データ抽出機能を有する学習型スマートセンシングシステムの開発」の概要及び各テーマの研究成果 (パネル、配布物)	MEMS センシング&ネットワークシステム展 (2017)	2017/10
3	NMEMS 技術研究機構	「超高効率データ抽出機能を有する学習型スマートセンシングシステムの開発」の概要及び各テーマの研究成果 (パネル、配布物)	MEMS センシング&ネットワークシステム展 (2018)	2018/10
4	NMEMS 技術研究機構	「超高効率データ抽出機能を有する学習型スマートセンシングシステムの開発」の概要及び各テーマの研究成果 (パネル、配布物)	MEMS センシング&ネットワークシステム展 (2020)	2020/1

【受賞実績】

番号	発表者	所属	受賞種類	受賞内容	受賞年月
1	本間浩章 ¹ 芦沢久幸 ² 三屋裕幸 ² 橋口原 ³ 年吉洋 ¹	1 東京大学 2 (株)鷺宮製作所 3 静岡大学	第 33 回独創性を拓く先端技術大賞、経済産業大臣賞	「未利用環境振動で IoT センサを駆動する MEMS エナジーハーベスタ」	2019/7
2	本間浩章 ¹ 芦沢久幸 ² 三屋裕幸 ² 橋口原 ³ 年吉洋 ¹	1 東京大学 2 (株)鷺宮製作所 3 静岡大学	第 36 回センサ・マイクロマシンと応用システムシンポジウム優秀技術論文賞	エネルギー回収効率 92% の MEMS 振動エナジーハーベスタ	2019/11

◎研究開発テーマ「超低消費電力データ収集システムの研究開発」

【特許】

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
1	アルファルイ(株) 東京工業大学 神戸大学	特願 2018-105836	国内	2018/6/1	公開	センサノード、ホスト、及びセンサネットワークシステム	菅原潤、 岡田健一、 吉本雅彦、 矢野祐二
2	(株)東芝	特願 2018-046967	国内	2018/3/14	公開	MEMS 素子及びその製造方法	齋藤友博、 富澤英之、 藤本明、 久留井慶彦、 小島章弘
3	(株)東芝	特願 2017-178170 15/908501	国内 米国	2017/9/15 2018/2/28	放棄 放棄	接続構造およびその製造方法ならびにセンサ	富澤英之、 齋藤友博、 藤本明、 久留井慶彦、 小島章弘
4	(株)東芝	特願 2018-037719 18189510.3	国内 欧州	2018/3/2 2018/8/17	公開 公開	MEMS 素子	久留井慶彦 藤本明 富澤英之、 齋藤友博、 小島章弘
5	(株)東芝	特願 2018-158387	国内	2018/8/27	公開	センサ、構造および電気機器	久留井慶彦、 藤本明、 富澤英之、 齋藤友博、 小島章弘、 前中一介

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
6	(株)東芝	特願 2018-145204 16/352376	国内 米国	2018/8/1 2019/3/13	公開 公開	MEMSデバイス	藤本明、 久留井慶彦、 富澤英之、 齋藤友博、 小島章弘
7	アルファイン(株) 京都工業繊維大学	特願 2019-023055	国内	2019/2/12	公開	振動発電装置	小林秀和 木内慎 増田新
8	京都工業繊維大学	特願 2019-134540	国内	2018/1/30	公開	振動発電装置および 非線形振動子	増田新
9	東京工業大学	特願 2018-034546	国内	2018/2/28	公開	無線センサおよびセンサ ネットワークシステム	石原昇
10	アルファイン(株) 金沢工業大学	特願 2018-158661	国内	2018/8/27	公開	電力変換装置	村田眞司、 嶋原亮、 野口啓介
11	アルファイン(株) 金沢工業大学	特願 2018-071691	国内	2018/4/3	公開	電力変換装置、及び、 折返しダイポールアンテナ	村田眞司、 嶋原亮、 野口啓介、 伊東健治
12	アルファイン(株) 金沢工業大学	特願 2017-152368	国内	2017/8/7	公開	電力変換装置、及び、 折り返しダイポールアンテナ	村田眞司、 嶋原亮、 野口啓介 伊東健治 古田貴大、 岸本大輝
13	(株)東芝	特願 2016-238626 15/705223	国内 米国	2016/12/8 2017/9/14	登録 登録	振動装置	畠山庸平、 板倉哲朗
14	(株)東芝	特願 2016-238903 15/705202	国内 米国	2016/12/8 2017/9/14	登録 登録	振動装置	池橋民雄、 前田舜太、 丸藤竜之介、 富澤泰
15	(株)東芝	特願 2017-059892 特願 2018-000269 15/705229	国内 国内 米国	2017/3/24 2018/1/4 2017/9/14	みなし 取下 登録 登録	ジャイロセンサシステム	池橋民雄
16	(株)東芝	特願 2018-011930 16/125982	国内 米国	2018/1/26 2018/9/10	登録 登録	電圧電流変換回路	畠山庸平、 板倉哲朗
17	(株)東芝	特願 2017-177060 15/908730 18158580.3	国内 米国 欧州	2017/9/14 2018/2/28 2018/2/26	登録 登録 公開	センサ装置	丸藤竜之介、 池橋民雄、 富澤泰、 小川悦治、 前田舜太

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
18	(株)東芝	特願 2018-011926	国内	2018/1/26	公開	物理量検出装置	畠山庸平, 板倉哲朗
19	(株)東芝	特願 2018-011924 16/119744	国内 米国	2018/1/26 2018/8/31	公開 公開	検出器	畠山庸平, 板倉哲朗
20	(株)東芝	特願 2018-035637 16/119696	国内 米国	2018/2/28 2018/8/31	公開 公開	振動装置	畠山庸平, 板倉哲朗
21	(株)東芝	特願 2018-000252 16/112961	国内 米国	2018/1/4 2018/8/27	公開 公開	振動装置及び振動装 置の制御方法	丸藤竜之介、 池橋民雄、 小川悦治、 板倉哲朗、 畠山庸平、 富澤泰
22	(株)東芝	特願 2019-42469 16/565719	国内 米国	2019/3/8 2019/9/10	公開 公開	センサ	加治志織 丸藤竜之介 富澤泰 増西桂 池橋民雄
23	(株)デバイス&シ テム・プラットフォーム 開発センター	特願 2020-170146	国内	2020/10/7	公開	異常推定方法、異常 推定装置、異常推定 システム	勝村英則 小野大騎

【論文】

番 号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
1	吉田聖也	神戸大	Energy-Efficient Spectral Analysis Method Using Autoregressive Model- Based Approach for Internet of Things," Oct. 2019.	IEEE Transaction on Circuit and Systems I: Regular Papers, volume:66, Issue:10, pp.3896-3950,	有	2019/10
2	吉本雅彦	神戸大	Recent progress of biomedical processor SoC for wearable healthcare application: A Review,	IEICE Vol.E102-C, No.4, pp.245-259	有	2019/4
3	中西基文	神戸大	Estimating metabolic equivalents for activities in daily life using acceleration and heart rate in wearable devices	BioMedical Engineering OnLine, Vol. 17, No. 1, pp.100-	有	2018/7
4	中西基文	神戸大	A 11.3- μ A Physical Activity Monitoring System Using Acceleration and Heart Rate	IEICE Transactions on Electronics, E101.C, No. 4, pp.233-242	有	2018/4

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
5	Hanli Liu	東京工業大学	A Sub-mW Fractional-N ADPLL with FOM of -246dB for IoT Applications	IEEE Journal of Solid-State Circuits, Dec. 2018.	有	2018/12/1
6	Hanli Liu	東京工業大学	A DPLL-Centric Bluetooth Low-Energy Transceiver with a 2.3-mW Interference-Tolerant Hybrid-Loop Receiver in 65nm CMOS	IEEE Journal of Solid-State Circuits, Dec. 2018.	有	2018/12/1
7	Bangan Liu	東京工業大学	A 0.4-ps-Jitter – 52-dBc-Spur Synthesizable Injection-Locked PLL With Self-Clocked Nonoverlap Update and Slope-Balanced Subsampling BBPD	IEEE Solid-State Circuits Letters	有	2019/4/11
8	富澤泰	(株)東芝	インフラ IoTと機械工学	日本機械学会誌 12月号	有	2018/12/5
9	富澤英之	(株)東芝	慣性センサの超低消費電力化に向けた CMOS 混載 SiGe-MEMS 技術の開発	電気学会論文誌 E 2019年7月号	有	2019/7/1
10	渡辺健斗	神戸大	Heartbeat Interval Error Compensation Method for Low Sampling Rates Photoplethysmography Sensors,	IEICE, Vol. E103-B, No. 6, pp. -,	有	2020/6
11	渡辺健斗	神戸大	Low-Noise Photoplethysmography Sensor Using Correlated Double Sampling for Heartbeat Interval Acquisition	IEEE Transactions on Biomedical Circuits and Systems, vol. 13, no. 6, pp. 1552-1562	有	2019/12
12	岡野孝昭	神戸大	Multimodal Cardiovascular Information Monitor Using Piezoelectric Transducers for Wearable Healthcare	Journal of Signal Processing Systems, pp.1-10	有	2018/12
13	富澤泰	(株)東芝	角度直接検出型高精度ジャイロセンサ	東芝レビュー, 2020年3月号	有	2020/3/2
14	富澤泰	(株)東芝	High Precision Rate Integrating Gyroscope	TOSHIBA REVIEW Science and Technology Highlights 2020	有	2020/8/1

【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	矢野裕二	神戸大学	An IoT Sensor Node SoC with Dynamic Power Scheduling for Sustainable Operation in Energy Harvesting Environment	A-SSCC	2019/11
2	吉田聖也	神戸大学	A Heartbeat Interval Error Compensation Method Using Multiple Linear Regression for Photoplethysmography Sensors	IEEE Biomedical Circuits and Systems Conference	2019/10
3	吉田聖也	神戸大学	AR モデルを用いた心拍変動解析のための低消費電力アーキテクチャの検討	電子情報通信学会 ソサイエティ大会 2019	2019/9
4	吉田聖也	神戸大学	ユールウォーカー法を用いた IoT センサ向け低消費電力周波数解析手法	LSI とシステムのワークショップ 2019	2019/5
5	梶原弘一	神戸大学	Hardware Implementation of Autoregressive Model Estimation Using Burg's Method for Low-Energy Spectral Analysis	IEEE International Workshop on Signal Processing Systems	2018/10
6	渡辺健斗	神戸大学	A 5-ms Error, 22 μ A Photoplethysmography Sensor using Current Integration Circuit and Correlated Double Sampling	The 40th International Engineering in Medicine and Biology Conference	2018/7
7	西川有貴	神戸大学	Sampling Rate Reduction for Wearable Heart Rate Variability Monitoring	IEEE International Symposium on Circuits & Systems	2018/5
8	中西基文	神戸大学	A Metabolic Equivalents Estimation Algorithm using Triaxial Accelerometer and Adaptive Sampling for Wearable Devices	The 1st IEEE Life Sciences Conference	2017/12
9	塚原美緒	神戸大学	A 19- μ A Metabolic Equivalents Monitoring SoC Using Adaptive Sampling	IEEE Asia and South Pacific Design Automation Conference (ASP-DAC) University LSI Design Contest	2017/1

番号	発表者	所属	タイトル	会議名	発表年月
10	塚原美緒	神戸大学	A 15-uA Metabolic Equivalents Monitoring System using Adaptive Acceleration Sampling and Normally Off Computing	IEEE International Conference on Electronics, Circuits, and Systems (ICECS)	2016/12
11	塚原美緒	神戸大学	加速度センサを用いた低消費電力運動強度推定アルゴリズム	IEICE ソサイエティ大会	2016/9
12	塚原美緒	神戸大学	加速度センサを用いた低消費電力運動強度推定アルゴリズム	電気学会 C 部門大会	2016/9
13	塚原美緒	神戸大学	Low-Power Metabolic Equivalents Estimation Algorithm Using Adaptive Acceleration Sampling	38th Annual International Conference of the IEEE Engineering in Medicine and Biology Society (EMBC)	2016/4
14	辻佑斗	神戸大学	極低入力電圧エネルギーハーベ스팅に向けた昇圧コンバータの設計	電子情報通信学会 集積回路研究専門委員会 LSI とシステムのワークショップ, 東京大学, 2017 年 5 月 15-16 日	2016/10/25
15	佐藤孝憲	神戸大学	超低電力・環境発電デバイスに向けた最大発電量予測システム	電子情報通信学会 集積回路研究専門委員会 学生・若手研究会, 東京工業大学, 2016 年 12 月 15-16 日	2016/12/15
16	Junjun	東京工業大学	An ultra-low-power digital GMSK demodulator for sub-GHz IoT applications	2017 年電子情報通信学会ソサイエティ大会 (東京都市大学) 2017 年 9 月 12~15 日	2017/9/12
17	佐藤孝憲	神戸大学	An Ultra-Low-Power Supercapacitor Voltage Monitoring System for Low-Voltage Energy Harvesting	IEEE International Conference on Electronics, Circuits and Systems, Batumi, Georgia, December 5-8, 2017.	2017/12/5
18	辻佑斗	神戸大学	A 0.1-0.6 V Input Range Voltage Boost Converter with Low-Leakage Driver for Low-Voltage Energy Harvesting	IEEE International Conference on Electronics, Circuits and Systems, Batumi, Georgia, December 5-8, 2017.	2017/12/5
19	Hanli Liu	東京工業大学	An ADPLL-Centric Bluetooth Low-Energy Transceiver with 2.3-mW Interference-Tolerant Hybrid-Loop Receiver and 2.9-mW Single-Point Polar Transmitter in 65nm CMOS	IEEE International Solid-State Circuits Conference (ISSCC), 米国サンフランシスコ, 2018/2/11-15	2018/2/11

番号	発表者	所属	タイトル	会議名	発表年月
20	Hanli Liu	東京工業大学	A 0.98mW Fractional-N ADPLL Using 10bit Isolated Constant-Slope DTC with FoM of -246dB for IoT Applications in 65nm CMOS	IEEE International Solid-State Circuits Conference (ISSCC), 米国サンフランシスコ、2018/2/11-15	2018/2/11
21	Bangan Liu	東京工業大学	A 1.2ps-Jitter Fully-Synthesizable Fully-Calibrated Fractional-N Injection-Locked PLL Using True Arbitrary Nonlinearity Calibration Technique	IEEE International Solid-State Circuits Conference (ISSCC), 米国サンフランシスコ、2018/2/11-15	2018/2/11
22	Hongye Huang	東京工業大学	Current-reuse LNA for Low Power 2.4-GHz Receivers	2018年電子情報通信学会総合大会、東京、2018年3月20-23日	2018/3/6
23	Zheng Sun	東京工業大学	An ADPLL-based High Interference Tolerant BLE Receiver with DAC Feedback Loop	2018年電子情報通信学会総合大会、東京、2018年3月20-23日	2018/3/6
24	Dexian Tang	東京工業大学	An Isolated Constant-slope Digital-to-Time Converter	2018年電子情報通信学会総合大会、東京、2018年3月20-23日	2018/3/6
25	Bangan Liu	東京工業大学	A 1.2ps-Jitter Fully-Synthesizable Fully-Calibrated Fractional-N Injection-Locked PLL Using True Arbitrary Nonlinearity Calibration Technique	The IEEE Custom Integrated Circuits Conference, 米国サンディエゴ、2018/4/8-11	2018/4/8
26	中澤勇一郎	神戸大学	Analytical Study of Multi-stage Switched-Capacitor Voltage Boost Converter for Ultra-low Power Energy Harvesting	IEEE International Symposium on Circuits and Systems, Florence, Italy, May 27-30, 2018.	2018/5/6
27	Bangan Liu	東京工業大学	A Fully-Synthesizable Fractional-N Injection-Locked PLL Using True Arbitrary Nonlinearity Calibration Technique	LSIとシステムのワークショップ 2018 (LSIWS), 東京大学 生産技術研究所 総合研究実験棟(An棟) 2階 コンベンションホール, 2018/5/14-15	2018/5/14
28	Zheng Sun	東京工業大学	An ADPLL-Centric Bluetooth Low-Energy Transceiver with 2.3mW Interference-Tolerant Hybrid-Loop Receiver in 65nm CMOS	LSIとシステムのワークショップ 2018 (LSIWS), 東京大学 生産技術研究所 総合研究実験棟(An棟) 2階 コンベンションホール, 2018/5/14-15	2018/5/15

番号	発表者	所属	タイトル	会議名	発表年月
29	Hongye Huang	東京工業大学	An Ultra-Low-Power Fractional-N All-Digital PLL Using 10-bit Isolated Constant-Slope Digital-to-Time Converter	LSIとシステムのワークショップ 2018 (LSIWS), 東京大学 生産技術研究所 総合研究実験棟(An棟) 2階 コンベンションホール, 2018/5/14-15	2018/5/15
30	山手浩樹	神戸大学	低電圧・微弱エネルギー利用に向けたパワーマネジメントシステム	LSIとシステムのワークショップ 2018, 東京大学 生産技術研究所 総合研究実験棟 (An棟) 2階 コンベンションホール, 2018年5月14-15日.	2018/5/15
31	神崎脩斗	神戸大学	最大効率点追従制御を用いたスイッチトキャパシタ型降圧コンバータの高効率化	第31回 回路とシステムワークショップ, 北九州国際会議場, 2018年5月17-18日.	2018/5/17
32	松本香	神戸大学	アクティブダイオードに向けたヒステリシスコンパレータの設計	第31回 回路とシステムワークショップ, 北九州国際会議場, 2018年5月17-18日.	2018/5/17
33	LEE YOUNG GYUN	神戸大学	過電流制御技術を用いた自己バイアス型シリーズレギュレータ	第31回 回路とシステムワークショップ, 北九州国際会議場, 2018年5月17-18日.	2018/5/17
34	西河有貴	神戸大学	Sampling Rate Reduction for Wearable HeartRate Variability Monitoring	International Symposium on Circuits and Systems (ISCAS), : Florence, Italy, May 27-30, 2018	2018/5/27
35	Kenichi Okada	東京工業大学	High-Performance CMOS Frequency Synthesizer for WLAN Applications	IEEE International Microwave Symposium (IMS), 米国フィラデルフィア, 2018/6/10-15	2018/6/9
36	Zheng Sun	東京工業大学	A 0.85mm ² BLE Transceiver with Embedded T/R Switch, 2.6mW Fully-Passive Harmonic Suppressed Transmitter and 2.3mW Hybrid-Loop Receiver	48th European Solid-State Device Research Conference, DRESDEN, Germany, 2018/9/3-6	2018/9/3
37	上杉晃生	神戸大学	Si膜とSiGe膜の疲労特性比較	日本機械学会年次大会、関西大学、2018.9.10, 13:45	2018/9/3
38	Bangan Liu	東京工業大学	A 1.2 ps-Jitter Fully-Synthesizable DTC-based Fractional-N Injection-Locked PLL using True Arbitrary Nonlinearity Calibration	2018年電子情報通信学会ソサイエティ大会, 金沢大学 角間キャンパス(金沢市), 2018/9/11-14	2018/9/11

番号	発表者	所属	タイトル	会議名	発表年月
39	Hongye Huang	東京工業大学	A 2.6mW BLE Transmitter Front-End with Fully-Passive Harmonic Suppression	2018 年電子情報通信学会ソサイエティ大会, 金沢大学 角間キャンパス (金沢市), 2018/9/11-14	2018/9/11
40	Hanli Liu	東京工業大学	Loop Latency Compensation Technique for Wide Loop Bandwidth	2018 年電子情報通信学会ソサイエティ大会, 金沢大学 角間キャンパス (金沢市), 2018/9/11-14	2018/9/11
41	Zheng Sun	東京工業大学	A High Dynamic Range BLE Front-End with On-Chip Matching Network	2018 年電子情報通信学会ソサイエティ大会, 金沢大学 角間キャンパス (金沢市), 2018/9/11-14	2018/9/11
42	廣瀬哲也	神戸大学	微弱環境エネルギー利用に向けた電源回路技術	電子情報通信学会ソサイエティ大会, 金沢大学角間キャンパス, 2018 年 9 月 13 日	2018/9/11
43	松本香	神戸大学	An ultra-low power active diode using a hysteresis common gate comparator for low-voltage and low-power energy harvesting systems	IEEE International Conference on Very Large Scale Integration, Verona, Italy, October 8-10, 2018.	2018/10/8
44	神崎脩斗	神戸大学	Switched-Capacitor Voltage Buck Converter with Step-Down-Ratio and Clock-Frequency Controllers for Ultra-Low-Power IoT Devices	IEEE International Conference on Electronics Circuits and Systems, Bordeaux, France, December 9-12, 2018.	2018/12/10
45	Bangan Liu	東京工業大学	An HDL-described Ring Oscillator based Sub-GHz IoT Transceiver with Digital Background EVM and Blocker Rejection Calibration	IEEE International Solid-State Circuits Conference (ISSCC), Student Research Preview, San Francisco, CA, USA, 2019/2/17-21	2019/2/17
46	Hanli Liu	東京工業大学	A 265-uW Fractional-N Digital PLL with a Seamless Automatic Switching Subsampling/Sampling Feedback Path and a Duty-Cycled Frequency-Locked Loop in 65nm CMOS	IEEE International Solid-State Circuits Conference (ISSCC), San Francisco, CA, USA, 2019/2/17-21	2019/2/17

番号	発表者	所属	タイトル	会議名	発表年月
47	Hanli Liu	東京工業大学	A 265-uW Fractional-N Digital PLL with a Seamless Automatic Switching Subsampling/Sampling Feedback Path and a Duty-Cycled Frequency-Locked Loop in 65nm CMOS	International Solid-State Circuits Conference (ISSCC)2019 報告会、神戸大学 梅田インテリジェントラボラトリ、2019/3/4	2019/3/4
48	Yuncheng Zhang	東京工業大学	A Low-Power Area Efficient Sub-GHz IoT Receiver without Off-Chip Components	電子情報通信学会 集積回路研究会 (ICD), 石垣島, 2019/3/14-15	2019/3/15
49	Zheng Sun	東京工業大学	A 0.85mm ² BLE Transceiver with Embedded T/R Switch, 2.6mW Harmonic Suppressed Transmitter and 2.3mW Hybrid-Loop Receiver	電子情報通信学会 集積回路研究会 (ICD), 石垣島, 2019/3/14-15	2019/3/15
50	Junjun Qiu	東京工業大学	A Fully Synthesizable Symbol Timing Recovery Circuit for Low Power Wireless Receiver (低電力無線受信機のための完全合成可能シンボルタイミング回復回路)	電子情報通信学会 集積回路研究会 (ICD), 石垣島, 2019/3/14-15	2019/3/15
51	Hongye Huang	東京工業大学	An Energy-Saving Digital-to-Time Converter for Ultra-Low-Power Digital PLLs	電子情報通信学会 集積回路研究会 (ICD), 石垣島, 2019/3/14-15	2019/3/15
52	Bangan Liu	東京工業大学	A Fully-synthesizable Ring Oscillator Based Frequency Synthesizer for Sub-GHz IoT Application	電子情報通信学会 集積回路研究会 (ICD), 石垣島, 2019/3/14-15	2019/3/15
53	岡田健一	東京工業大学	極低消費電力 IoT 機器実現に向けた BLE/AD-PLL 回路技術	電子情報通信学会 総合大会、早稲田大学 西早稲田キャンパス、2019/3/19-22	2019/3/20
54	Bangan Liu	東京工業大学	An HDL-described Fully-synthesizable Sub-GHz IoT Transceiver with Ring Oscillator based Frequency Synthesizer and Digital Background EVM Calibration	IEEE Custom Integrated Circuits Conference (CICC), Austin, TX, U.S.A., 2019/4/14-17	2019/4/16
55	Zheng Sun	東京工業大学	A T/R Switch Embedded BLE Transceiver with 2.6mW Harmonic-Suppressed Transmitter and 2.3mW Hybrid-Loop Receiver	LSI とシステムのワークショップ 2019、東京大学、2019 年 5 月 13 日(月)~5 月 14 日(火)	2019/5/13

番号	発表者	所属	タイトル	会議名	発表年月
56	Dingxin Xu	東京工業大学	A 265 μ W Fractional-N Digital PLL with Switching Subsampling/Sampling Feedback	LSIとシステムのワークショップ 2019、東京大学、2019年5月13日(月)~5月14日(火)	2019/5/14
57	Dingxin Xu	東京工業大学	A Time-Amplifier Gain Calibration Technique for ADPLL	2019年電子情報通信学会ソサイエティ大会、2019年9月10日~13日	2019/9/10
58	Zheng Sun	東京工業大学	A 78 fs RMS Jitter Injection-Locked Clock Multiplier Using Transformer-Based Ultra-Low-Power VCO	2019年電子情報通信学会ソサイエティ大会、2019年9月10日~13日	2019/9/10
59	Junjun Qiu	東京工業大学	Digital Baseband Design for Sub-GHz Transceiver	2019年電子情報通信学会ソサイエティ大会、2019年9月10日~13日	2019/9/10
60	Hongye Huang	東京工業大学	A 2.4GHz Low-Power Subsampling/Non-Subsampling-Mixed Fractional-N All-Digital PLL	2019年電子情報通信学会ソサイエティ大会、2019年9月10日~13日	2019/9/10
61	Bangan Liu	東京工業大学	A 21.7% System Power Efficiency Fully-Synthesizable Transmitter for sub-GHz IoT Applications	2019年電子情報通信学会ソサイエティ大会、2019年9月10日~13日	2019/9/10
62	富澤英之	(株)東芝	High-sensitivity and low-power inertial MEMS-on-CMOS sensors using low-temperature-deposited poly-SiGe film for the IoT era	2018 Symposia on VLSI Technology and Circuits, HONOLULU, Hawaii, USA, June 18-22, 2018	2018/6/19
63	富澤英之	(株)東芝	慣性センサの超低消費電力化に向けた CMOS 混載 SiGe-MEMS 技術の開発	ITE-IST/SDM/ICD 研究会、北海道大学、2018年8月7日~2018年8月9日	2018/8/1
64	小島章弘	(株)東芝	超低消費電力データ収集システム実現に向けた CMOS 混載 SiGe-MEMS センサの開発	2018年電子情報通信学会ソサイエティ大会、金沢大学 角間キャンパス(金沢市)、平成30年9月11日~平成30年9月14日	2018/9/11
65	黒部篤	(株)東芝	東芝のスマートセンシング技術	SSN 研究会公開シンポジウム、幕張メッセ国際会議場、2018年10月19日	2018/10/19
66	富澤英之	(株)東芝	慣性センサの超低消費電力化に向けた CMOS 混載 SiGe-MEMS 技術の開発	第35回センサシンポジウム、札幌市民交流プラザ、2018年10月30日~2018年11月1日	2018/10/23

番号	発表者	所属	タイトル	会議名	発表年月
67	富澤英之	(株)東芝	A study of membrane patterning and sacrificial-layer removal process for SiGe MEMS enabling high-sensitivity and low-power inertial sensors	31st. International Microprocesses and Nanotechnology Conference、札幌パークホテル、2018年11月13日～2018年11月16日	2018/11/13
68	久留井慶彦	(株)東芝	SUB- μ W OPERATION AND NOISE REDUCTION OF MONOLITHIC 3-AXISACCELEROMETERS USING A SIGE-MEMS-ON-CMOS TECHNIQUE	The 33rd International Conference on Micro Electro Mechanical Systems (IEEE MEMS 2020)、2020年1月18日～2020年1月22日	2020/1/18
69	Norihiko Kitamura	京都工業繊維大学	Global stabilization control of high-energy responses of a nonlinear wideband piezoelectric vibration energy harvester using a self-excitation circuit	SPIE SmartStructures/NDE 2017, Portland, Oregon, United States	2017/3/25
70	勝村英則	(株)デバイス&システム・プラットフォーム開発センター	エネバ導入支援ソリューションの紹介	2018年度第4回エネルギーハーベスティングコンソーシアム総会	2019/3/12
71	勝村英則	(株)デバイス&システム・プラットフォーム開発センター	超低消費電力データ収集システムへの挑戦	東京工業大学インテリジェントIoTプラットフォームシンポジウム	2019/3/5
72	増田新	京都工業繊維大学	広帯域振動発電デバイスの実設備環境への適用	日本機械学会 2019年度年次大会,秋田大学,2019年9月9日～9月8日	2019/9/9
73	勝村英則	(株)デバイス&システム・プラットフォーム開発センター	エネルギーハーベスティング駆動に対応した回転機器予知保全小型モジュール	日本機械学会 2019年度年次大会,秋田大学,2019年9月9日～9月8日	2019/9/9
74	勝村英則	(株)デバイス&システム・プラットフォーム開発センター	回転機器予知保全を実現する超低消費電力無線センサモジュールの開発、実証試験とその課題	(社)日本機械学会 IIP 部門「IoT 技術に関する分科会」2019年第1回研究会, 関西大学東京センター,2019年12月11日	2019/12/11
75	勝村英則	(株)デバイス&システム・プラットフォーム開発センター	振動発電などのエネルギーハーベスティング駆動に対応した回転機器予知保全ソリューションの開発	第11回振動技術展セミナー	2020/2/7
76	渡邊伊織、石原昇、伊藤浩之	東京工業大学	インピーダンス変換回路によるRFバックスキッピング信号レベルの改善	2020年 電子情報通信学会総合大会、B-18-3	2020年3月

番号	発表者	所属	タイトル	会議名	発表年月
77	石原昇, ZiXuan LI, 伊藤浩之, Chindanai Ratanapor ncharoen, 田畑美幸, 宮原裕二	東京工業大学 東京医科歯科大学	ワイヤレス給電による Ir/IrOx pH センサモジュール	平成 31 年度生体医歯工学共同研究拠点成果報告会	2020 年 3 月
78	伊藤研究室	東京工業大学	IoT/AI 時代に向けた低電圧・低電力 RF CMOS 集積回路/モジュールに関する研究開発	Microwave Workshops & Exhibition MWE 2019, 大学展示	2020 年 11 月
79	ZiXuan LI, Chindanai RATANAP ORNCHAR OEN, Miyuki TABATA, Yuji MIYAHAR A, Hiroyuki ITO, Noboru ISHIHARA	東京工業大学 東京医科歯科大学	Battery-less Wireless Ir/IrOx pH Sensor Module using RF Resonant Electromagnetic Coupling	The 4 th International Symposium on Biomedical Engineering No.P1-36	2019 年 11 月
80	Zixuan Li, Yifan Wang, Kaede Miyouchi, Noboru Ishihara, Hiroyuki Ito	東京工業大学	Battery-less Wireless Sensor Module using RF Resonant Electromagnetic Coupling	2019 年 電子情報通信学会総合大会、B-18-3	2019/3
81	石原昇	東京工業大学	RF バックスキヤットリングによる低電力ワイヤレスセンシング(Invited)	平成 30 年度生体医歯工学共同研究拠点成果報告会	2019/3
82	石原昇, ZiXuan LI, 伊藤浩之, Chindanai Ratanapor ncharoen, 田畑美幸, 宮原裕二	東京工業大学 東京医科歯科大学	低電力小型ワイヤレス Ir/IrOx pH センサモジュール	平成 30 年度生体医歯工学共同研究拠点成果報告会	2019/3

番号	発表者	所属	タイトル	会議名	発表年月
83	伊藤研究室	東京工業大学	IoT/AI 時代に向けた低電圧・低電力 RF CMOS 集積回路/モジュールに関する研究開発	Microwave Workshops & Exhibition MWE 2019, 大学展示	2018/11
84	Shodai MORITA, Ryo UMEOKA, Taichi TAGUCHI, Hiroyuki ITO, Noboru ISHIHARA / Chindanai RATANAPORNCHAROEN, Miyuki TABATA, Yuji MIYAHARA	東京工業大学 東京医科歯科大学	Low-Power Wireless Ir/IrOx pH Sensor Module using RF Backscattering	The 3 rd International Symposium on Biomedical Engineering No.P1-36	2018/11
85	宮内楓, 田口泰地, 石川洋介, 伊藤浩之, 伊藤浩之, 益一哉, 石原昇	東京工業大学	RF バックスキャットリングによる低電力ワイヤレスセンサ端末モジュールの試作評価結果	2018 年 電子情報通信学会総合大会	2018/3
86	田口泰地, 石川洋介, 宮内楓, 伊藤浩之, 道正志郎, 益一哉, 石原昇	東京工業大学	RF バックスキャットリングによる低電力 CMOS センサインタフェース回路	2018 年 電子情報通信学会総合大会	2018/3
87	石原昇	東京工業大学	振動型エネルギーハバスティングデバイスのため SPICE 系統合設計の検討	第 64 回応用物理学会春季学術講演会	2017/3
88	西尾拓哉	金沢工業大学	3 および 5 導体からなる折返しダイポールアンテナの高インピーダンス	28 年電気関係学会北陸支部連合大会	2016/9/13
89	岩田潤平	金沢工業大学	高効率環境 RF 発電に向けた Hi-Z アンテナと最適化 Gate Controlled Diode を使ったレクテナ試作	2016 年電子情報通信学会ソサイエティ大会	2016/9/23

番号	発表者	所属	タイトル	会議名	発表年月
90	柳原世周	金沢工業大学	整流器を用いるアンテナインピーダンスの推定法の提案	電子情報通信学会 マイクロ波研究会	2016/11/2
91	伊東健治	金沢工業大学	(招待) 高インピーダンスアンテナを用いた高効率レクテナ技術	第 64 回応用物理学会春季学術講演会	2017/3/16
92	伊東健治	金沢工業大学	(招待) 高インピーダンスアンテナを用いた高効率レクテナ技術	2017 年電子情報通信学会総合大会	2017/3/25
93	柳原世周	金沢工業大学	整流器を用いるアンテナインピーダンスの推定法の提案	2017 年電子情報通信学会総合大会	2017/3/25
94	古田貴大	金沢工業大学	CFDA を用いた 500MHz 帯小形レクテナ	2017 年電子情報通信学会総合大会	2017/3/25
95	笹井香菜	神戸大学	光量積分回路を用いた低消費電力光電式容積脈波センサ	第 36 回センサ・マイクロマシンと応用システムシンポジウム	2019/11
96	渡辺大輔	神戸大学	ウェアラブル生体情報センサのための学習推論アルゴリズムの検討	ヘルスケア・医療情報通信技術研究会	2019/11
97	笹井香菜	神戸大学	A Low-Power Photoplethysmography Sensor using Correlated Double Sampling and Reference Readout Circuit	IEEE SENSORS	2019/10
98	和泉慎太郎	神戸大学	[奨励講演] ウェアラブル生体情報計測における計測精度とユーザビリティの向上	電子情報通信学会技術研究報告, MICT2017-8 pp.37-41	2017/5
99	和泉慎太郎	神戸大学	(招待講演) 日常生活の常時モニタリングを実現する生体情報計測技術	第 33 回「センサ・マイクロマシンと応用システム」シンポジウム	2016/10
100	丸藤竜之介	(株)東芝	AN INTERMITTENT FREE-VIBRATION MEMS GYROSCOPE ENABLED BY CATCH-AND-RELEASE MECHANISM FOR LOW-POWER AND FAST-STARTUP APPLICATIONS	IEEE MEMS 2017, Las Vegas, NV 89103 USA, 2017/1/22-26	2017/1/22
101	丸藤竜之介	(株)東芝	A CATCH-AND-RELEASE DRIVE MEMS GYROSCOPE WITH ENHANCED SENSITIVITY BY MODEMATCHING	IEEE Inertial Sensors 2017, Kauai, Hawaii, USA, 2017/3/28-30	2017/3/28
102	前田舜太	(株)東芝	間欠駆動型 MEMS ジャイロセンサにおけるキャッチ及びリリース条件の最適化検討	第 34 回「センサ・マイクロマシンと応用システム」シンポジウム、広島国際会議場、2017/10/31~11/2	2017/10/31

番号	発表者	所属	タイトル	会議名	発表年月
103	丸藤竜之介	(株)東芝	A MEMS RATE INTEGRATING GYROSCOPE BASED ON CATCH-AND-RELEASE MECHANISM FOR LOW-NOISE CONTINUOUS ANGLE MEASUREMENT	IEEE MEMS 2018 BELFAST, UK, 2018/1/21-25	2018/1/21
104	丸藤竜之介	(株)東芝	A Catch-and-Release Drive MEMS gyroscope for Low-Power Applications	ICEP2019, 新潟朱鷺メッセ, 2019年4月17日~4月19日	2019/4/19
105	湯澤亜希子	(株)東芝	A 3-AXIS CATCH-AND-RELEASE GYROSCOPE WITH PANTOGRAPH VIBRATION FOR LOW-POWER AND FAST START-UP APPLICATIONS	Transducers 2019, Berlin, Germany, 2019/6/23-27	2019/6/23
106	湯澤亜希子	(株)東芝	超低消費電力間欠駆動型 MEMS 3軸ジャイロセンサの実証	第36回センサシンポジウム、アクトシティ浜松、2019年11月19日~2019年11月21日	2019/11/12
107	丸藤竜之介	(株)東芝	A COMPACT MICROCONTROLLER-BASED MEMS RATE INTEGRATING GYROSCOPE MODULE WITH AUTOMATIC ASYMMETRY CALIBRATION	IEEE-MEMS2020, バンクーバー, 2020年1月18日~22日	2020/1/18
108	加治志織	(株)東芝	A <100 PPB/K FREQUENCY-MATCHING TEMPERATURE STABILITY MEMS RATE INTEGRATING GYROSCOPE ENABLED BY DONUT-MASS STRUCTURE	IEEE-MEMS 2020, バンクーバー, 2020年1月18日~22日	2020/1/18
109	小野大騎	(株)東芝	Demonstration of Trajectory Estimation using A Mobile MEMS Rate Integrating Gyroscope Module	IEEE International Symposium on Inertial Sensors and Systems (INERTIAL 2020), グランドプリンスホテル広島, 2020年3月23日~2020年3月26日	2020/3/25

(b) 新聞・雑誌等への掲載

番号	所属	タイトル	新聞・雑誌名	発表年月
1	東京工業大学	世界最小電力で動作する BLE 無線機を開発 - デジタル化で実現、IoT の普及を加速 -	プレスリリース	2018/2/12

番号	所属	タイトル	新聞・雑誌名	発表年月
2	東京工業大学	極低消費電力のデジタル位相同期回路を開発-IoT 社会を支える電子部品-	プレスリリース	2019/2/7
3	東京工業大学	265μW で動作する新型デジタル PLL を開発-エネルギー効率の高いシステムの実現に貢献-	プレスリリース	2019/2/17
4	(株)東芝	超低消費電力センサ向け SiGe-MEMS 技術の開発	東芝研究開発センター RDCレポート (Web 公開) 2019 年 3 月号	2019/3/10
5	(株)東芝	角度を直接検出する高精度ジャイロセンサの小型モジュールを開発	プレスリリース	2019/1/9

(c) 展示会への出展

番号	所属	タイトル	展示会名	発表年月
1	(株)デバイス&システム・プラットフォーム開発センター	超スマート社会に向けて 超低消費電力 IoT データ収集システム	CEATEC JAPAN 2017	2017/9/28
2	(株)デバイス&システム・プラットフォーム開発センター	エネルギーハーベスティング支援ツール "Ekologia"	第 8 回 IoT/M2M 展[春]、 東京ビッグサイト 2019 年 4 月 10 日~12 日	2019/4/10
3	(株)デバイス&システム・プラットフォーム開発センター	環境発電対応(エネルギーハーベスティングによる動作) 回転機器予知 保全ソリューション	"ET 2019 (Embedded Technology 2019) ", "IoT Technology 2019", パシフィコ横浜、2019/11/20~22	2019/11/20
4	(株)東芝	超低消費電力 MEMS ジャイロセンサ	東芝グループ社内展示会 (顧客向け)	2017/3/10
5	(株)東芝	慣性センサと無線の融合による位置 推定技術	東芝社内の特定期間向け展示会、2020/2/20~21	2020/2/20
6	(株)デバイス&システム・プラットフォーム開発センター	回転機器状態監視ソリューション Vibnexus	CEATEC 2020 ONLINE	2020/10/20 ~23

◎研究開発テーマ「トリリオンノード・エンジンの研究開発」

【特許】

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
1	東芝デバイス&ストレージ	特願 2019-169209	国内	2019/09/18	公開	清掃キット及び収納キット	阿川謙一、 二宮良次、 滝澤稔
2	東芝デバイス&ストレージ	特願 2018-154779 16/292505	国内 米国	2018/8/21	公開 公開	コネクタ及び積層基板モジュール	阿川謙一、 滝澤稔
3	東芝デバイス&ストレージ	特願 2018-004773	国内	2018/1/16	公開	中間基板及び積層プリント基板	阿川謙一、 二宮良次
4	一般社団法人 生産技術研究奨励会	特願 2018-116019	国内	2018/6/19	公開	電気装置	桜井貴康貴 高宮真 森時彦
5	一般社団法人 生産技術研究奨励会	特願 2018-563950	国内	2018/11/26	公開	電気装置	桜井貴康貴 高宮真 森時彦

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
1	桜井貴康	東京大学 大学院工学系研究 科電気系工学専攻	Trillion-node engine: open-innovation IoT/CPS platform—pioneering future of IoT/CPS for everyone, by everyone	Japanese Journal of Applied Physics	無	2020/3/4
2	館洞康平	慶應義塾大学 理工 学研究科 電子工学 科 石黒研究室	DCDC コンバータ ソフトウェア的な電圧同期サンプリング 間欠動作 小型 IoT デバイス 省電力	IEEE sensors2019	無	2019 年

【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	阿川謙一	東芝デバイス&ストレージ	Connection Structure Using Rubber Connectors in the IoT Edge Platform, Trillion Node Engine]	ICSJ 2018 (IEEE CPMT Symposium Japan)	2018/11/19
2	阿川謙一	東芝デバイス&ストレージ	「はんだがいらない組立構造の IoT トリリオンノード・エンジンの研究」	JIEP ワークショップ 2018	2018/10/11
3	阿川謙一	東芝デバイス&ストレージ	「IoT エッジプラットフォーム”トリリオンノード・エンジン”におけるゴムコネクタ接続構造の研究」	MES 2018 (第 28 回 マイクロエレクトロニクスシンポジウム)	2018/9/7

番号	発表者	所属	タイトル	会議名	発表年月
4	図研	技術本部 EL 開発部	進化する CR-8000 : 3D だから、ここまで出来る！エレメカ協調による基板設計	部品内蔵技術委員会 2020 年度 第 1 回 公開研究会	2020/6
5	図研	技術本部 EL 開発部	システム設計 (MBSE/MBD) を見据えたモジュール化設計の検討とアディティブ・マニファクチャリング技術の活用	エレクトロニクス実装技術	2020/6
6	図研	EDA 事業部 EL 開発部	システム設計 (MBSE/MBD) を見据えたモジュール化設計とアディティブ・マニファクチャリング向け設計環境の検討	第 34 回エレクトロニクス実装学会講演大会	2020/3
7	図研	EDA 事業部 EL 開発部	Prototyping IoT modules and assembling by additive manufacturing	16th International Conference and Exhibition on DEVICE PACKAGING	2020/3
8	図研	EDA 事業部 EL 開発部	アディティブ・マニファクチャリング、MID、FO-WLP、三次元積層など最先端実装技術のための設計環境	修善寺ワークショップ	2019/10
9	図研	EDA 事業部 EL 開発部	アディティブ・マニファクチャリング技術を活用した Arduino フル互換リーフモジュールの設計	第 30 回マイクロエレクトロニクスシンポジウム 秋季大会	2019/9
10	図研	EDA 事業部 EL 開発部	トリオンノード・エンジンを使った実践教育の可能性	実践教育研究発表会	2019/8
11	図研	EDA 事業部 EL 開発部	3D プリントを応用した立体回路基板のための設計環境	エレクトロニクス実装技術	2019/6
12	図研	EDA 事業部 EL 開発部	三次元電子モジュールの国際標準化	プリント配線板 EXPO2017 PWB-6	2017/1
13	相部範之	SUSUBOX	VRChat と動画ストリーミング配信を用いたワークショップの VR 配信の可能性について	電子情報通信学会 第 44 回サイバーワールド(CW)研究会, 中央大学	2020/3/3
14	相部範之	SUSUBOX	トリオンノード・エンジンの研究開発	電子情報通信学会 2018 年ソサイエティ大会 依頼シンポジウムセッション	2018/9/13
15	相部範之	SUSUBOX	FPGA-CAFE のその後とメイカーズ向け IoT プラットフォーム	CEATEC PD プラザ (FPGA コンソーシアム主催)	2017/10/5
16	相部範之	SUSUBOX	トリオンノード・エンジンが創るオープンイノベーションの未来	Zuken Innovation World 2016 Yokohama	2016/10/13
17	桜井貴康	東京大学 大学院工学系研究科、特任 (上席) 研究員 (東京大学 生産技術研究所 名誉教授)	IoT 向けオープンイノベーション・プラットフォーム「Leafony」	【チップワンストップ オンライン展示会 2020 春】ウェビナー	2020/6/9

番号	発表者	所属	タイトル	会議名	発表年月
18	桜井貴康	東京大学 大学院工学系研究科電気系工学専攻	シーズ発掘と社会実装に向けた発展的展開（先導研究プログラム成果報告会/エネ環成果報告会）での講演報告 トリオンノードの実現に向けての先導研究	エネ環成果報告会 2019 講演報告 [詳細：シーズ発掘と社会実装に向けた発展的展開（先導研究プログラム成果報告会/エネ環成果報告会）]	2020/2/20
19	桜井貴康	東京大学 大学院工学系研究科電気系工学専攻	チップとアプリ・サービスをつなぐオープンプラットフォーム Leafony	AI チップ設計拠点フォーラムでの講演	2020/1/31
20	桜井貴康	東京大学 大学院工学系研究科電気系工学専攻	ew movement of digital gate technology toward network connected PE system	2nd New-generation Power Electronics Symposium（国際ワークショップ）での講演	2020/1/29
21	桜井貴康	東京大学 大学院工学系研究科電気系工学専攻	「トリオンノード・エンジン」が創るオープンイノベーション・プラットフォーム -みんなで作る IoT/CPS の未来-	EPFC 講演	2020/1/14
22	桜井貴康	東京大学 大学院工学系研究科電気系工学専攻	センサとアプリ、サービスを繋ぐオープンプラットフォーム	第1回 センシングシステムシンポジウム での講演	2019/12/10
23	森時彦	東京大学 大学院工学系研究科電気系工学専攻	トリオンノード・エンジンの開発と実証実験	IoT ワークショップ「センシング・エッジによる IoT 革新的ビジネスの潮流」/2019 年度第1回 産業・インフラ向け IoT デバイス・システムの進展と活用事例での講演	2019/11/27 ~28
24	桜井貴康	東京大学 大学院工学系研究科電気系工学専攻	デバイスや技術をアプリ・サービスに繋ぐオープンソース・プラットフォーム Leafony	FMIT 講演	2019/11/25
25	桜井貴康	東京大学 大学院工学系研究科電気系工学専攻	IoT 人材育成~Things を駆使して答えの得られていない課題に立ち向かえる人材を創る~	ET&IoT Technology2019 パネルディスカッション	2019/11/22
26	森時彦	東京大学 大学院工学系研究科、学術支援専門員	「トリオンノード・エンジン」が創るオープンイノベーション・プラットフォーム -みんなで作る IoT/CPS の未来-	エレクトロニクス実装学会 ワークショップ 修善寺ワークショップ(WS)での講演	2019/10/24 ~25
27	桜井貴康	東京大学 大学院工学系研究科電気系工学専攻	IoT システムを簡単に創れるプラットフォーム「Leafony」を 一般公開	記者会見	2019/9/25
28	桜井貴康	東京大学 大学院工学系研究科電気系工学専攻	「Leafony プラットフォームが拓くナノコン・オープンイノベーションの未来」	MCPC 勉強会での講演	2019/9/19

番号	発表者	所属	タイトル	会議名	発表年月
29	桜井貴康	東京大学 大学院工学系研究科電気系工学専攻	[M-1-01 (Invited)] Trillion-Node Engine: Open-Innovation IoT/CPS Platform-Pioneering Future of IoT for Everyone, by Everyone -	招待講演	2019/9/3
30	桜井貴康	東京大学 大学院工学系研究科電気系工学専攻	トリオンノード・エンジンの概況	2019 年度第一回トリオンノード研究会での講演	2019/8/30
31	中川修哉	慶應義塾大学理工学部 電子工学科 石黒研究室	「トリオンノード・エンジン」が創るオープンイノベーション・プラットフォーム トリオンデバイスにおける WebBluetooth の活用について (仮題)	電気情報通信学会主催、2019 年集積回路研究会における研究発表	2019/7/10 ~12
32	桜井貴康	東京大学 大学院工学系研究科	「トリオンノード・エンジン」が創るオープンイノベーション・プラットフォーム -みんなで作る IoT/CPS の未来-	慶応大学 SFC、学会講演 主題【IoT センサ開発の最前線と産業応用への展望】	2019/6/14
33	桜井貴康	東京大学 大学院工学系研究科	「トリオンノード・エンジン」が創るオープンイノベーション・プラットフォーム -みんなで作る IoT/CPS の未来-	一般社団法人エレクトロニクス実装学会主催、最先端実装技術シンポジウム講演	2019/6/7
34	桜井貴康	東京大学 生産技術研究所 第3部	「トリオンノード・エンジン」が創るオープンイノベーション・プラットフォーム	EHC 総会	2018/12/14
35	桜井貴康	東京大学 生産技術研究所 第3部	「トリオンノード・エンジン」が創るオープンイノベーション・プラットフォーム	MCPC 技術委員会	2018/12/7
36	桜井貴康	東京大学 生産技術研究所 第3部	「Connection Structure Using Rubber Connectors in the IoT Edge Platform, Trillion Node Engine」	ICSJ 2018 (IEEE CPMT Symposium Japan)	2018/11/19
37	桜井貴康	東京大学 生産技術研究所 第3部	「トリオンノード・エンジン」が創るオープンイノベーション・プラットフォーム	産総研 WS (早大)	2018/11/12
38	桜井貴康	東京大学 生産技術研究所 第3部	「トリオンノード・エンジン」が創るオープンイノベーション・プラットフォーム	エレクトロニクス実装学会	2018/10/ 12
39	桜井貴康	東京大学 生産技術研究所 第3部	「はんだがいない組立構造の IoT トリオンノード・エンジンの研究」	JIEP ワークショップ 2018	2018/10/11
40	桜井貴康	東京大学 生産技術研究所 第3部	トリオンノード・エンジンの研究開発	電子情報通信学会 2018 年ソサイエティ大会 依頼シンポジウムセッション	2018/9/13
41	桜井貴康	東京大学 生産技術研究所 第3部	「IoT エッジプラットフォーム“トリオンノード・エンジン”におけるゴムコネクタ接続構造の研究」	MES 2018 (第 28 回 マイクロエレクトロニクスシンポジウム)	2018/9/7

番号	発表者	所属	タイトル	会議名	発表年月
42	桜井貴康	東京大学 生産技術研究所 第 3部	「トリオンノード・エンジン」が創る オープンバージョン・プラットフォーム	平成 31 年度第 1 回トリオン ノード研究会	2018/7/3
43	桜井貴康	東京大学 生産技術研究所 第 3部	「トリオンノード・エンジン」が創る オープンバージョン・プラットフォーム	ハッカソン	2018/8/31
44	桜井貴康	東京大学 生産技術研究所 第 3部	「トリオンノード・エンジン」が創る オープンバージョン・プラットフォーム	EHC 総会	2018/6/29
45	桜井貴康	東京大学 生産技術研究所 第 3部	「トリオンノード・エンジン」が創る オープンバージョン・プラットフォーム	2018 年度第 1 回トリオンノ ード研究会	2018/6/28
46	桜井貴康	東京大学 生産技術研究所 第 3部	「トリオンノード・エンジン」が創る オープンバージョン・プラットフォーム	MCPC 勉強会	2018/6/14
47	桜井貴康	東京大学 生産技術研究所 第 3部	「トリオンノード・エンジン」が創る オープンバージョン・プラットフォーム	生産技術研究所	2018/6/8
48	桜井貴康	東京大学 生産技術研究所 第 3部	「トリオンノード・エンジン」が創る オープンバージョン・プラットフォーム	ナノコン WG	2018/4/20
49	桜井貴康	東京大学 生産技術研究所第 3部	「トリオンノード・エンジン」が創る オープンバージョン・プラットフォーム	エッジコンソーシアム	2017/12/12
50	桜井貴康	東京大学 生産技術研究所第 3部	「トリオンノード・エンジン」が創る オープンバージョン・プラットフォーム	モノづくり日本会議	2017/11/10
51	桜井貴康	東京大学 生産技術研究所第 3部	「トリオンノード・エンジン」が創る オープンバージョン・プラットフォーム	JEITA 講演	2017/10/6
52	桜井貴康	東京大学 生産技術研究所第 3部	FPGA-CAFE のその後とメーカーズ向 け IoT プラットフォーム	CEATEC PD プラザ FPGA コン ソーシアム主催	2017/10/5
53	桜井貴康	東京大学 生産技術研究所第 3部	社会に実装される NEDO の IoT 技 術 ～社会をつなぐ、未来へ紡ぐ～	CEATEC JAPAN 2017 CEATEC JAPAN 実施協議会 他 主催	2017/10/3 ～6
54	桜井貴康	東京大学 生産技術研究所第 3部	「トリオンノード・エンジン」が創るオー プンバージョン・プラットフォーム	エレクトロニクス実装学会最先端 実装技術シンポジウム	2017/6/9

番号	発表者	所属	タイトル	会議名	発表年月
55	桜井貴康	東京大学 生産技術研究所第 3部	IoT時代のイノベーションを加速する、個人の創造力と先端的な量産技術との懸け橋に	http://www.zuken.co.jp/ir/upload_images/AR2017_J.pdf	2017/6/1
56	桜井貴康	東京大学 生産技術研究所第 3部	「トリオンノード・エンジン」が創るオープンイノベーション・プラットフォーム	Zuken Innovation World 2016	2016/10/13
57	桜井貴康	東京大学 大学院工 学系研究科電気系 工学専攻	「トリオンノード・エンジン」が創るオープンイノベーション・プラットフォーム - みんなで作るIoT/CPSの未来 -	2020年度第1回トリオンノード研究会での講演	2020/8/31
58	桜井貴康	東京大学 大学院工 学系研究科電気系 工学専攻	IoT/CPS向けオープン・プラットフォーム「Leafony」の進展	チップワンストップ主催ウェビナー	2020/10/6
59	桜井貴康	東京大学 大学院工 学系研究科電気系 工学専攻	IoTの新しい応用やサービスをみんな で開拓するオープン・プラットフォーム 「Leafony」の事例紹介	I-TOP 横浜 プロジェクト創出 事務局（事務局運営機関： 三菱UFJリサーチ&コンサルティング株式会社）主催ウェビナー	2020/10/8
60	桜井貴康	東京大学 大学院工 学系研究科電気系 工学専攻	Leafony が拓く IoT の未来	JMID ウェビナー 日本 MID 協会 主催	2020/11/13
61	桜井貴康	東京大学 大学院工 学系研究科電気系 工学専攻	～Leafony（リーフォニー）、みんな で創るIoTの未来～	東京都IoT研究会セミナー （ウェビナー） 東京都立産業技術研究セン ター 主催	2020/12/4
62	阿川 謙一	東芝デバイス&スト レージ	「IoT エッジプラットフォーム“トリオン ノード・エンジン”における ゴムコネクタ接続構造のピン数拡張」	MES 2020（第30回マイク ロエレクトロニクスシンポジウム）	2020/9/17 ～18
63	松澤浩彦	図研	超小型/コイン電池で動くIoTプラ ットフォーム「Leafony」	2020実践教育研究発表 会	2020/9
64	長谷川清久	図研	第4次産業革命対応基礎研修① 職業訓練指導員のための第4次産 業革命の考え方	職業能力開発総合大学校	2020/9
65	長谷川清久	図研	「電子機器が作れる複合3Dプリン ター」向け設計環境	第30回マイクロエレクトロニクス シンポジウム 秋季大会（論 文）	2020/9
66	長谷川清久	図研	電子機器が作れる3Dプリンター FPM-Trinityのご紹介～3Dデバイ スのデジタルファブリケーション～	株式会社F U J I 主催 Webinar	2020/7
67	松澤浩彦	図研	「情報と職業」	埼玉大学（前期）「情報と職 業」IT系の職業に関する講義	2020/7
68	相部範之	SUSUBOX	VRChatと動画ストリーミング配信を 用いたワークショップのVR配信の可 能性について	電子情報通信学会 第44回 サイバーワールド(CW)研究会	2020/3/3

(b) 新聞・雑誌等への掲載

番号	所属	タイトル	掲載誌名	発表年月
1	東芝デバイス&ストレージ	IoT エッジプラットフォーム“トリオンノード・エンジン”プロジェクト	東芝デバイス&ストレージホームページ テクニカルレビュー	2019/5
2	東芝インフラシステムズ	第2回 MCPC ナノコン応用推進WGの取り組み ～ハッカソン開催とハトブック発行～	図研メルマガ「Club-Z」	2019/11/28
3	図研	第1回「Leafony プラットフォーム」が遂に一般公開！	図研メルマガ「Club-Z」	2019/9/26
4	図研	第2回 MCPC ナノコン応用推進WGの取り組み ～ハッカソン開催とハトブック発行～	図研メルマガ「Club-Z」	2019/11/28
5	図研	第3回 半導体作りの「手軽に、早く」を目指す、ミニマルファブ構想との親和性	図研メルマガ「Club-Z」	2020/1/30
6	図研	第4回 どんどん充実、会員皆で考える「Leafony 活用事例」がアツい！	図研メルマガ「Club-Z」	2020/3/26
7	図研	第5回：電子工作ナレッジの共有サイトから、イノベーションを起こしたい！	図研メルマガ「Club-Z」	2020/4/15
8	図研	第6回：Leafony bus に準拠した加速度センサ基板のご紹介	図研メルマガ「Club-Z」	2020/5/28
9	図研	第7回：Leafony を用いたデータロガーシステムの構築 -学生たちが挑む企画から製品化まで-	図研メルマガ「Club-Z」	2020/6/11
10	東京大学 大学院工学系研究科電気系工学専攻	トリオンノード・エンジンの研究開発「IoT アプリの開発促進」	日刊工業新聞	2020/3/12
11	東京大学 大学院工学系研究科電気系工学専攻	Premier ANALOG 第7号 P41「センサー1 兆個時代に向けてアイデア実装を加速するトリオンノード・プラットフォーム」	アナログ・デバイスズ(株)	2020年
12	東京大学 生産技術研究所 第3部	「IoT 装置 簡単に作製 東大・東芝など、キット開発」	日経産業新聞	2018/12/4
13	東京大学 生産技術研究所 第3部	「トリオンノード研究会」モノづくりに新風、自由な発想で製作	電子デバイス新聞	2018/5/10

(c) 展示会への出展

番号	所属	タイトル	展示会名	発表年月
1	東芝デバイス&ストレージ	社会に実装される NEDO の IoT 技術 ～社会をつなぐ、未来へ紡ぐ～	CEATEC JAPAN 2017 CEATEC JAPAN 実施協議会 他 主催	2017/10/3 ～6
2	東芝インフラシステムズ	トリリオンノード・エンジンの開発と実証実験	IoT ワークショップ「センシング・エッジによる IoT 革新的ビジネスの潮流」/2019 年度第 1 回 産業・インフラ向け IoT デバイス・システムの進展と活用事例での講演	2019/11/27 ～28
3	図研	IoT センサモジュール向け設計環境、電子デバイスプリンター向け設計環境	インターネットコン、半導体・センサパッケージング技術展	2020 年 1 月
4	図研	はんだ付け不要で組立てできる IoT センサモジュールのプロトタイプング～アディティブ・マニファクチャリング技術を使ったセンサモジュールの試作～	日本 EDA ベンチャー連絡会 (JEVeC)	2019 年 12 月
5	図研	トリリオンノード・エンジンの開発と実証実験	IoT ワークショップ「センシング・エッジによる IoT 革新的ビジネスの潮流」/2019 年度第 1 回 産業・インフラ向け IoT デバイス・システムの進展と活用事例での講演	2019/11/27 ～28
6	図研	アディティブ・マニファクチャリングを使ったセンサーフの設計・試作・評価	2019 年度第 1 回 産業・インフラ向け IoT デバイス・システムの進展と活用事例	2019 年 11 月
7	図研	社会に実装される NEDO の IoT 技術 ～社会をつなぐ、未来へ紡ぐ～	CEATEC JAPAN 2017 CEATEC JAPAN 実施協議会 他 主催	2017/10/3 ～6
8	SUSUBOX	トリリオンノード・エンジンの開発と実証実験	IoT ワークショップ「センシング・エッジによる IoT 革新的ビジネスの潮流」/2019 年度第 1 回 産業・インフラ向け IoT デバイス・システムの進展と活用事例での講演	2019/11/27 ～28
9	SUSUBOX	社会に実装される NEDO の IoT 技術 ～社会をつなぐ、未来へ紡ぐ～	CEATEC JAPAN 2017 CEATEC JAPAN 実施協議会 他 主催	2017/10/3 ～6

番号	所属	タイトル	展示会名	発表年月
10	東京大学 大学院工学系研究科 電気系工学専攻	トリオンノード・エンジンの開発と実証実験	IoT ワークショップ「センシング・エッジによる IoT 革新的ビジネスの潮流」/2019 年度第 1 回産業・インフラ向け IoT デバイス・システムの進展と活用事例での講演	2019/11/27 ～28
11	東京大学 生産技術研究所第 3 部	社会に実装される NEDO の IoT 技術 ～社会をつなぐ、未来へ紡ぐ～	CEATEC JAPAN 2017 CEATEC JAPAN 実施協議会 他 主催	2017/10/3 ～6
12	東芝インフラシステムズ	トリオンノード・エンジンを用いたセキュア IoT システムのご提案	第 1 回トリオンノード研究会	2020/8/31
13	東芝インフラシステムズ	指紋認証でイフる	ifLink オープンコミュニティフェスティバル	2020/8/31
14	東京大学 大学院工学系研究科 電気系工学専攻	社会に実装される NEDO の IoT 技術 ～つながる社会、共創する未来～ トリオンノードエンジンの研究開発	CEATEC JAPAN 2020 CEATEC JAPAN 実施協議会 他 主催	2020/10/20～23

◎研究開発テーマ「高速ストレージクラスメモリを用いた極低消費電力ヘテロジーニアス分散ストレージサーバシステムの研究開発」

【特許】

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
1	富士通	特願 2017-068585	国内 外国	2017/3/30	公開	情報処理装置、方法、及びプログラム	風間哲, 桑村慎哉, 吉田英司, 小川淳二
2	富士通	特願 2018-093154	国内 外国	2018/5/14	公開	メモリ制御装置、メモリ制御プログラムおよびメモリ制御方法	風間哲, 桑村慎哉
3	富士通	特願 2019-006936	国内 外国	2019/1/18	公開	情報処理装置、記憶制御装置および記憶制御プログラム	風間哲
4	富士通	特願 2020-042130	国内 外国	2020/3/11	出願	情報処理装置およびメモリ制御プログラム	風間哲, 桑村慎哉

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
1	Chihiro Matsui, Tomoaki Yamada, Yusuke Sugiyama, Yusuke Yamaga and Ken Takeuchi	中央大学	Optimal memory configuration analysis on tri-hybrid solid-state drive with storage class memory (SCM) and multi-level cell (MLC)/triple-level cell (TLC) NAND flash memory	Japanese Journal of Applied Physics (JJAP), vol. 56, no. 4S, pp. 04CE02	有	2017/4
2	Tomoaki Yamada, Chihiro Matsui and Ken Takeuchi	中央大学	Workload-Based Co-design of Non-Volatile Cache Algorithm and Storage Class Memory Specifications for Storage Class Memory/NAND Flash Hybrid SSDs	IEICE Transactions on Electronics, vol. E100-C, no. 4, pp. 373-381	有	2017/4
3	Chihiro Matsui, Chao Sun and Ken Takeuchi	中央大学	Design of Hybrid SSDs with Storage Class Memory and NAND Flash Memory	Proceedings of the IEEE, vol. 105, no. 9, pp. 1812-1821	有	2017/9
4	Chihiro Matsui, Reika Kinoshita and Ken Takeuchi	中央大学	Analysis on applicable ECC strength of SCM and NAND flash in hybrid storage	Japanese Journal of Applied Physics (JJAP), vol. 57, no. 4S, pp. 04FE01	有	2018/4
5	Yukiya Sakaki, Tomoaki Yamada, Chihiro Matsui, Yusuke Yamaga and Ken Takeuchi	中央大学	Performance analysis of 3D-triple-level cell and 2D multi-level cell NAND flash hybrid solid-state drives	Japanese Journal of Applied Physics (JJAP), vol. 57, no. 4S, pp. 04FE03	有	2018/4

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
6	Yusuke Yamaga, Chihiro Matsui, Yukiya Sakaki and Ken Takeuchi	中央大学	Reliability Analysis of Scaled NAND Flash Memory based SSDs with Real Workload Characteristics by Using Real Usage-Based Precise Reliability Test	IEICE Transactions on Electronics, vol. E101-C, no. 4, pp. 243-252	有	2018/4
7	Hirofumi Takishita, Yutaka Adachi, Chihiro Matsui and Ken Takeuchi	中央大学	Analysis of SCM-based SSD Performance in Consideration of SCM Access Unit Size, Write/Read Latencies and Application Request Size	IEICE Transactions on Electronics, vol. E101-C, no. 4, pp. 253-262	有	2018/4
8	Chihiro Matsui and Ken Takeuchi	中央大学	Dynamic Adjustment of Storage Class Memory (SCM) Capacity in Memory-Resource Disaggregated Hybrid Storage with SCM and NAND Flash Memory	IEEE Transactions on VLSI Systems, vol. 27, no. 8, pp. 1799-1810	有	2019/8
9	Chihiro Matsui and Ken Takeuchi	中央大学	Step-by-Step Design of Memory Hierarchy for Heterogeneously-integrated SCM/NAND Flash Storage	Integration, the VLSI Journal, vol. 69, pp. 62-74	有	2019/8
10	Kazuyuki Shudo, Yuya Kato, Takahiro Sugino, Masatoshi Hanai	東京工業大学	Parallel Discrete-Event Simulation on Data Processing Engines	Proc. IEEE/ACM DS-RT 2016, pp.69-76	有	2016/9/21 ~23
11	Takafumi Kawaguchi, Ryohei Banno, Masashi Hojo, Masaaki Ohnishi, Kazuyuki Shudo	東京工業大学	Self-Refining Skip Graph: Skip Graph Approaching to an Ideal Topology	Proc. 14 th IEEE CCNC 2017, pp.441-448	有	2017/1/8 ~11

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
12	青木優介, 大西真晶, 首藤一幸	東京工業大学	Ballistic Skip Graph: Skip Graph 型定数次数構造化オーバーレイ	電子情報通信学会 技術研究報告, Vol.116, No.490, pp.197-202	無	2017/3/3~4
13	大西真晶, 首藤一幸	東京工業大学	Skip Delaunay network 上の1 ホップ通知群を用いた ID/Locator 解決システムの検討	電子情報通信学会 技術研究報告, Vol.116, No.490, pp.191-196	無	2017/3/3~4
14	岩崎謙汰, 首藤一幸	東京工業大学	後戻りなし Metropolis-Hastings Random Walk によるソーシャルネットワークのグラフサンプリング	DEIM 2017 予稿集	無	2017/3/6~8
15	高橋良希, 首藤一幸	東京工業大学	P2P ネットワーク上のデータに対する偏りのない機械学習手法	DEIM 2017 予稿集	無	2017/3/6~8
16	松村俊樹, 岩崎謙汰, 首藤一幸	東京工業大学	ランダムウォークを用いたソーシャルネットワークの平均距離推定	DEIM 2017 予稿集	無	2017/3/6~8
17	Kazuyuki Shudo	東京工業大学	Message Bundling on Structured Overlays	Proc. IEEE ISCC 2017, pp.424-431	有	2017/7/3~6
18	Kazuyuki Shudo, Takashi Yaguchi	東京工業大学	Causal Consistency for Data Stores and Applications as They are	Journal of Information Processing (JIP), Vol.25 (2017), pp.775-782	有	2017/8/15
19	Kenta Iwasaki, Kazuyuki Shudo	東京工業大学	Estimating the Clustering Coefficient of a Social Network by a Non-Backtracking Random Walk	Proc. IEEE BigComp2018, pp.114-118	有	2018/1/15 ~18
20	Toshiki Matsumura, Kenta Iwasaki, Kazuyuki Shudo	東京工業大学	Average Path Length Estimation of Social Networks by Random Walk	Proc. IEEE BigComp2018, pp.611-614	有	2018/1/15 ~18
21	大西真晶, 大和田泰伯, 首藤一幸	東京工業大学	Inter mesh network : 無線メッシュ網間相互接続による広域網の検討	電子情報通信学会 技術研究報告, Vol.117, No.239, IA2017-21, pp.13-18	無	2017/10/13
22	中嶋一貴, 岩崎謙汰, 松村俊樹, 首藤一幸	東京工業大学	ランダムウォークを用いた媒介中心性上位ノードの推定	DEIM 2018 予稿集	無	2018/3/ 4~6

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
23	岩崎謙汰, 首藤一幸	東京工業大学	クエリ数に着目したグラフサンプリング手法の比較	DEIM 2018 予稿集	無	2018/3/ 4~6
24	松村俊樹, 首藤一幸	東京工業大学	グラフ構造の成長と減退を表す指標の提案	日本ソフトウェア学会 第35 回大会講演論文集	無	2018/8/31
25	高橋賢, 首藤一幸	東京工業大学	周波数に着目した Adversarial Examples に対する頑健性の向上	日本ソフトウェア学会 第35 回大会講演論文集	無	2018/8/31
26	高橋良希, 浅原理人, 首藤一幸	東京工業大学	複数の機械学習実装にまたがって予測モデルを探索する分散処理フレームワーク	日本ソフトウェア学会 第35 回大会講演論文集	無	2018/8/31
27	Yusuke Aoki, Masaaki Ohnishi, Kazuyuki Shudo	東京工業大学	Ballistic Skip Graph: A Skip Graph-Style Constant-Degree Structured Overlay	Proc. IEEE ISCC 2018	有	2018/6/27
28	Kenta Iwasaki, Kazuyuki Shudo	東京工業大学	Comparing Graph Sampling Methods Based on the Number of Queries	Proc. IEEE SocialCom 2018, pp.1136-1143	有	2018/12/11
29	Kazuki Nakajima, Kenta Iwasaki, Toshiki Matsumura, Kazuyuki Shudo	東京工業大学	Estimating Top-k Betweenness Centrality Nodes in Online Social Networks	Proc. IEEE SocialCom 2018, pp.1128-1135	有	2018/12/11
30	Masaaki Ohnishi, Kazuyuki Shudo	東京工業大学	Distributed ID/Locator Resolution System for Inter Mesh Networks	Proc. ICOIN 2019, pp.203-208	有	2019/1/10
31	高橋良希, 首藤一幸	東京工業大学	複数の機械学習手法にまたがって予測モデルを探索する分散処理フレームワーク	DEIM2019 予稿集	無	2019/3/6
32	松村俊樹, 首藤一幸	東京工業大学	自己遷移回数を減らした Metropolis-Hastings Random Walk	DEIM2019 予稿集	無	2019/3/5

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
33	中嶋一貴, 首藤一幸	東京工業大学	プライベートなノードを含むソーシャルネットワークの統計量推定	DEIM2019 予稿集	無	2019/3/5
34	小国英明, 高橋良希, 首藤一幸	東京工業大学	広域分散を想定した深層学習手法の比較	DEIM2019 予稿集	無	2019/3/5
35	金子孟司, 坂野遼平, 青木優介, 首藤一幸	東京工業大学	Detouring Skip Graph: 迂回経路を活用する構造化オーバーレイ	電子情報通信学会 技術研究報告, Vol.118, No.481, IA2018-78, pp.343-350	無	2019/3/8
36	Yoshiki Takahashi, Masato Asahara, Kazuyuki Shudo	東京工業大学	A Framework for Model Search Across Multiple Machine Learning Implementations	Proc. 15h Int'l eScience Conference (eScience 2019), pp.331-338	有	2020/9/25
37	Toshiki Matsumura, Kazuyuki Shudo	東京工業大学	Metropolis-Hastings Random Walk with a Reduced Number of Self-Loops	Proc. IEEE ISPA/BDCloud/Social Com/SustainCom 2019, pp.1468-1475	有	2019/12/16
38	Ryohei Banno, Kazuyuki Shudo	東京工業大学	Skip Suffix Array: A Partial Match Retrieval Method on Structured Overlay Networks	Proc. 34th Int'l Conf. on Information Networking (ICOIN 2020), pp.487-492	有	2020/1/9
39	Takeshi Kaneko, Ryohei Banno, Kazuyuki Shudo, Yusuke Aoki, Kota Abe, Yuuichi Teranishi	東京工業大学	Detouring Skip Graph: A Structured Overlay Utilizing Detour Routes	Proc. 17th IEEE Consumer Communications & Networking Conference (IEEE CCNC 2020)	有	2020/1/11
40	Ryohei Banno, Kazuyuki Shudo	東京工業大学	An Efficient Routing Method for Range Queries in Skip Graph	IEICE Transactions on Informations and Systems, Vol.E103-D, No.03, pp.516-525	有	2020/3/1
41	中嶋一貴, 首藤一幸	東京工業大学	ランダムウォークサンプリングによるソーシャルグラフの復元	DEIM2020 予稿集	無	2020/3/3

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
42	小国英明, 首藤一幸, 高橋良希	東京工業大学	広域分散の非均質性を考慮した 深層学習手法	DEIM2020 予稿集	無	2020/3/4
43	福田萌斐, 中嶋一貴, 首藤一幸	東京工業大学	精度とそのばらつきに着目したグラフ 生成モデルの比較	DEIM2020 予稿集	無	2020/3/4
44	金子孟司, 坂野遼平, 首藤一幸	東京工業大学	double sweep に基づく P2P ネットワークの経路長短縮	電子情報通信学会 技術 研究報告, Vol.119, No.460, NS2019-186, pp.53-58	無	2020/3/5
45	Kazuki Nakajima, Kazuyuki Shudo	東京工業大学	Estimating High Betweenness Centrality Nodes via Random walk in Social Networks	Journal of Information Processing (JIP), Vol.28 (2020)	有	2020/7
46	Ryohei Banno, Kazuyuki Shudo	東京工業大学	Adaptive Topology for Scalability and Immediacy in Distributed Publish/Subscribe Messaging	Proc. 44th IEEE Computer Society Int'l Conference on Computers, Software and Applications (IEEE COMPSAC 2020)	有	2020/7/13 ~17
47	Kazuki Nakajima, Kazuyuki Shudo	東京工業大学	Estimating Properties of Social Networks via Random Walk considering Private Nodes	Proc. 26th ACM SIGKDD Int'l Conf. on Knowledge Discovery & Data Mining (KDD 2020)	有	2020/8/23 ~27

【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	Chihiro Matsui, Yusuke Yamaga, Yusuke Sugiyama and Ken Takeuchi	中央大学	8.9-times Performance Improvement by Tri-Hybrid Storage System with SCM and MLC/TLC NAND Flash Memory	International Conference on Solid State Devices and Materials (SSDM)	2016/9/29
2	竹内健	中央大学	Storage Class Memory/NAND Flash Hybrid Storage System	ImPACT International Symposium on Spintronic Memory, Circuit and Storage 【招待講演】	2016/9/30

番号	発表者	所属	タイトル	会議名	発表年月
3	Hirofumi Takishita, Yutaka Adachi and Ken Takeuchi	中央大学	ReRAM-based SSD Performance Considering Verify-program Cycles and ECC Capabilities	8th Non-Volatile Memories Workshop (NVMW)	2017/3/14
4	松井千尋, 山賀祐典, 杉山佑輔, 竹内健	中央大学	半導体ストレージシステムにおける SCM, MLC/TLC NAND フラッシュメモリの最適な構成の設計	集積回路研究会	2016/11/29
5	安達優, 瀧下博文, 竹内健	中央大学	ストレージ・クラス・メモリで構成した SSD の信頼性を考慮した性能の評価	集積回路研究会	2016/12/15
6	榊佑季哉, 山賀祐典, 竹内健	中央大学	NAND 型フラッシュメモリの世代間におけるエラーパターンの解析	集積回路研究会	2016/12/15
7	鈴木敦也, 杉山佑輔, 竹内健	中央大学	SCM を用いたハイブリッド SSD の性能評価	集積回路研究会	2016/12/15
8	Yusuke Yamaga, Chihiro Matsui, Yukiya Sakaki, Atsuro Kobayashi and Ken Takeuchi	中央大学	Real Usage-based Precise Reliability Test by Extracting Read/Write/Retention-Mixed Real-life Access of NAND Flash Memory from System-level SSD Emulator	IEEE International Reliability Physics Symposium (IRPS)	2017/4/5
9	Tomoaki Yamada, Atsuya Suzuki, Yusuke Sugiyama, Chihiro Matsui and Ken Takeuchi	中央大学	Comprehensive Analysis on SCM Specifications for High-Performance SCM/NAND Flash Hybrid SSD with Through-Silicon Via	International Conference on Electronic Packaging (ICEP)	2017/4/20

番号	発表者	所属	タイトル	会議名	発表年月
10	Yusuke Sugiyama, Tomoaki Yamada, Chihiro Matsui and Ken Takeuchi	中央大学	Reconfigurable SCM Capacity Identification Method for SCM/NAND Flash Hybrid Disaggregated Storage	IEEE International Memory Workshop (IMW)	2017/5/15
11	Chihiro Matsui, Tomoaki Yamada, Yusuke Sugiyama, Yusuke Yamaga, and Ken Takeuchi	中央大学	Tri-Hybrid SSD with SCM and MLC/TLC NAND Flash Memories	Flash Memory Summit	2017/8/8
12	Chihiro Matsui and Ken Takeuchi	中央大学	22% Higher Performance, 2x SCM Write Endurance Heterogeneous Storage with Dual Storage Class Memory and NAND Flash	IEEE European Solid-State Device Research Conference (ESSDERC)	2017/9/12
13	Chihiro Matsui and Ken Takeuchi	中央大学	Error-correction & set/reset verify strategy of storage class memory (SCM) for SCM/NAND flash hybrid and all-SCM storage	International Conference on Solid State Devices and Materials (SSDM)	2017/9/21
14	Chihiro Matsui and Ken Takeuchi	中央大学	Heterogeneous Storage with Storage Class Memories and NAND Flash Memory for Big and Fast Data Processing	Phase Change Oriented Science (PCOS) 【招待講演】	2017/11/17
15	松井千尋, 杉山佑輔, 竹内健	中央大学	ストレージクラスメモリおよび NAND フラッシュを用いたハイブリッドストレージのアプリケーション依存性	DA シンポジウム 2017	2017/8/31
16	木下怜佳, 松井千尋, 山賀祐典, 安達優, 竹内健	中央大学	SCM・NAND フラッシュハイブリッド SSD のワークロード特性に応じた SCM のエラー救済手法	第 29 回コンピュータシステム・シンポジウム (ComSys2017)	2017/12/6
17	山賀祐典, 松井千尋, 榊佑季哉, 竹内健	中央大学	リアルワークロードを用いた NAND 型フラッシュメモリの信頼性評価	第 65 回応用物理学会春季学術講演会	2018/3/17

番号	発表者	所属	タイトル	会議名	発表年月
18	榊佑季哉, 松井千尋, 山賀祐典, 竹内健	中央大学	3D-TLC NAND 型フラッシュを用いたハイブリッド SSD の性能評価	第 65 回応用物理学会春季学術講演会	2018/3/17
19	鈴木敦也, 杉山佑輔, 松井千尋, 竹内健	中央大学	TSV を用いた SCM/NAND 型フラッシュメモリのハイブリッド SSD における SCM の仕様の評価	第 65 回応用物理学会春季学術講演会	2018/3/17
20	木下怜佳, 松井千尋, 杉山佑輔, 安達優, 竹内健	中央大学	2 階層のストレージ・クラス・メモリステムの性能評価	電子情報通信学会総合大会	2018/3/21
21	中西優, 安達優, 松井千尋, 杉山佑輔, 竹内健	中央大学	ストレージ・クラス・メモリで構成した SSD の寿命を考慮した性能評価	電子情報通信学会総合大会	2018/3/21
22	福地守, 松井千尋, 榊佑季哉, 竹内健	中央大学	3 次元構造チャージトラップ型メモリで構成されるハイブリッド SSD の特性解析	電子情報通信学会総合大会	2018/3/21
23	Yutaka Adachi, Chihiro Matsui, and Ken Takeuchi	中央大学	Double Asymmetric-latency Storage Class Memories (SCMs) for Fast-Write SCM, Fast-Read SCM & NAND Flash Hybrid SSDs	International Symposium on VLSI Design, Automation and Test (VLSI-DAT)	2018/4/19
24	Masaru Nakanishi, Yutaka Adachi, Chihiro Matsui, Yusuke Sugiyama, and Ken Takeuchi	中央大学	Application-oriented Wear-leveling Optimization of 3D TSV-integrated Storage Class Memory-based Solid State Drives	International Conference on Electronics Packaging and iMAPS All Asia Conference (ICEP-IAAC)	2018/4/19
25	松井千尋, 竹内健	中央大学	ヘテロジニアスストレージにおけるアプリケーションに応じた不揮発性メモリ構成の最適化	集積回路研究会	2018/4/19

番号	発表者	所属	タイトル	会議名	発表年月
26	Chihiro Matsui and Ken Takeuchi	中央大学	3ASCA: Application-Aware Autonomous SCM Capacity Adjustment for SCM and NAND Flash Pooled Storage	IEEE International Symposium on Circuits and Systems (ISCAS)	2018/5/29
27	Mamoru Fukuchi, Yukiya Sakaki, Chihiro Matsui, and Ken Takeuchi	中央大学	20% System-performance Gain of 3D Charge-trap TLC NAND Flash over 2D Floating-gate MLC NAND Flash for SCM/NAND Flash Hybrid SSD	IEEE International Symposium on Circuits and Systems (ISCAS)	2018/5/30
28	Yusuke Sugiyama, Chihiro Matsui, and Ken Takeuchi	中央大学	75% Performance Boost of RAID-5 Storage with SSDs by Garbage Collection Overhead Reduction for 3D NAND Flash Memory	Silicon Nanoelectronics Workshop (SNW)	2018/6/17
29	Reika Kinoshita, Chihiro Matsui, Shinpei Matsuda, Yutaka Adachi, and Ken Takeuchi	中央大学	Maximizing Performance/cost Figure of Merit of Storage-type SCM based SSD by Adding Small Capacity of Memory-type SCM	Non-Volatile Memory Technology Symposium (NVMTS)	2018/10/22
30	Atsuya Suzuki, Chihiro Matsui, and Ken Takeuchi	中央大学	Periodic Data Eviction Algorithm of SCM/NAND Flash Hybrid SSD with SCM Retention Time Constraint Capabilities at Extremely High Temperature	Non-Volatile Memory Technology Symposium (NVMTS)	2018/10/22
31	木下怜佳, 松井千尋, 安達優, 竹内健	中央大学	メモリアイプ・ストレージタイプのストレージ・クラス・メモリで構成されたマルチSSDの書き換え耐久性を考慮した性能評価	第30回コンピュータシステム・シンポジウム (ComSys2018)	2018/11/29
32	福地守, 榑佑季哉, 松井千尋, 竹内健	中央大学	4種のNAND型フラッシュメモリを用いたSCM/NAND型フラッシュハイブリッドSSDの性能評価	第30回コンピュータシステム・シンポジウム (ComSys2018)	2018/11/29

番号	発表者	所属	タイトル	会議名	発表年月
33	松井千尋, 竹内健	中央大学	SCM/NAND フラッシュハイブリッドストレージにおけるアプリケーション特性に応じた SCM 容量の自律最適化手法	集積回路研究会	2018/12/7
34	Chihiro Matsui and Ken Takeuchi	中央大学	Design of Heterogeneously-integrated Memory System with Storage Class Memories and NAND Flash Memories	24th Asia and South Pacific Design Automation Conference - University Design Contest (ASP-DAC UDC)	2019/1/22
35	安達優, 松 井千尋, 竹 内健	中央大学	非対称な書き込み・読み出しレイトンを持つ ReRAM を用いた半導体ストレージシステム	第 66 回応用物理学会春季学術講演会	2019/3/11
36	高井良貴, 福地守, 松 井千尋, 竹 内健	中央大学	大容量フラッシュメモリを用いたハイブリッド SSD の性能評価	電子情報通信学会総合大会	2019/3/20
37	Chihiro Matsui and Ken Takeuchi	中央大学	Workload-based Dynamic SCM Capacity Management of SCM/NAND Flash Hybrid Storage	IEEE Symp. on Low-Power and High-Speed Chips and Systems (Cool Chips 22)	2019/4/18 ~19
38	Yoshiki Takai, Mamoru Fukuchi, Reika Kinoshita, Chihiro Matsui and Ken Takeuchi	中央大学	Analysis on Heterogeneous SSD Configuration with Quadruple-Level Cell (QLC) NAND Flash Memory	IEEE International Memory Workshop (IMW)	2019/5/15
39	Chihiro Matsui and Ken Takeuchi	中央大学	Self-Determining Resource Control in Multi-Tenant Data Center Storage with Future NV Memories	IEEE International Symposium on Circuits and Systems (ISCAS)	2019/5//28
40	Ken Takeuchi	中央大学	Non-volatile Memory Storage for Machine Learning	IEEE SSCS VLSIedu	2019/6/13
41	高井良貴, 福地守, 松 井千尋, 木 下怜佳, 竹 内健	中央大学	QLC NAND 型フラッシュメモリを用いたハイブリッド SSD における最適な不揮発性メモリ構成の設計	集積回路研究会	2019/11/15
42	首藤一幸	東京工業大学	データ処理エンジン上での分散システムシミュレーション	ビッグデータ基盤研究会	2016/12/22

番号	発表者	所属	タイトル	会議名	発表年月
43	大西真晶, 首藤一幸	東京工業大学	Skip Delaunay network 上の1 ホップ通知群を用いた ID/Locator 解決システム	第9回 広域センサネットワーク とオーバーレイネットワークに関する ワークショップ	2017/6/10 ~11
44	青木優介, 大西真晶, 首藤一幸	東京工業大学	Ballistic Skip Graph: Skip Graph 型定数次数構造化オーバー レイ	第9回 広域センサネットワーク とオーバーレイネットワークに関する ワークショップ	2017/6/10 ~11
45	高橋良希, 首藤一幸	東京工業大学	P2P ネットワーク上のデータに対する 偏りのない機械学習手法	第9回 広域センサネットワーク とオーバーレイネットワークに関する ワークショップ	2017/6/10 ~11
46	首藤一幸, 加藤裕也, 杉野好宏, 華井雅俊	東京工業大学	データ処理エンジン上での分散システ ムシミュレーション	第9回 広域センサネットワーク とオーバーレイネットワークに関する ワークショップ	2017/6/10 ~11
47	金子孟司, 大西真晶, 首藤一幸	東京工業大学	ドローンオーバーレイネットワーク構築シ ミュレータの実装	第10回 広域センサネットワー クとオーバーレイネットワークに関す るワークショップ	2018/9/7~8
48	小国英明, 首藤一幸	東京工業大学	構造化オーバーレイネットワーク上にお ける機械学習手法	第10回 広域センサネットワー クとオーバーレイネットワークに関す るワークショップ	2018/9/7~8
49	坂野遼平, 首藤一幸	東京工業大学	Skip Graph における範囲検索クエ リのルーティング手法	第10回 広域センサネットワー クとオーバーレイネットワークに関す るワークショップ	2018/9/7~8
50	大西真晶, 大和田 泰 伯, 首藤一 幸	東京工業大学	Inter mesh network アーキテク チャの解説	第10回 広域センサネットワー クとオーバーレイネットワークに関す るワークショップ	2018/9/7~8
51	金子孟司, 坂野遼平, 首藤一幸, 青木優介, 安倍広多, 寺西裕一	東京工業大学	Detouring Skip Graph: 迂回経 路を活用する構造化オーバーレイ	第11回 広域センサネットワー クとオーバーレイネットワークに関す るワークショップ	2020/3/23
52	金子孟司, 坂野遼平, 首藤一幸	東京工業大学	double sweep に基づく P2P ネット ワークの経路長短縮	第11回 広域センサネットワー クとオーバーレイネットワークに関す るワークショップ	2020/3/23
53	小国英明, 首藤一幸, 高橋良希	東京工業大学	広域分散の非均質性を考慮した深 層学習手法	第11回 広域センサネットワー クとオーバーレイネットワークに関す るワークショップ	2020/3/23
54	福田萌斐, 中嶋一貴, 首藤一幸	東京工業大学	精度とそのばらつきに着目したグラフ 生成モデルの比較	第11回 広域センサネットワー クとオーバーレイネットワークに関す るワークショップ	2020/3/23

番号	発表者	所属	タイトル	会議名	発表年月
55	中嶋一貴, 首藤一幸	東京工業大学	ランダムウォークサンプリングによるソーシャルグラフの復元	第 11 回 広域センサネットワークとオーバレイネットワークに関するワークショップ	2020/3/23
56	Ken Takeuchi	東京大学	Heterogeneously Integrated Adaptive Storage System for 5G Network	International Conference on Solid State Devices and Materials (SSDM) Short Course	2020/9/27
57	Wei Liang, Kazuyuki Shudo	東京工業大学	Adaptive Allocation of Computing Resources for Multiple Distributed Deep Learning Tasks	第 177 回 ハイパフォーマンスコンピューティング (HPC) 研究会	2020/12/21 ~22 (予定)

(b) 展示会への出展

番号	所属	タイトル	展示会名	発表年月
1	日本電気(株)	分散管理ミドルウェア (NECブースにて、高速ストレージ製品の参考展示としてスライド展示)	SuperComputing16 (SC16)	2016/11/13 ~18
2	日本電気(株)	Resource Disaggregated Data Store (大阪大学ブースにて、HiIaaSの一部としてポスター展示)	SuperComputing16 (SC16)	2016/11/13 ~18
3	中央大大・東京工業大学・富士通(株)・日本電気(株)	次世代高速メモリ型ヘテロストレージ (NEDOブースにて動態デモ展示)	CEATEC2017	2017/10/3 ~6
4	日本電気(株)	分散管理ミドルウェア (NECブースにて、高速ストレージ製品の参考展示としてスライド展示)	SuperComputing17 (SC17)	2017/11/11 ~17
5	日本電気(株)	GPU Burst Buffer (大阪大学ブースにてポスター展示)	SuperComputing19 (SC19)	2019/11/17 ~22

◎研究開発テーマ「先進 IoT サービスを実現する革新的超省エネルギー型ビッグデータ基盤の研究開発」

【特許】

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
1	東京大学 (株)日立製作所	特願 2017-064267	国内	2017/3/29	登録	データベース管理システム及びデータベース管理方法	土田隼之 茂木和彦 西川記史 合田和生 早水悠登 喜連川優
2	東京大学 (株)日立製作所	特願 2017-229890	国内	2017/11/30	登録	データベース管理システム及び方法	藤本太郎 磯崎卓也 清水晃 合田和生 早水悠登 喜連川優
3	東京大学 (株)日立製作所	15/832800	米国	2017/12/6	公開	Database management system and database management method	土田隼之 茂木和彦 西川記史 合田和生 早水悠登 喜連川優
4	東京大学 (株)日立製作所	特願 2018-146963	国内	2018/8/3	公開	データベース管理システム及び方法	磯田有哉 茂木和彦 木村耕治 早水悠登 合田和生 喜連川優
5	東京大学 (株)日立製作所	16/135000	米国	2018/9/19	公開	Database management system and database management method	藤本太郎 磯崎卓也 清水晃 合田和生 早水悠登 喜連川優
6	東京大学 (株)日立製作所	特願 2019-025453	国内	2019/2/15	登録	データベース管理システム、及び、データベース管理方法	清水晃 木村耕治 茂木和彦 喜連川優 合田和生 早水悠登

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
7	東京大学 (株)日立製作所	16/282342	米国	2019/2/22	公開	Database management system and method	磯田有哉 茂木和彦 木村耕治 早水悠登 合田和生 喜連川優
8	(株)日立製作所 東京大学	16/576947	米国	2019/9/20	公開	Database management system and database management method	清水晃 木村耕治 茂木和彦 喜連川優 合田和生 早水悠登

【論文】

番号	発表者	所 属	タイトル	発表誌名、ページ番号	査読	発表年月
1	早水悠登 合田和生 喜連川優	東京大学	分析的データベース問合せ処理を 対象とするディスクストレージの消 費エネルギーコスト推定手法	電子情報通信学会論文 誌 D,J102-D(1),13- 24,2019.01.01	有	2019/01
2	西川記史 高田実佳 茂木和彦 早水悠登 合田和生 喜連川優	東京大学	産業ビッグデータアプリケーションモデ ルを用いた RDBMS と NoSQL の 電力効 率の初期比較	日本データベース学会和文 論文誌, 17-J(3),1- 8,2019.03	有	2019/03

【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	Ryota Hinami Shin'ichi Satoh	東京大学	Large-scale R-CNN with Classifier Adaptive Quantization	ECCV'16	2016/10/12
2	早水 悠登 合田 和生 喜連川 優	東京大学	ストレージ消費電力特性に基づく関 係データベース演算子の省電力指向 コストモデル	DEIM2017	2017/3/6
3	西川 記史 高田 実佳 山崎 潤	東京大学	送電系統向け類似事例検索手法の 提案と評価	DEIM2017	2017/3/6

番号	発表者	所属	タイトル	会議名	発表年月
4	佐藤 佑紀 早水 悠登 合田 和生 喜連川 優	東京大学	最近の磁気ディスクドライブに於ける 高遅延特性の観測とデータベース処 理性能への影響の考察	DEIM2017	2017/3/7
5	合田和生 早水悠登 喜連川優	東京大学	ストレージシステムの消費エネルギーを 考慮したコストベース型のデータベース 問合せ最適化手法の提案	xSIG2017	2017/4/24
6	川道 亮治 早水 悠登 合田 和生 喜連川 優	東京大学	関係データベースシステムにおける時 系列イベント分析処理ベンチマークの 検討	FIT2017	2017/9/12
7	五十嵐 和 人 大田原 実 原 聖宣	(株)日立製作所	アプリケーションを含めた IT サービスの エネルギー効率指標の提案	DEIM2018	2018/3/6
8	西川 記史 高田 実佳 茂木 和彦 早水 悠登 合田 和生 喜連川 優	東京大学 (株)日立製作所	産業ビッグデータアプリケーションモデル を用いた RDBMS と NoSQL のエネ ルギー効率の比較	DEIM2018	2018/3/6
9	Yuto Hayamizu, Ryoji Kawamichi Kazuo Goda Masaru Kitsurega wa	東京大学	Benchmarking and Performance Analysis of Event Sequence Queries on Relational Database	TPCTC 2018	2018/8/31

【受賞実績】

番号	受賞年月日	受賞名	受賞対象の研究題目名等	受賞者
1	2016/10/3	レジオン・ドヌール勲章シエバリエ	日仏交流への貢献と一連の研究関連の調整役や戦略 的役割による	喜連川優
2	2017/4/26	xSIG 2017 Outstanding Research Award	ストレージシステムの消費エネルギーを考慮したコストベ ース型のデータベース問合せ最適化手法の提案	合田和生 早水悠登 喜連川優
3	2017/6/24 ※受賞対象論 文の発表は 2017/3/6	DEIM2017 優秀論文賞	ストレージ消費電力特性に基づく関係データベース演算 子の省電力指向コストモデル	早水悠登 合田和生 喜連川優

番号	受賞年月日	受賞名	受賞対象の研究題目名等	受賞者
4	2018/5/23	Outstanding Contributions Award	DASFAA2018 会議に大きく貢献	喜連川優
5	2019/6/6	電子情報通信学会 第 80 回 功績賞	電子工学及び情報通信に関する学術に対し特別の功労がありその功績が顕著である	喜連川優
6	2020/1/11	中国計算機学会 名誉会員	日中交流への貢献と一連の研究関連の調整役や戦略的役割による	喜連川優
7	2020/4/6	令和 2 年度「日本学士院賞」	大規模高性能データベースシステムの理論と応用に関する先駆的研究の業績による	喜連川優
8	2020/5/15	2020 年 IEEE Innovation in Societal Infrastructure Award	For contributions to big data collection and analytics of real-world problems with advanced data engineering technologies.の業績による	喜連川優
9	2020/6/26	2019 年度 日本データベース学会 若手功績賞	日本データベース学会の活動に多大なる貢献による	合田和生

◎研究開発テーマ「省電力 AI エンジンによる人工知能プラットフォーム」

【特許】

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
1	(株)デジタルメディアプロフェッショナル	特願 2017-149969	国内	2017/8/2	登録	機械学習用教師データ生成装置及び生成方法	シュミット ベンジャミン

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
1	大淵栄作	(株)デジタルメディアプロフェッショナル	大学発国内ベンチャーで開発した国産 GPU 技術と今後の展望	電子情報通信学会技術研究報告, vol. 116, no. 364, ICD2016-93, pp.129-130	無	2016/12
2	岡本	名古屋大学	DNN の推論器向け高位合成用 C 記述の検討	TECHNICAL REPORT OF IEICE	有	2018/2
3	山本	名古屋大学	FPGA を用いた組み込みシステム向け DNN 不ワークワーク構想	TECHNICAL REPORT OF IEICE	有	2018/3
4	趙	兵庫県立大学	A Compact and Efficient Inference Technique for Deep Neural Networks on FPGAs,	Proc. of IEEE International Symposium on low-power and high-speed chips 21	有	2018/4

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
5	中本	兵庫県立大学	Convolution neural network development support system using approximation methods to evaluate inference accuracy and memory usage in an embedded system	Proc. of 2019 IEEE SmartWorld, Ubiquitous Intelligence & Computing, Advanced & Trusted Computing, pp.1312-1317	有	2019/8

【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	Eisaku Ohbuchi	(株)デジタルメディア プロフェッショナル	Low power AI hardware platform for deep learning in edge computing	IEEE CPMT Symposium Japan	2018/11
2	大淵 栄作	(株)デジタルメディア プロフェッショナル	エッジディープラーニングアクセラレータによる画像認識の実際	Design Solution Forum 2019	2019/10
3	山本	名古屋大学	A Concept of Deep Learning Framework for Embedded System Using FPGA	組込みシステムワークショップ	2017/12
4	松本	兵庫県立大学	組込みシステムにおける深層学習フレームワークによる学習結果を用いた認識機能の自動生成の試み(学生奨励賞)	情報処理学会第 80 回全国大会	2018/3
5	酒井	日本電気(株)	積和演算ライブラリを用いた CyberWorkBench 高位合成フロー	DA シンポジウム 2018	2018/8
6	山本	名古屋大学	FPGA を用いた 3 値 DNN の推論ハードウェアの設計	組込み技術とネットワークに関するワークショップ ETNET2019	2019/3
7	松本	兵庫県立大学	組込みシステム向け DNN 開発支援システムの開発(学生奨励賞)	情報処理学会第 80 回全国大会	2019/3
8	山本	名古屋大学	NEC (兵庫県立大学、名古屋大学) 企業デモ展示のご紹介 ~AI 設計フレームワーク : N3 のご紹介~	DA シンポジウム 2019	2019/8
9	山本, 本田	名古屋大学	C 言語設計による DNN の推論高速化のための 外部メモリ アクセスレイテンシの隠蔽化手法	第 19 回複雑系マイクロシンポジウム	2020/3

(b) 新聞・雑誌等への掲載

番号	所属	タイトル	掲載誌名	発表年月
1	(株)デジタルメディアプロフェッショナル	「NEXT1000」で、自動運転に関連する企業として	日本経済新聞 (2019年6月25日号)	2019/6
2	(株)デジタルメディアプロフェッショナル	「A I チップで沸騰! 半導体」で、社長インタビュー	週刊エコノミスト (2020年2月4日号)	2020/1

(c) 展示会への出展

番号	所属	タイトル	展示会名	発表年月
1	(株)デジタルメディアプロフェッショナル	「ZIA プラットフォーム」	画像センシング展 2017	2017/7
2	(株)デジタルメディアプロフェッショナル	「ZIA プラットフォーム」	Prometech Simulation Conference 2017	2017/9
3	(株)デジタルメディアプロフェッショナル	「ZIA プラットフォーム」	自動認識総合展	2017/12
4	(株)デジタルメディアプロフェッショナル	「ZIA プラットフォーム」	Security Show 2017	2018/3
5	(株)デジタルメディアプロフェッショナル	「ZIA プラットフォーム」	画像センシング展 2018	2018/6
6	(株)デジタルメディアプロフェッショナル	「ZIA C2 Kit」	インテル® FPGA テクノロジー・デイ 2018 (IFTD)	2018/9
7	(株)デジタルメディアプロフェッショナル	「ZIA C3 Kit」	CEATEC2018 UKC ブース出展	2018/10
8	(株)デジタルメディアプロフェッショナル	「ZIA C3 Kit」	Inter BEE PALTEK ブース出展	2018/11
9	(株)デジタルメディアプロフェッショナル	「ZIA C2/C3 Kit」	国際画像機器展 2018	2018/12
10	(株)デジタルメディアプロフェッショナル	「ZIA C2 Kit」	DeepLearning on Edge ソリューションセミナー	2018/12
11	(株)デジタルメディアプロフェッショナル	「ZIA C3 Kit」	オートモーティブワールド UKC ブース出展	2019/1
12	(株)デジタルメディアプロフェッショナル	「ZIA C2 Kit」	インテル®FPGA AI ソリューションセミナー	2019/3
13	(株)デジタルメディアプロフェッショナル	「ZIA プラットフォーム」	第一回 NEDO IoT 横断 成果最大化セミナー	2018/10
14	(株)デジタルメディアプロフェッショナル	「ZIA プラットフォーム」	第二回 NEDO IoT 横断 成果最大化セミナー	2019/1
15	(株)デジタルメディアプロフェッショナル	「ZIA プラットフォーム」	第三回 NEDO IoT 横断 成果最大化セミナー	2019/3
16	(株)デジタルメディアプロフェッショナル	「ZIA C3 Kit」	ZIA C3 Kit トレーニングセミナー	2019/3
17	(株)デジタルメディアプロフェッショナル	「ZIA C3 Kit」	AI 人工知能 EXPO	2019/4

番号	所属	タイトル	展示会名	発表年月
18	(株)デジタルメディアプロフェッショナル	「ZIA C3 Kit」	ZIA C3 Kit トレーニングセミナー	2019/6
19	(株)デジタルメディアプロフェッショナル	「ZIA プラットフォーム」	画像センシング展 2019	2019/6
20	(株)デジタルメディアプロフェッショナル	「ZIA C3 Kit」	ET & IoT 展 2019	2019/11
21	(株)デジタルメディアプロフェッショナル	「ZIA C3 Kit」	PALTEK セミナー	2019/12
22	(株)デジタルメディアプロフェッショナル	「ZIA C3 Kit」	カーエレクトロニクス技術展	2020/1
23	日本電気(株)	AI・IoT をアクセラレーションする 「FPGA 統合開発プラットフォーム」	ET2018	2018/11
24	日本電気(株)	AI を組込む！エッジコンピューティング ソリューション	IoT/M2M 展 2019	2019/4
25	日本電気(株)	AI を組込む！エッジコンピューティング ソリューション	技術セミナー	2019/7
26	日本電気(株)	AI 設計フレームワーク：N3	DA シンポジウム 2019	2019/8
27	日本電気(株)	学習済み AI (CNN) を超小型、 省電力、高速な FPGA にします	ET2019	2019/11
28	日本電気(株)	学習済み AI (CNN) を超小型、 省電力、高速な FPGA にします	JVeC DAY 2019	2019/12

◎研究開発テーマ「超高速・低消費電力ビッグデータ処理を実現・活用する脳型推論集積システムの研究開発」

【特許】

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
1	慶應義塾	特願 2017-063895	国内	2017/3/28	公開	クロスバー構造および最適化問題解探索システム	青野真士
2	パナソニック(株)	特願 2017-171846 PCT/JP2018/031899	国内 PCT	2017/9/7 2018/8/29	みなし 取下 公開	不揮発性半導体記憶素子を用いたニューラルネットワーク演算回路	河野和幸、他
3	パナソニック(株)	特願 2017-171952 PCT/JP2018/032676	国内 PCT	2017/9/7 2018/9/3	みなし 取下 公開	不揮発性半導体記憶素子を用いたニューラルネットワーク演算回路	持田礼司、他
4	パナソニック(株)	特願 2017-171953 PCT/JP2018/031298	国内 PCT	2017/9/7 2018/8/24	みなし 取下 公開	半導体記憶素子を用いたニューラルネットワーク演算回路及び動作方法	早田百合子、他

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
5	パナソニック(株)	特願 2017-172094 PCT/JP2018/030862	国内 PCT	2017/9/7 2018/8/21	みなし 取下 公開	半導体記憶素子を用いたニューラルネットワーク演算回路	中山雅義、他
6	パナソニック(株)	特願 2017-255138 PCT/JP2018/044775	国内 PCT	2017/12/29 2018/12/5	みなし 取下 公開	抵抗変化型不揮発性記憶装置	持田礼司、他
7	北海道大学	特願 2017-048421 PCT/JP2018/004786	国内 PCT	2017/3/14 2018/02/13	みなし 取下 公開	重み符号固定学習装置	浅井哲也
8	慶應義塾	特願 2019-000307	国内	2019/1/4	出願	機械学習装置、及びその制御方法、	金成主, 青野真士
9	慶應義塾, 産業技術総合研究所	特願 2018-174258	PCT	2018/9/18	出願	意思決定方法およびその装置	金成主, 青野真士, 秋永広幸, 島久, 内藤泰久
10	パナソニック(株)	特願 2020-010097	国内	2020/1/24	出願	半導体装置及びその駆動方法	三河 巧、他

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
1	H. Shima, M. Takahashi, Y. Naitoh, and H. Akinaga	産業技術総合研究所	Electrode material dependence of resistance change behavior in Ta2O5 resistive analog neuromorphic device	IEEE Journal of the Electron Devices Society, 6, 1220-1226 (2018)	有	2018/10/17
2	H. Shima, M. Takahashi, Y. Naitoh, and H. Akinaga	産業技術総合研究所	High-Speed Analog Resistance Change in TaOx Synthesized By Reactive Sputtering	ECS Transactions 86 (3), 3-10 (2018)	有	2018/7/20
3	P. Achararit, I. Hida, T. Marukame, T. Asai, and Y. Hara-Azumi	北海道大学	Structural exploration of stochastic neural networks for severely-constrained 3D memristive devices	Nonlinear Theory and Its Applications, vol. E9-N, no. 4, (2018)	有	2018/10/1

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
4	A. Tanibata, A. Schmid, S. Takamaeda- Yamazaki, M. Ikebe, M. Motomura, and T. Asai	北海道大学	Proto-computing architecture over a digital medium aiming at real-time video processing	Complexity, vol. 2018, pp. 3618621-1-11 (2018)	有	2018/2/5
5	I. Hida, S. Takamaeda- Yamazaki, M. Ikebe, M. Motomura, and T. Asai	北海道大学	An energy-efficient dynamic branch predictor with a two-clock-cycle naive Bayes classifier for pipelined RISC microprocessors	Nonlinear Theory and Its Applications, vol. E8-N, no. 3, pp. 235-245 (2017)	有	2017/5/19
6	I. Hida, S. Takamaeda- Yamazaki, M. Ikebe, M. Motomura, and T. Asai	北海道大学	A high performance and energy efficient microprocessor with a novel restricted dynamically reconfigurable accelerator	Circuits and Systems, vol. 8, no. 5, pp. 134-147 (2017)	有	2017/5/19
7	C. Lutz, T. Hasegawa, T. Tsuchiya, C. Adelsberger, R. Hayakawa, T. Chikyow	早稲田大学	P-type polymer-based Ag ₂ S atomic switch for “tug of war” operation	Jpn. J. Appl. Phys., 56, 06GF03 (2017)	有	2017/4/25

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
8	A. Nayak, S. Unayama, S. Tai, T. Tsuruoka, R. Waser, M. Aono, I. Valov, T. Hasegawa	早稲田大学	Nanoarchitectonics for controlling the number of dopant atoms in solid electrolyte nanodots	Adv. Mater., 30, 1703261 (2018)	有	2018/1/3
9	Y. Shigeoka, T. Tsuruoka, T. Hasegawa	早稲田大学	The rate limiting process and its activation energy in the forming process of a Cu/Ta2O5/Pt gapless atomic switch	Jpn. J. Appl. Phys., 57, 035202 (2018)	有	2018/2/19
10	W. Hiraya, N. Mishima, T. Shima, S. Tai, T. Tsuruoka, I. Valov, T. Hasegawa	早稲田大学	Resistivity control by electrochemical removal of dopant atoms from a nanodot	Faraday Discussions, 213, 29-40 (2019)	有	2018/6/15
11	C. Arima, A. Suzuki, A. Kassai, T. Tsuruoka, T. Hasegawa	早稲田大学	Development of a molecular gap-type atomic switch and its stochastic operation	J. Appl. Phys., 124, 152114 (2018)	有	2018/9/26
12	S.-J. Kim, K. Ohkoda, M. Aono, H. Shima, M. Takahashi, Y. Naitoh, H. Akinaga	慶應義塾	Reinforcement learning system composed of resistive analog neuromorphic devices	Prof. of 2019 IEEE International Reliability Physics Symposium (IRPS), (2019)	有	2019/5/22

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
13	T.Kaneko, K.Orimo, I.Hida, S.Takama eda- Yamazaki , M.Ikebe, M.Motomu ra, and T.Asai	北海道大学	A study on a low power optimization algorithm for an edge-AI Device	Nonlinear Theory and Its Applications, vol. E10-N, no. 4, pp. 373-389 (2019)	有	2019/10/1
14	T.Kaneko, M.Ikebe, S.Takama eda- Yamazaki, M.Motomu ra, and T.Asai	北海道大学	Hardware-oriented algorithm and architecture for generative adversarial networks	Journal of Signal Processing, vol. 23, no. 4, pp. 151-154 (2019)	有	2019/7/20
15	A. Suzuki, T. Tsuruoka, T. Hasegawa	早稲田大学	Time-dependent operations in molecular gap atomic switches	Phys. Status Solidi B, 256, 19000068 (2019)	有	2019/4/15
16	K. Hara, N. Takeuchi, M. Aono, Y. Hara- Azumi	慶應義塾	Amoeba-inspired stochastic hardware SAT solver	International Symposium on Quality Electronic Design (ISQED) (2019)	有	2019/4/23
17	A. H. Ngoc Nguyen, M. Aono, Y. Hara- Azumi	慶應義塾	FPGA-Based amoeba- inspired SAT solver for cyber-physical systems	ACM/IEEE International Conference on Cyber- Physical Systems (ICCPs), 316-317 (2019)	有	2019/4/16
18	N. Takeuchi, M. Aono, N. Yoshikawa	慶應義塾	Superconductor amoeba- inspired problem solvers for combinatorial optimization	Physical Review Applied 11, 044069 (2019)	有	2019/4/22
19	Takeuchi, M. Aono, Y. Hara- Azumi, C. L. Ayala	慶應義塾	A circuit-level amoeba- inspired SAT solver	IEEE Transactions on Circuits and Systems II: Express Briefs (accepted)	有	2019/11/4

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
20	C. Arima, Y. Naitoh, H. Shima, H. Akinaga, T. Hasegawa	早稲田大学	Reliable operation of a molecular-gap atomic switch in vacuum achieved by covering with an ionic liquid	Japanese Journal of Applied Physics, https://doi.org/10.35848/1347-4065/ab80a1 .	有	2020/5/1
21	A. Kassai, T. Hasegawa	早稲田大学	Stable analog resistance change of a molecular-gap atomic switch over a wide range	Japanese Journal of Applied Physics, https://doi.org/10.35848/1347-4065/ab7f59 .	有	2020/4/1
22	A. Araki, T. Hasegawa	早稲田大学	Development of a metal oxide-based molecular-gap atomic switch for unconventional computing	Japanese Journal of Applied Physics, https://doi.org/10.35848/1347-4065/ab8026 .	有	2020/4/6
23	Y. Hara-Azumi, N. Takeuchi, K. Hara, M. Aono	慶應義塾	Digital bio-inspired satisfiability solver leveraging fluctuations	Japanese Journal of Applied Physics 59, 040603 DOI: 10.35848/1347-4065/ab7ade	有	2020/3/30
24	H. Momose, T. Kaneko, T. Asai	北海道大学	Systems and Circuits for AI Chips and Their Trends	Selected Topics in Applied Physics (STAP) in Japanese Journal of Applied Physics (JJAP), vol. 59, No. 5, 050502 (2020).	有	2020/4/21
25	M. Aono	慶應義塾	Amoeba-inspired combinatorial optimization machines	Japanese Journal of Applied Physics 59, 060502 DOI: 10.35848/1347-4065/ab8e05	有	2020/5/12
26	K. Ojima, T. Hasegawa, Y. Naitoh, H. Shima, H. Akinaga	早稲田大学	Formation and dissolution of conductive channels in an Ag ₂ S-islands network	Japanese Journal of Applied Physics, https://doi.org/10.35848/1347-4065/ab922d .	有	2020/5/26

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
27	河野 和幸	パナソニックセミコンダクタソリューションズ(株) [現 ヌヴォオンテクノロジージャパン(株)]	抵抗変化形メモリ	電子情報通信学会 100年史, pp.298-299, 一般社団法人 電子情報通信学会 2017	有	2017/9/15
28	浅井 哲也	北海道大学	人工知能のシンギュラリティ到達を加速する情報科学とものづくりの融合研究にむけて	超精密, vol. 23, no. 1, pp. 4-7 (2017)	有	2017/12/7
29	青野真士	慶應義塾	自然計算から拡張生命へ	電子情報通信学会誌 (創立 100 周年記念特集「基礎・境界」が支えた 100 年, これからの 100 年), Vol.100 (6), pp.499-505 (2017)	有	2017/6/1
30	青野真士, 大古田香織	慶應義塾	ケミカルスペースを旅するアメーバ計算モデル	現代化学 9 月号, pp.30-36, 東京化学同人社 (2017)	無	2017/8/19
31	百瀬 啓, 浅井 哲也	北海道大学	Deep learning chips and AI computing	人工知能学会誌, vol. 33, no. 1, pp. 23-30 (2018)	有	2018/1/5
32	島 久, 高橋 慎, 内藤泰久, 秋永広幸	産業技術総合研究所	スパッタリングによる酸化物・窒化物薄膜の成膜: デジタルメモリからニューロモルフィック素子への展開	日本真空学会誌, vol. 33, No.2, pp.21~30 (2018)	無	2018/6
33	青野真士, 鯨井悠生, 野崎大幹	慶應義塾	サイバー空間とフィジカル空間を癒合するアメーバ計算パラダイム	人工知能学会誌 9 月号, vol.33, pp.561-569 (2018)	有	2018/9/1
34	(解説記事) 秋永広幸, 浅井哲也	産業技術総合研究所, 北海道大学	アナログ抵抗変化素子を用いた脳型回路	応用物理, vol. 89, no. 1, (2020), p. 41-45	有	2020/01/10
35	藤井英治, 三河 巧, 滝波浩二, 笹子勝	パナソニックセミコンダクタソリューションズ(株) [現 ヌヴォオンテクノロジージャパン(株)]	データドリブンサービスを支える混載メモリ技術とその応用	電子情報通信学会論文誌 C Vol. J102-C No. 12 pp. 366-373, 一般社団法人電子情報通信学会 2019	有	2019/12
36	河野和幸	パナソニックセミコンダクタソリューションズ(株) [現 ヌヴォオンテクノロジージャパン(株)]	不揮発性メモリを用いた AI チップの実装技術	電子情報通信学会誌 2020 年 5 月, Vol.103 No.5, pp.543-548, 一般社団法人 電子情報通信学会 2020	有	2020/5/1

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
37	A. H. Ngoc Nguyen, M. Aono, Y. Hara-Azumi	慶應義塾	FPGA-based hardware / software co-design of a bio-inspired SAT solver	IEEE Access, DOI: 10.1109/ACCESS.2020.2980008	有	2020/3/11
38	青野真士, 大古田香織	慶應義塾	アメーバ型組合せ最適化マシン：並行性と揺らぎを活用する計算システム	応用物理学会機関誌『応用物理』2020年89巻10号 p.580-584	有	2020/10/10

【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	T. Asai, M. Ikebe, and M. Motomura	北海道大学	Cognitive motion processing in imager/neural processor 3D stacked systems (Invited)	The 5th Japan-Korea Joint Workshop on Complex Communication Sciences	2016/10/20 ~23
2	T. Asai	北海道大学	Cognitive motion processing in imager/neural processor 3D stacked systems (Invited)	2016 HU/SNU Joint Symposium / International Workshop on New Frontiers in Convergence Science and Technology	2016/11/24 ~25
3	M. Aono	慶應義塾	Amoeba-inspired Computing Architectures (Invited)	MANA International Symposium 2017, International Center for Materials Nanoarchitectonics (WPI-MANA), National Institute for Materials Science (NIMS)	2017/2/28 ~3/3
4	T. Hasegawa	早稲田大学	New types of gap-type atomic switches using molecular layers (Invited)	21st International Conference on Solid State Ionics	2017/6/20
5	T. Hasegawa	早稲田大学	Molecular gap-based atomic switch (Invited)	International Materials Research Congress 2017	2017/8/23
6	T. Asai	パナソニックセミコンダクタソリューションズ(株) [現 スヴオントクノロジージャパン(株)]、北海道大学	More-than-Neumann and beyond-Neumann architectures (Invited)	International Conference on Solid State Devices and Materials	2017/9/19 ~22

番号	発表者	所属	タイトル	会議名	発表年月
7	T. Asai	パナソニックセミコンダクターソリューションズ(株) [現 ヌヴォンテクノロジージャパン(株)]、北海道大学	Emerging research architectures for brain-morphic AI (Invited)	SNU-HU 2017 International Workshop on New Frontiers in Convergence Science and Technology	2017/11/24
8	H. Akinaga and T. Asai	産業技術総合研究所、北海道大学	AI Hard- and Soft-Synchronized Developments (Invited)	The 3rd Workshop on Bio-inspired Energy-Efficient Information Systems	2018/3/12
9	M. Aono	慶應義塾	Amoeba-Inspired Problem Solvers (Invited)	Short Course 1 (Material and Device Evolution for Artificial Intelligence), 2nd Electron Devices Technology and Manufacturing (EDTM) Conference 2018	2018/3/13
10	S.Ito, Y.Hayakawa, Zhiqiang Wei, S.Muraoka, K.Kawashima, H.Kotani, K.Kouno, M. Nakayama, T.Mikawa, and S.Yoneda	パナソニックセミコンダクターソリューションズ(株) [現 ヌヴォンテクノロジージャパン(株)]	ReRAM technologies for embedded memory and further applications (Invited)	International Memory Workshop 2018	2018/5/16
11	H. Momose	北海道大学	AI Chips and their Computing (Invited)	Seminar on Development of Future AI Chips	2018/5/21
12	T. Asai	北海道大学	Unconventional AI and neuromorphic computing driven by emerging devices and materials (Invited)	2018 IEEE Silicon Nanoelectronics Workshop	2018/6/17 ~18

番号	発表者	所属	タイトル	会議名	発表年月
13	T. Asai	北海道大学	Brain-morphic AI hardware evolved from integration of information science and manufacturing technologies (Invited)	2018 Symposia on VLSI Technology Short Course (Hardware and device technology requirements for Artificial Intelligence/Machine Learning)	2018/6/18
14	T. Hasegawa	早稲田大学	Development of molecular gap-type atomic switches and their operating characteristics (Invited)	MEMRISYS 2018	2018/7/3
15	H. Akinaga	産業技術総合研究所	Resistive Analog Neuromorphic Devices for Edge AI Computing (Invited)	The 2019 Riken International Workshop on Neuromorphic Computing Kobe	2019/3/12
16	R. Yasuhara, T. Ono, R. Mochida, S. Muraoka, K. Kouno, K. Katayama, Y. Hayata, M. Nakayama, H. Suwa, Y. Hayakawa, T. Mikawa, Y. Gohou, S. Yoneda	パナソニックセミコンダクタソリューションズ(株) [現 ヌヴォンテクノロジージャパン(株)]	Reliability Issues in Analog ReRAM Based Neural-Network Processor (Invited)	International Reliability Physics Symposium 2019	2019/4/2
17	H.Momose	北海道大学	CMOS and main-stream technologies for AI chips and neuromorphic computing (Invited)	The 2019 International Symposium on VLSI Technology, Systems and Applications (short course: Neuromorphic computing hardware: from CMOS to beyond)	2019/4/22 ~25

番号	発表者	所属	タイトル	会議名	発表年月
18	T. Mikawa, R. Yasuhara, K. Katayama, K. Kouno, T. Ono, R. Mochida, Y. Hayata, M. Nakayama, H. Suwa, Y. Gohou and T. Kakiage	パナソニックセミコンダクタソリューションズ(株) [現 ヌヴォトンテクノロジージャパン(株)]	Neuromorphic computing based on Analog ReRAM as low power solution for edge application (Invited)	International Memory Workshop	2019/5/13
19	H. Akinaga	産業技術総合研究所	The Role of Nanotechnology in Resistive Analog Neuromorphic Devices for Edge AI Computing (Invited)	The 17th International Nanotech Symposium & Exhibition NANO KOREA 2019	2019/7/4
20	T. Hasegawa	早稲田大学	Mechanism of STM and LTM-based learning of molecular gap atomic switches (Invited)	MEMRISYS 2019	2019/7/8
21	T. Mikawa, R. Yasuhara, K. Katayama, K. Kouno, T. Ono, R. Mochida, M. Nakayama, H. Suwa, Y. Gohou and T. Kakiage	パナソニックセミコンダクタソリューションズ(株) [現 ヌヴォトンテクノロジージャパン(株)]	Neuromorphic computing based on Highly reliable Analog ReRAM by filament control (Invited)	International Conference on Solid State Devices and Materials	2019/9/4
22	M. Aono	慶應義塾	Amoeba-based computing and its electronic circuit implementations (Invited)	Santa Fe Institute Workshop "What is Biological Computation ?	2019/9/13

番号	発表者	所属	タイトル	会議名	発表年月
23	T.Asai and H.Momose	北海道大学	Make AI: Hardware-driven open innovation platform for Edge-AI(Invited)	The 32nd International Microprocesses and Nanotechnology Conference	2019/10/28 ~31
24	T. Hasegawa, A. Suzuki, T. Tsuruoka	早稲田大学	Control of analog change in resistance and its characteristics using atomic switches(Invited)	MNC 2019	2019/10/29
25	T. Hasegawa, A. Kassai, A. Suzuki, T. Tsuruoka	早稲田大学	Analog resistance change in molecular-gap atomic switches (Invited)	IEEE International Workshop on Future Computing 2019 (IWOFC 2019)	2019/12/15
26	T. Mikawa	パナソニックセミコンダクターソリューションズ(株) [現 ヌヴォンテクノロジー・ジャパン(株)]	Embedded ReRAM technology and neuromorphic application (Invited)	China Semiconductor Technology International Conference (CSTIC)	2020/6/27
27	百瀬 啓	北海道大学	ディープラーニング及びニューロチップの最新動向 (招待講演)	JEITA マイクロプロセッサ専門委員会 第2回 IoT 懇談会, JEITA, 東京, 日本	2016/11/4
28	青野真士	東京工業大学	自然知能システム: 粘菌の計算パワーを活用する (招待講演)	シンポジウム「人工生体プログラムブルシステム ~精密構造設計から分子ロボティクスへ~」, 第54回日本生物物理学会年会, つくば国際会議場	2016/11/27
29	浅井 哲也	北海道大学	ニューラルネットワーク集積回路の概要 ~歴史と流派、近年の動向と可能性のある未来~ (招待講演)	超精密加工専門委員会第70回研究会, メルパルク大阪, 大阪, 日本	2016/12/16
30	青野真士	東京工業大学	粘菌アメーバに学んだ自然計算デバイス (招待講演)	第70回研究会「脳型コンピューティングの最前線~生物、ニューロモルフィックから人工知能まで~」, 超精密加工専門委員会, 精密工学会, メルパルク大阪	2016/12/16
31	青野真士	東京工業大学	アメーバ型アルゴリズムから自然計算デバイスへ (招待講演)	シンポジウム「ナチュラルコンピューティングとレーザーカオス」, レーザー学会学術講演会第37回年次大会, 徳島大学	2017/1/8
32	百瀬 啓	北海道大学	ディープラーニングおよびニューロチップの最新動向 (招待講演)	九州大学システム情報科学府 情報知能工学専攻セミナー, 九州大学, 福岡, 日本	2017/1/10

番号	発表者	所属	タイトル	会議名	発表年月
33	青野真士	東京工業大学	粘菌アメーバに学んだナノアーキテクトニクス計算 (招待講演)	応用物理学会 有機分子・バイオエレクトロニクス分科会 2月研究会「生命知能が紡ぐ次世代コンピューティング ～分子エレ・バイオエレへの展開は可能か?～」東京大学駒場キャンパス	2017/2/21
34	百瀬 啓, 浅井 哲也	北海道大学	ニューロチップの動向と未来 (招待講演)	第64回応用物理学会春季学術講演会シンポジウム「ニューロモルフィックハードウェアにおける機能性酸化物の役割」, パシフィコ横浜, 横浜, 日本	2017/3/16
35	植吉 晃大, 高前田 伸也, 池辺 将之, 浅井 哲也, 本村 真人	北海道大学	ハードウェアディープラーニングアクセラレータの研究動向 (招待講演)	2017年電子情報通信学会総合大会 シンポジウムセッション「神経回路ハードウェア研究の最前線」, 名城大学, 名古屋, 日本	2017/3/22
36	長谷川剛	早稲田大学	電気化学反応を利用した情報処理デバイス (招待講演)	電気化学会第84回大会	2017/3/27
37	百瀬 啓	北海道大学	ディープラーニングチップ実装の勘所と最新動向 (招待講演)	LSIとシステムのワークショップ 2017「ロボティクス、AI、IoTによる快適社会の実現に向けたLSIとシステム」, 東京大学, 東京, 日本	2017/5/16
38	浅井 哲也	北海道大学	情報科学とデバイス・ものづくり融合研究による人工知能のシンギュラリティ到達加速 (招待講演)	JSTセミナー「革新的コンピューティングに資する新探求アーキテクチャ」, JST 東京本部別館, 東京, 日本	2017/6/15
39	浅井 哲也	北海道大学	AIのハードウェア: イントロダクション (招待講演)	日本学術振興会 151委員会研究会、理化学研究所、和光、日本	2017/7/10
40	青野真士	慶應義塾	粘菌アメーバに学んだ計算パラダイム (招待講演)	日本学術振興会「シリコン超集積システム第165委員会」7月研究会「AI時代の超越を目指す計算機技術」, 東京大学生産技術研究所	2017/7/19
41	青野真士	慶應義塾	粘菌アメーバの計算原理に学んだアルゴリズムとアーキテクチャ (招待講演)	電気学会ナノエレクトロニクス新機能創出・集積化技術専門委員会「新材料・新原理トランジスタ, 新コンピューティング」, 早稲田大学	2017/7/21
42	青野真士	慶應義塾	粘菌アメーバに学ぶ自然計算パラダイム (招待講演)	第21回 SFC フォーラム経営サロン, 大磯プリンスホテル	2017/9/1

番号	発表者	所属	タイトル	会議名	発表年月
43	肥田 格, 植吉 晃大, 高前田 伸 也, 池辺 将之, 本村 真人, 浅井 哲也	北海道大学	不揮発アナログシナプスデバイスの素 子数を半減する重み符号固定事前 学習法とその深層学習への適用	日本神経回路学会第 27 回全 国大会, 北九州国際会議場, (福岡)	2017/9/20 ~22
44	百瀬 啓	北海道大学	AI マシンの性能/電力比を急増させ るディーブラーニングチップ (招待講 演)	SPI フォーラム「IoT と AI のコン バージェンス時代」, 機械振興 会館, 東京, 日本	2017/10/20
45	青野真士	慶應義塾	アメーバ計算パラダイム: ウェットウエ ア、ソフトウェア、ハードウェアによる自然 計算 (招待講演)	日立北大ラボ「社会創造数学セ ミナー」, 北海道大学電子科学 研究所	2017/11/2
46	長谷川剛	早稲田大学	Molecular Gap-based Atomic Switch (招待講演)	ナノ学会 構造・機能-機能・応 用部会合同シンポジウム、セレクト ロイヤル八代	2017/11/26
47	青野真士	慶應義塾	粘菌アメーバに学んだ計算モデルでケ ミカルスペースを旅する (招待講演)	第 31 期 CAMM フォーラム合 宿研究会, 小淵沢リゾナーレ 八ヶ岳, 山梨県北杜市	2017/12/7
48	百瀬 啓	北海道大学	AI Chip と自動運転の可能性(招 待講演)	東北大学国際集積エレクトロニ クス研究開発センター (CIES) 技術講演会、東北大学、仙 台、日本	2017/12/15
49	青野真士	慶應義塾	粘菌アメーバに学ぶモノを使ったコン ピューターの可能性 (招待講演)	山梨大学教養教育センター講 義「ものといのち」, 山梨大学	2017/12/20
50	青野真士	慶應義塾	粘菌アメーバにインスパイアされた自然 計算モデル ~ ウェットウェア、ソフト ウェア、ハードウェアによる実装~ (招 待講演)	東北大学電気通信研究所	2017/12/22
51	百瀬 啓	北海道大学	AI Chip の最新情報とその進化(招 待講演)	日本学術振興会シリコン超集積 システム第 165 委員会第 88 回研究会「突き抜けるデバイスの 進化」, 東京大学、東京、日本	2018/1/10
52	長谷川剛	早稲田大学	原子スイッチを用いたシナプス動作 (招待講演)	応用物理学会 薄膜・表面物 理分科会 第 23 回電子デバイ ス界面テクノロジー研究会	2018/1/19
53	青野真士	慶應義塾	時空間相関をもつ揺らぎの探索能力 を活用するアメーバ型コンピューティ ング (招待講演)	第 23 回電子デバイス界面テク ノロジー研究会, 企画セッション 「ポストディーブラーニングに向けた ニューロチップの基盤技術」, 東 レ総合研修センター, 静岡県三 島市	2018/1/19

番号	発表者	所属	タイトル	会議名	発表年月
54	秋永 広幸、 島 久	産業技術総合研究 所	機能性酸化物アナログ抵抗変化デ バイスをを用いたニューロモルフィックコン ピューティング研究開発の動向～材 料・デバイス・回路・アーキテクチャの 一体型開発～ (招待講演)	日本学術振興会「分子系の複 合電子機能第 181 委員会」 第 28 回研究会	2018/1/22
55	青野真士	慶應義塾	粘菌アメーバに学ぶマテリアル知能 (招待講演)	日本学術振興会「分子系の複 合電子機能第 181 委員会」第 28 回研究会, 東京大学本郷 キャンパス	2018/1/22
56	浅井 哲也	北海道大学	ニューロモルフィックハードウェアの過去 と現在および可能性のある未来像 (招待講演)	第 65 回応用物理学会春季講 演会シンポジウム「ニューロモル フィックハードウェアとはどんなもの だろうか」、早稲田大学、東京、 日本	2018/3/17 ～20
57	三河 巧	パナソニックセミコンダク ターソリューションズ (株) [現 ヌヴォンテクノ ロジージャパン(株)]	More than Moore 時代のデバイス 開発イノベーション (招待講演)	第 65 回応用物理学会春季学 術講演会	2018/3/19
58	青野真士	慶應義塾	粘菌アメーバに学ぶ自然計算モデル とデバイス (招待講演)	2018 年電子情報通信学会総 合大会, 企画公演セッション複 雑コミュニケーションサイエンスと ネットワーク科学, 東京電機大 学	2018/3/22
59	青野真士	慶應義塾	アメーバ計算と化学反応 (招待講 演)	電子情報通信学会複雑コミュニ ケーションサイエンス研究会 2017 年度第 4 回研究会, 東 京理科大学	2018/3/26
60	秋永広幸, 島久, 内藤 泰久, 浅井 哲也	産業技術総合研究 所	アナログ型抵抗変化ニューロデバイス・ システムのソフト・ハード一体型研究 開発 (招待講演)	電子情報通信学会, 集積回路 研究会, 機械振興会館	2018/4/19
61	秋永広幸	産業技術総合研究 所	ECE プログラムの挑戦～Artificial Intelligence and IoT 分野におけ る事例紹介～ (招待講演)	平成 30 年度第 1 回 CPD 協 議会公開シンポジウム～工学に おける基盤技術の重要性～, 地盤工学会	2018/5/30
62	島 久, 高 橋 慎, 内 藤泰久, 秋 永広幸	産業技術総合研究 所	スパッタリングによる酸化物・窒化物 薄膜の成膜: デジタルメモリから ニューロモルフィック素子への展開(招 待講演)	日本真空学会: スパッタリングお よびプラズマプロセス技術(SP)部 会 2018 年度第 1 回定例会, 機械振興会館	2018/6/1
63	浅井 哲也	北海道大学	今後の AI デバイス研究開発の勘所 (招待講演)	TDK セミナー「近未来 AI の可 能性と将来におけるニューロモー フィックの姿」, TDK Technical Center, 八幡, 日本	2018/7/4

番号	発表者	所属	タイトル	会議名	発表年月
64	青野真士	慶應義塾	Amoeba-inspired Computing (招待講演)	第8回ビッグデータ基盤研究会, 慶應義塾大学独立館	2018/8/7
65	島久、高橋慎、内藤泰久、秋永広幸	産業技術総合研究所	酸化物材料を用いた抵抗変化素子の研究動向 ～ 不揮発性メモリとニューロモルフィック素子への応用～ (招待講演)	電子情報通信学会シリコン材料・デバイス研究会、北海道大学	2018/8/7-9
66	青野真士	慶應義塾	粘菌アメーバに学ぶ柔らかいコンピュータとロボット (招待講演)	武蔵野大学「数理工学シンポジウム 2018」, 武蔵野大学有明キャンパス	2018/8/27
67	百瀬 啓	北海道大学	AI チップ : ディープラーニングからニューロモルフィック (招待講演)	第82回半導体・集積回路技術シンポジウム, 東京理科大学森戸記念館, 東京, 日本	2018/8/30 ～31
68	長谷川剛	早稲田大学	イオンの拡散と酸化還元反応を利用したニューロデバイス (招待講演)	第79回応用物理学会秋季学術講演会シンポジウム「超スマート社会に向けての固体イオニクスデバイス」, 名古屋国際会議場	2018/9/18
69	持田礼司	パナソニックセミコンダクターソリューションズ(株) [現 ヌヴォンテクノロジー・ジャパン(株)]	A 4M Synapses integrated Analog ReRAM based 66.5 TOPS/W Neural-Network Processor with Cell Current Controlled Writing and Flexible Network Architecture (招待講演)	電子情報通信学会 集積回路研究会 メモリ技術と集積回路技術一般, 機械振興会館, 東京	2019/4/23
70	浅井 哲也	北海道大学	人工知能チップによる未来社会(招待講演)	北海道大学・道民カレッジ連携 公開講座「人工知能とビッグデータ」, Sapporo Convention Center, 札幌, 日本	2019/5/26
71	青野真士	慶應義塾	粘菌アメーバに学ぶ Domain-Specific な計算アーキテクチャとロボット (招待講演)	第2回サステナブルコンピューティング特別研究会, 慶應義塾大学日吉キャンパス来往舎	2019/8/10
72	三河 巧, 安原 隆太郎, 片山幸治, 持田礼司, 小野貴史, 早田百合子, 諏訪仁史, 中山雅義, 河野和幸	パナソニックセミコンダクターソリューションズ(株) [現 ヌヴォンテクノロジー・ジャパン(株)]	エマージング不揮発性メモリ技術とそのニューロモルフィック応用 (招待講演)	第83回半導体・集積回路技術シンポジウム, 東京理科大学森戸記念館	2019/8/29
73	秋永広幸, 島久, 高橋慎, 内藤泰久	産業技術総合研究所	アナログ型抵抗変化ニューロデバイスの実用化研究開発 (招待講演)	2019年電気学会電子・情報・システム部門大会、沖縄	2019/9/6

番号	発表者	所属	タイトル	会議名	発表年月
74	浅井 哲也	北海道大学	ものづくりを中心とした AI オープンイノベーション：エッジ AI デバイスの新価値創出に向けた北大の取り組み (招待講演)	Multiple Innovative Kenkyu-kai Association for wireless communications 2019 (MIKA2019), 北海道大学, 札幌, 日本	2019/10/2 ~4
75	青野真士	慶應義塾	組合せ最適化と自然計算 (招待講演)	JEITA 電子材料・デバイス技術専門委員会「非ノイマン型情報処理へ向けたデバイス技術分科会」, 大手センタービル	2019/10/16
76	青野真士	慶應義塾	粘菌アメーバに学んだやわらかいコンピュータとロボットを創る (招待講演)	「細胞を創る」研究会 12.0, セッション 2「やわらかいロボットを創る」, 愛媛大学	2019/10/17
77	浅井 哲也	北海道大学	AI チップ：研究開発の動向とエッジ AI アプリ創出に向けた取り組み(招待講演)	第 6 回先端イメージングデバイス・技術分科会, JEITA, 東京, 日本	2019/11/22
78	Hiroyuki Akinaga, Hisashi Shima, Makoto Takahashi, and Yasuhisa Naito	産業技術総合研究所	Resistive Digital and Analog Devices for Novel Edge Computing (招待講演)	PCOS2019 (相変化研究会シンポジウム), 熱海	2019/11/28 ~29
79	浅井 哲也	北海道大学	エッジ AI の新価値創出に向けたハードウェア指向オープンイノベーションプラットフォーム (招待講演)	エレクトロニクス実装学会春季講演大会, 横浜国立大学, 横浜, 日本	2020/3/3~5
80	I. Hida, M. Ikebe, T. Asai, and M. Motomura	北海道大学	A two-clock-cycle naive Bayes classifier for dynamic branch prediction in pipelined RISC microprocessors	2016 IEEE Asia Pacific Conference on Circuits and Systems, Ramada Plaza Jeju Hotel, Jeju, Korea	2016/10/25 ~31
81	K. Orimo, K. Ando, K. Ueyoshi, M. Ikebe, T. Asai, and M. Motomura	北海道大学	FPGA architecture for feed-forward sequential memory network targeting long-term time-series forecasting	2016 International Conference on Reconfigurable Computing and FPGAs, Iberostar Cancun hotel, Cancun, Mexico	2016/11/30 ~12/2

番号	発表者	所属	タイトル	会議名	発表年月
82	K. Kouno	パナソニックセミコンダクタソリューションズ(株) [現 ヌヴォトンテクノロジージャパン(株)]	ReRAM device and circuit design for memory and future beyond-memory applications	The 7th imec-Stanford International Workshop on Resistive Switching Memories, imec Leuven, Belgium	2017/9/7
83	I. Hida, K. Ueyoshi, S. Takamaeda-Yamazaki, M. Ikebe, M. Motomura, and T. Asai	北海道大学	Sign-invariant unsupervised learning facilitates weighted-sum computation in analog neural-network devices	2017 International Symposium on Nonlinear Theory and Its Applications, Cancun International Convention Center, Cancun, Mexico	2017/12/4 ~7
84	H. Shima, M. Takahashi, Y. Naitoh, and H. Akinaga	産業技術総合研究所	Electrode Material Dependence of Resistive Switching Behavior in Ta ₂ O ₅ Resistive Analog Neuromorphic Device	2018 IEEE Electron Devices Technology and Manufacturing Conference, 神戸, 日本	2018/3/13 ~16
85	Hisashi Shima, Makoto Takahashi, Yasuhisa Naitoh, and Hiroyuki Akinaga	産業技術総合研究所	Impact of Oxygen Reservoir Layer on Analog Resistance Change Behavior in TaO _x Resistance Analog Neuromorphic Device	3rd Electron Devices Technology and Manufacturing, Singapore	2019/3/14
86	R.Mochida, K.Kouno, Y.Hayata, M.Nakayama, T.Ono, H.Suwa, R.Yasuhara, K.Katayama, T.Mikawa, Y.Gohou	パナソニックセミコンダクタソリューションズ(株) [現 ヌヴォトンテクノロジージャパン(株)]	A 4M Synapses integrated Analog ReRAM based 66.5 TOPS/W Neural-Network Processor with Cell Current Controlled Writing and Flexible Network Architecture	2018 Symposia on VLSI Technology and Circuits, Honolulu, Hawaii	2018/6/21

番号	発表者	所属	タイトル	会議名	発表年月
87	I. Hida	北海道大学	Embedding a Naive Bayes Classifier as a Dynamic Branch Predictor into a Pipelined Microprocessor	The 2nd GI-CoRE GSQ, GSB, & IGM Joint Symposium -Quantum, Informatics, Biology & Medicine-, 北海道大学, 札幌, 日本	2018/8/7~8
88	M. Mikami, N. Tanahashi, T. Tsuruoka, T. Hasegawa	早稲田大学	Diffusion barrier height-controlled reduction of an operating bias of a Ag/Ta ₂ O ₅ /Pt gapless-type atomic switch	MNC 2019, International Conference Center Hiroshima, 広島, 日本	2019/10/31
89	T.Kaneko, H.Momose, and T.Asai	北海道大学	An FPGA accelerator for embedded microcontrollers implementing a ternarized backpropagation algorithm	2019 International Conference on Reconfigurable Computing and FPGAs (ReConFig 2019), Grand Park Royal Cancun Caribe, Cancun, Mexico	2019/12/9 ~11
90	三河 巧	パナソニックセミコンダクターソリューションズ(株) [現 ヌヴォンテクノロジー・ジャパン(株)]	ReRAM technology and Future beyond-memory application	応用物理学会関西支部セミナー「脳型素子としての抵抗変化素子開発の最前線」、関西大学	2017/11/18
91	長谷川剛	早稲田大学	STM and LTM-based learning by a molecular gap atomic switch	応用物理学会関西支部セミナー「脳型素子としての抵抗変化素子開発の最前線」、関西大学	2017/11/18
92	島 久、高橋 慎、内藤泰久、秋永広幸	産業技術総合研究所	Ta ₂ O ₅ 抵抗変化素子のアナログ抵抗変化特性	第 65 回応用物理学会春季学術講演会、早稲田大学	2018/3/18
93	金子 竜也、折茂 健太郎、池辺 将之、高前田 伸也、本村 真人、浅井 哲也	北海道大学	敵対的生成ネットワークのハードウェア指向アルゴリズムとそのアーキテクチャの検討	2018 年電子情報通信学会 NOLTA ソサイエティ大会, 京都テルサ, (京都)	2018/6/9

番号	発表者	所属	タイトル	会議名	発表年月
94	池上 高広, 池辺 将之, 高前田 伸也, 本村 真人, 浅井 哲也	北海道大学	前庭動眼反射を考慮した初期聴覚モデル～有毛細胞への雑音印加による音圧評価～	2018 年電子情報通信学会 NOLTA ソサイエティ大会, 京都テルサ, (京都)	2018/6/9
95	池上 高広, 池辺 将之, 高前田 伸也, 本村 真人, 浅井 哲也,	北海道大学	前庭動眼反射を考慮した初期聴覚モデルの考察と回路評価	電子情報通信学会 SDM/ICD/ITE 合同研究会, 北海道大学, (札幌)	2018/8/7～9
96	島久、高橋 慎、内藤泰久、秋永広幸	産業技術総合研究所	TaOx 薄膜を用いたアナログ抵抗変化素子中の酸素分布に依存して観測される競合的な抵抗変化	第 66 回応用物理学会春季学術講演会, 東京工業大学	2019/3/10
97	金子 竜也, 高前田 伸也, 本村 真人, 浅井 哲也	北海道大学	オンライン学習を行う階層型ニューラルネットワークハードウェアの低電力化に向けた三値バックプロパゲーション法の提案	LSI とシステムのワークショップ 2019, 東京大学生産技術研究所, (東京)	2019/5/13 ～14
98	金子 竜也, 山岸 善治, 百瀬 啓, 浅井 哲也	北海道大学	エッジ AI に向けた三値バックプロパゲーション法とその FPGA 実装	電子情報通信学会 非線形問題研究会, 宮古島マリンターミナル, (沖縄)	2020/1/23 ～25
99	金子 竜也, 浅井 哲也	北海道大学	エッジ AI コンピューティングに向けた低電力・低リソース化学習アルゴリズムとその FPGA 実装	東北大学電気通信研究所共同プロジェクト研究会, 東北大学電気通信研究所, (仙台)	2020/2/5
100	秋永広幸	産業技術総合研究所	Brain-inspired ReRAM Devices for AI-edge Computing	2020 IEEE 70th Electronic Components and Technology Conference (ECTC)	2020/5/28
101	浅井 哲也, 百瀬 啓	北海道大学	Programming artificial intelligence: A reconfigurable AI shield for embedded microcontrollers	2020 International Conference on Solid State Devices and Materials (SSDM 2020)	2020/9/29

(b) 新聞・雑誌等への掲載

番号	所属	タイトル	掲載誌名	発表年月
1	新エネルギー・産業技術総合開発機構	世界最高水準の低消費電力化を実現する AI 半導体向け「脳型情報処理回路」を開発	https://www.nedo.go.jp/news/press/AA5_100977.html	2018/6/18

番号	所属	タイトル	掲載誌名	発表年月
2	百瀬啓, 浅井哲也	学習も推論も！人工知能スターキット AI Arduino	CQ 出版：トランジスタ技術	2018年 11月号
3	北海道大学	Maker Spotlight, Make Community,	Make: Magazine	2019/9/23
4	北海道大学	Maker Faire Rome Blog, "PROGRAMMING ARTIFICIAL INTELLIGENCE: FROM JAPAN AN ACCELERATOR FOR ARDUINO, "	Maker Faire Rome	2019/9/24
5	北海道大学	特集 テクノロジ解剖 ハードウェア AI の研究 第1部	CQ 出版：トランジスタ技術	2020年 10月号
6	北海道大学	連載 学習と推論をリアルタイム処理! ハードウェア AI 入門<1>	CQ 出版：トランジスタ技術	2020年 11月号

(c) 広報活動等の実績・件数

番号	主催者	会議名	会場	発表年月
1	産業技術総合研究所	第1回 人材育成スクール	産業技術総合研究所	2017/2/23 ~24
2	北海道大学	人工知能による二者対談システム	Maker Faire 東京	2017/8/5~6
3	北海道大学	あらゆるモノを智能化！Makers 向け AI 搭載プラットフォーム	CEATEC JAPAN 2017	2017/10/3 ~6
4	産業技術総合研究所	第2回 人材育成スクール	早稲田大学 / 産業技術総合研究所	2017/10/10 ~11、 10/24~25、 12/21~22
5	新宮原正三（関西大学）、長谷川剛（早稲田大学）	応用物理学会関西支部セミナー「脳型素子としての抵抗変化素子開発の最前線」	関西大学	2017/11/18
6	青野真士（慶應義塾大学）	第1回アメーバ計算ワークショップ	慶應義塾大学湘南藤沢キャンパス	2017/12/8
7	北海道大学	FPGA シールド for Arduino : パブリックベータ体験	北海道大学東京オフィス	2018/3/23 ~24
8	T. Asai	Neuromorphic AI hardware evolved from integration of information science and manufacturing technologies	2018 Symposia on VLSI Technology and Circuits, VLSI Technology Short Courses & Workshops, Device and Integration Technologies for Sub-5nm CMOS and Next Wave of Computing, Hawaii	2018/6/18
9	北海道大学	誰でも使える人工知能：FPGA2I シールド	Maker Faire 東京	2018/8/5~6

番号	主催者	会議名	会場	発表年月
10	産業技術総合研究所	第3回 人材育成スクール	早稲田大学 / 産業技術総合研究所	2018/8/9 ~10、 8/28~29、 9/20~21
11	百瀬啓, 浅井哲也	学習も推論も！人工知能スタートキット AI Arduino	CQ 出版：トランジスタ技術	2018年 11月号
12	産業技術総合研究所	第4回 人材育成スクール実習	早稲田大学 / 産業技術総合研究所	2019/1/8 ~9、 2019/1/28 ~29
13	北海道大学	FPGA シールド For Arduino : パブリックベータ体験 2	北海道大学東京オフィス	2019/3/17 ~18
14	産業技術総合研究所	第5回 人材育成スクール実習	産業技術総合研究所	2019/8/8 ~-9、 2019/8/29 ~30
15	北海道大学	大阪大学 SEEDS プログラム 12.人工知能と遊ぼう！人工知能を育ててみよう！	大阪大学	2019/8/26 ~27
16	北海道大学	Maker Spotlight, Make Community,	Make: Magazine	2019/9/23
17	北海道大学	Maker Faire Rome Blog, "PROGRAMMING ARTIFICIAL INTELLIGENCE: FROM JAPAN AN ACCELERATOR FOR ARDUINO, "	Maker Faire Rome	2019/9/24
18	百瀬 啓	組込マイコン用の AI アクセラレータ：FPGA2I シールド、"NoMaps NEDO Dream Pitch" with 起業家万博	札幌市研修施設 ACU-A	2019/10/16
19	北海道大学	RECONFIGURABLE AI SHIELD FOR EMBEDDED MICROCONTROLLERS	Maker Faire Rome	2019/10/18 ~20
20	北海道大学	Maker of Merit, Maker Faire Rome Award,	Maker Faire Rome	2019/10/20
21	H. Momose, T. Kaneko, T. Asai	Demo: An FPGA Accelerator for Arduino implementing a Ternarized Backpropagation Algorithm	Reconfig 2019: 2019 International conference on Reconfigurable Computing and FPGAs, Cancun, Mexico	2019/12/9 ~11
22	北海道大学	ユーザドリブン型価値創造プラットフォーム、NEDO フェスタ in 関西	グランフロント大阪ナレッジキャピタルコングレコンベンションセンター	2019/12/17 ~18

番号	主催者	会議名	会場	発表年月
23	北海道大学	fpga2i コンソーシアム (Twitter 作品投稿イベント)	Maker Faire Tokyo	2020/10/4

◎研究開発テーマ「組合せ最適化処理に向けた革新的アニーリングマシンの研究開発」

【特許】

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名称	発明者
1	(株)日立製作所	特願 2018-032961	国内	2018/2/27	公開	情報処理装置および 半導体集積回路装置	林真人,山岡雅直
2	(株)日立製作所	特願 2019-058983	国内	2019/3/26	公開	半導体装置	林真人
3	産業技術総合研究所	特願 2017-079583 PCT/JP2018/009994	国内 PCT	2017/4/13 2018/03/14	みなし 取下 公開	量子アニーリングのための 処理方法	今福健太郎
4	産業技術総合研究所	特願 2017-097658 PCT/JP2018/017962	国内 PCT	2017/5/16 2018/5/9	みなし 取下 登録	量子ビットデバイス	日高睦夫、前澤 正明
5	産業技術総合研究所	特願 2020-146970	国内	2020/09/01	出願	三次元積層構造	菊地克弥, 馮 ウェイ, 荒賀 佑 樹, 川畑 史郎, 山森 弘毅

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
1	T. Takemoto, M. Hayashi, C. Yoshimura , M. Yamaoka	(株)日立製作所	A 2×30k-Spin Multichip Scalable Annealing Processor Based on a Processing-In-Memory Approach for Solving Large- Scale Combinatorial Optimization Problems	IEEE Journal of Solid- State Circuits volume: 55, issue: 10	有	2020/1
2	Chihiro Yoshimura , Masato Hayashi, Takashi Takemoto and Masanao Yamaoka	(株)日立製作所	CMOS Annealing Machine: A Domain-Specific Architecture for Combinatorial Optimization Problem	ASP-DAC2020 https://aspdac2020.github.io/aspdac20/	無	2019/11/11

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
3	山岡雅直	日立製作所	組合せ最適化処理を加速する半導体 CMOS アニーリングマシン	精密工学会誌 2019 年 12 月号 vol.85, No.12,2019 p.1044	有	2019/12
4	山岡雅直	日立製作所	CMOS アニーリング	日本表面真空学会誌「表面と真空」2020 年 3 月号 p.29	有	2020/3/10
5	山岡雅直	日立製作所	CMOS アニーリングマシンの概要と開発状況	電子情報通信学会誌 3 月号小特集 3-1	有	2020/3
6	山岡雅直	日立製作所	CMOS アニーリングマシンの概要	電子情報通信学会 和文論文誌 Vol.J103-C, No.09, pp. -, Sep. 2020.	有	2020/9/1
7	M. Maezawa, K. Imafuku, M. Hidaka, H. Koike, S. Kawabata	産業技術総合研究所	Design of Quantum Annealing Machine for Prime Factoring	Proceedings of the 16th International Superconductive Electronics Conference (ISEC 2017), pp. 1-3 doi: 10.1109/ISEC.2017.8314195	有	2018/3
8	関優也、川畑史郎	産業技術総合研究所	量子コンピュータと量子アニーリングマシンによる量子シミュレーション	数理科学 No. 667 (2019) 40-46	有	2019/1
9	川畑史郎	産業技術総合研究所	量子コンピュータと量子アニーリングマシンの最新研究開発動向—Quantum 2.0 時代の幕開け—	低温工学 Vol. 53 No. 5 (2018) 271-277	有	2018/5
10	川畑史郎	産業技術総合研究所	量子アニーリングのためのハードウェア技術—超伝導エレクトロニクスと超伝導量子回路—	オペレーションズ・リサーチ 63 (2018) No.6 335-341	有	2018/6
11	川畑史郎、日高睦夫、牧瀬圭正、藤井剛、日置雅和、浮辺雅宏、菊地克弥	産業技術総合研究所	超伝導量子アニーリングマシンの設計・製造・実装技術	エレクトロニクス実装学会誌 Vol. 22 No. 6 (2019) 535-541	有	2019/6
12	川畑史郎	産業技術総合研究所	イジングマシンの過去・現在・これから	表面と真空 Vol. 63 No. 3	無	2020/3
13	渡部昌平、関優也、川畑史郎	東京理科大、産業技術総合研究所	量子アニーリングの現状と未来	理大科学フォーラム Vol. 416 No. 4 (2020) 12-15	有	2020/4

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
14	M. Maezawa, G. Fujii, M. Hidaka, K. Imafuku, K. Kikuchi, H. Koike, K. Makise, S. Nakagawa, H. Nakagawa, M. Ukibe, S. Kawabata	産業技術総合研究所	Toward Practical-Scale Quantum Annealing Machine for Prime Factoring	J. Phys. Soc. Jpn. 88 (2019) 061012	有	2019/4
15	Y. Seki, S. Tanaka, S. Kawabata	産業技術総合研究所	Quantum Phase Transition in Fully-Connected Quantum Wajnflasz-Pick Model	J. Phys. Soc. Jpn. 88 (2019) 054006	有	2019/1
16	S. Watabe, Y. Seki, S. Kawabata	東京理科大、産業技術総合研究所	Enhancing quantum annealing performance by a degenerate two-level system	Sci. Reports 10 (2020) 146	有	2020/1
17	Z.H. Peng, J.H. Ding, Y. Zhou, L.L. Ying, Z. Wang, L. Zhou, L.M. Kuang, Yu-xi Liu, O.V. Astafiev, J.S. Tsai	Hunan Normal Univ., Tsinghua Univ., Tokyo U. of Sci., Beijing N. Res. Center for Inf.Sci. and Technology, Univ.of London, Nat. Phys. Lab., Moscow Ins. of Phys. and Tech.	Vacuum-induced Autler-Townes splitting in a superconducting	Phys. Rev A 97, 063809, pp.1-8	有	2018/6

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
18	J.T. Peltonen, P.C.J.J. Coumou, Z.H. Peng, T.M. Klapwijk, J.S. Tsai, O.V. Astafiev	RIKEN, Aalto Univ., Delft University, Hunan Normal Univ., Moscow State Pedagogical Univ., Tokyo U. of Sci., Univ. of London, Moscow Ins. of Phys. and Tech.	Hybrid rf SQUID qubit based on high kinetic inductance	Scientific Reports, 8, 10033, pp.1-8	有	2018/7
19	向井 寛人、朝永 顕成、蔡 兆申	理化学研究所、東京理科大学	超伝導量子コンピュータの基礎と最先端、低温工学	Vol.53、No.5	有	2018/6
20	H. Mukai, A. Tomonaga, J.S. Tsai	RIKEN, Tokyo Univ. of Science	Superconducting Quantum Annealing Architecture with LC Resonators	J. Phys. Soc. Japan, 88, 661011	有	2019/4
21	Y. Zhou, Z.H. Peng, Y. Horiuchi, O.V. Astafiev, J.S. Tsai	RIKEN, Tokyo U. of Sci., Hunan Normal Univ., Skolkovo Ins. of Sci. and Tech. Univ. of London, Nat. Physical Lab., Moscow Ins. of Phys. and Tech.	Tunable Microwave Single-Photon Source Based on Transmon Qubit with High Efficiency	Phys. Rev. Applied, 13, 034007	有	2020/3
22	H. Mukai, K. Sakata, S.J Devitt, R. Wang, Y. Zhou, Y. Nakajima, J.S. Tsai	RIKEN, Tokyo U. of Sci., Univ. of Technology Sydney	Pseudo-2D superconducting quantum computing circuit for the surfacecode: proposal and preliminary tests	NEW JOURNAL OF PHYSICS 22, 043013, 2020	有	2020/4

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
23	S.-P. Wang, G.-Q. Zhang, Y. Wang, Z. Chen, T. Li, J.S. Tsai, S.Y. Zhu, J.Q. You	RIKEN, Beijing Comput.Sci.Res. C., Zhejiang Univ., Army Eng. Univ., Tsinghua Univ., Frontier Science C. for Quantum Inf., Beijing Academy of Quantum Inf. Sci., Tokyo Univ. of Science	Photon-Dressed Bloch-Siegert Shift in an Ultrastrongly Coupled Circuit Quantum Electrodynamical System	Physical Review Applied, 13, 054063, 2020	有	2020/5
24	田中 宗	早稲田大学	イジングマシンに関するソフトウェア開発およびアプリケーション探索動向	『量子コンピュータ/イジング型コンピュータ研究開発最前線』（情報機構）第4章第2節	無	2019/2
25	田中 宗、松田 佳希	早稲田大学、フィックスターズ	量子アニーリングの動作原理と応用探索	計測と制御、Vol. 58, No. 03、203-208	有	2019/3
26	Yuya Seki, Shu Tanaka, and Shiro Kawabata	National Institute of Advanced Industrial Science and Technology, Waseda University	Quantum Phase Transition in Fully Connected Quantum Wajnflasz-Pick Model	Journal of the Physical Society of Japan, Vol. 88, 054006-1-12.	有	2019/5
27	Daisuke Oku, Kotaro Terada, Masato Hayashi, Masanao Yamaoka, Shu Tanaka, and Nozomu Togawa	Waseda University, Hitachi	A Fully-Connected Ising Model Embedding Method and Its Evaluation for CMOS Annealing Machines	IEICE Transactions on Information and Systems, E102.D, 1696-1706	有	2019/9
28	白井蒼太郎 吉岡輝昭 蔡兆申	理化学研究所、東京理科大学	ゲート方式超伝導量子コンピュータの要素技術	電子情報通信学会誌 Vol.103,No.3,2020	有	2020/3

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
29	S. Kwon, A. Tomonaga, G.Lakshmi Bhai S.J. Devitt, J.S. Tsai	RIKEN, Tokyo U. of Sci., Univ. of Technology Sydney	Tutorial: Gate-based superconducting quantum computing	arXiv:2009.08021v1 [quant-ph]	有	2020/9

【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	山岡雅直	日立製作所	An Ising Computing to Solve Combinatorial Optimization Problems	5th Berkeley Symposium on Energy Efficient Electronic Systems & Steep Transistors Workshop	2017/10/19
2	山岡雅直	日立製作所	Natural Computing with Ising Model for Combinatorial Optimization	IEEE International Solid-State Circuits Conference 2018	2017/2/11
3	山岡雅直	日立製作所	組合せ最適化処理に向けた革新的アニーリングマシンの研究開発	電子情報通信学会 2018 年度ソサイエティ大会	2018/9/13
4	-	日立製作所	組合せ最適化問題に特化したクラウド型計算サービスの無償提供を開始	日立製作所ニュースリリース	2018/9/19
5	山岡雅直	日立製作所	CMOS アニーリングマシンの概要	NICT 量子 ICT フォーラム	2018/10/12
6	山岡雅直	日立製作所	組合せ最適化処理に向けた革新的アニーリングマシンの研究開発	一般財団法人マイクロマシンセンター MEMS センシング&ネットワークシステム展 2018	2018/10/12
7	山岡雅直	日立製作所	CMOS アニーリングマシンの概要	日本オペレーションズ・リサーチ学会 第 2 回 OR セミナー	2018/11/9
8	山岡雅直	日立製作所	日本オペレーションズ・リサーチ学会 第 2 回 OR セミナー	ルネサスエレクトロニクス講演会	2018/10/29
9	山岡雅直	日立製作所	CMOS アニーリングマシン	電子情報通信学会 第 12 回 アクセラレーション技術発表討論会	2019/1/28
10	竹本享史, 林真人, 吉村地尋, 山岡雅直	日立製作所	A 2×30k-Spin Multichip Scalable Annealing Processor Based on a Processing-In-Memory Approach for Solving Large-Scale Combinatorial Optimization Problems	ISSCC 2019	2019/2/18

番号	発表者	所属	タイトル	会議名	発表年月
11	-	日立製作所	IoT 機器に実装可能な名刺サイズの CMOS アニーリングマシンを開発	日立製作所プレスリリース	2019/2/19
12	山岡雅直	日立製作所	日立 CMOS アニーリングマシンの概要と開発状況	量子コンピューティング技術シンポジウム	2019/3/11
13	山岡雅直	日立製作所	CMOS アニーリングマシンの概要	Quantum Summit Tokyo 2019	2019/3/13
14	竹本享史	日立製作所	北大・日立新概念コンピューティングコンテスト 2018	情報処理学会 全国大会	2019/3/15
15	山岡雅直	日立製作所	CMOS アニーリングマシンの概要	電子情報通信学会 全国大会	2019/3/21
16	竹本享史	日立製作所	社会システム最適化のための CMOS アニーリングマシンの開発	AIMap 非ノイマン型計算、理論と応用	2019/3/26
17	山岡雅直	日立製作所	半導体を使用した CMOS アニーリングマシン	マルチメディア推進フォーラム PART790	2019/4/4
18	-	日立製作所	所長プレゼン	日立製作所 中央研究所 協創棟オープニングイベント	2019/4/11
19	竹本享史	日立製作所	A 2x30k-Spin Multichip Scalable Annealing Processor Based on a Processing-in-Memory Approach for Solving Large-Scale Combinatorial Optimization Problems	集積回路研究会	2019/4/22
20	山岡雅直	日立製作所	工場のデジタル化と日立的取り組み	デジタルツインに関する IoT セミナー	2019/5/23
21	竹本享史	日立製作所	産学連携プログラミングコンテストを活用した CMOS アニーリングマシン向け前処理アルゴリズムの開発	OR 学会「量子コンピュータと次世代計算機活用」研究グループ 5 月研究会	2019/5/23
22	山岡雅直	日立製作所	CMOS アニーリングマシンの概要	日立 IT ユーザ会	2019/5/24
23	林真人	日立製作所	A Cloud-ready Scalable Annealing Processor for Solving Large-scale Combinatorial Optimization Problems	Symposium on VLSI Circuits	2019/6/12
24	林真人	日立製作所	A Cloud-ready Scalable Annealing Processor for Solving Large-scale Combinatorial Optimization Problems	VLSI シンポジウム報告会	2019/7/5
25	Mertig Normann	日立製作所	Research and Open Innovation at Hitachi Hokkudai Laboratory	Mertig Normann	2019/6/30
26	西村信治	日立製作所	CMOS アニーラの展開	量子イノベーション協創シンポジウム	2019/7/2

番号	発表者	所属	タイトル	会議名	発表年月
28	山岡雅直	日立製作所	CMOS アニーリングマシンの概要と開発状況	AITC オープンラボ	2019/7/3
29	山岡雅直	日立製作所	An In-memory Computing Accelerator, CMOS Annealing Machine, to Solve Combinatorial Optimization Problems	19th International Forum on MPSoC	2019/7/11
30	山岡雅直	日立製作所	CMOS アニーリングマシンの概要と開発状況	(独) 日本学術振興会 先端ナノデバイス・材料テクノロジー第151 委員	2019/7/30
31	山岡雅直	日立製作所	次世代 IT が拓く新ビジネス創出セミナー-2019	港区企業間連携支援事業 第2 回交流会・文科会	2019/8/2
32	林真人	日立製作所	大規模な組合せ最適化問題に向けたスケーラブルな CMOS アニーリングプロセッサ	ITE-IST/SDM/ICD 研究会	2019/8/7
33	奥山拓哉	日立製作所	CMOS アニーリングの最新技術	日立、さくらインターネット主催 ワークショップ	2019/8/30
34	吉村地尋	日立製作所	CMOS Annealing for In-Memory Computing	2019 International Conference on Solid State Devices and Materials	2019/9/4
35	奥山拓哉	日立製作所	日立 CMOS アニーリングの最新開発状況	第3 回 MCPC 量子コンピュータ推進セミナー	2019/9/20
36	高橋由泰	日立製作所	熟練者の知見を活用した計画立案技術	スケジューリング学会・スケジューリングシンポジウム	2019/9/20
37	山岡雅直	日立製作所	CMOS アニーリングマシンの概要と開発状況	日立アカデミックシステム研究会	2019/9/26
38	山岡雅直	日立製作所	A Computing Accelerator, CMOS Annealing Machine, to Solve Combinatorial Optimization Problems	CP2019	2019/9/30
39	矢川雄一	日立製作所	Expanding Open Innovation at Hitachi	RISC-V Day Tokyo 2019	2019/9/30
40	吉村地尋	日立製作所	CMOS Annealing Machine: An In-memory Computing Accelerator to Solve Combinatorial Optimization Problems	4th International Symposium on Research and Education of Computational Science (RECS)	2019/10/2
41	吉村地尋	日立製作所	最適化問題向け計算機「CMOS アニーリングマシン」の概要とその応用	Design Solution Forum 2019	2019/10/3
42	吉村地尋	日立製作所	最適化問題向け計算機「CMOS アニーリングマシン」の大規模 FPGA 実装とそのクラウド運用	Avnet-Xilinx Data Center Acceleration Seminar 2019 Autumn	2019/10/10
43	山岡雅直	日立製作所	CMOS アニーリングマシン	日立 返仁会	2019/10/29

番号	発表者	所属	タイトル	会議名	発表年月
44	山岡雅直	日立製作所	社会インフラの最適運用に向けた日立 CMOS アニーリングマシン	北大部局横断シンポジウム	2019/10/31
45	Normann Mertig	日立製作所	The CMOS Annealing Machine	Cambridge 大	2019/11/11
46	Chihiro Yoshimura, Masato Hayashi, Takashi Takemoto and Masanao Yamaoka	日立製作所	CMOS Annealing Machine: A Domain-Specific Architecture for Combinatorial Optimization Problem	ASP-DAC2020 https://aspdac2020.github.io/aspdac20/	2019/11/11
47	吉村地尋	日立製作所	CMOS アニーリングマシンの概要と応用について	量子 ICT フォーラム	2019/11/13
48	山岡雅直	日立製作所	CMOS アニーリングマシンと次世代コンピュータ	(株) リオン講演会	2019/12/12
49	吉村地尋	日立製作所	社会インフラの最適運用に向けた日立 CMOS アニーリングマシン	第 19 回 PC クラスタシンポジウム	2019/12/13
50	山岡雅直	日立製作所	最適化処理を加速する CMOS アニーリングマシンの概要	AI チップ設計拠点フォーラム (第 7 回)	2019/12/23
51	林真人	日立製作所	大規模な組合せ最適化問題に向けたスケラブルな CMOS アニーリングプロセッサ	MCPC 量子コンピュータ WG で発行するアニーリングマシン紹介冊子	2020/1/24
52	山岡雅直	日立製作所	エッジデバイス向け名刺サイズ CMOS アニーリングマシンの開発	MEMS センシング&ネットワークシステム展 2020	2020/1/30
53	林真人	日立製作所	組合せ最適化処理に向けた CMOS アニーリングマシンの開発と評価	第 1 回 Cloud Testing Service ユーザ会	2020/2/21
54	-	日立製作所	パートナーとの協創で CMOS アニーリングマシンの可能性を広げる	日立ホームページ内「新たな協創のカたち」	2020/4
55	川畑史郎	産業技術総合研究所	Quantum applications of superconductor junctions: superconductor/ferromagnet hybrids & quantum annealing	National Research University Higher School of Economics, Moscow Institute of Electronics and Mathematics セミナー	2016/9/29
56	川畑史郎	産業技術総合研究所	量子コンピューティングとイジング型コンピューティング	電気学会ナノエレクトロニクス新機能創出・集積化技術専門員会 「新原理コンピューティング」	2017/3/22
57	川畑史郎	産業技術総合研究所	量子コンピュータ・量子アニーリング研究の最前線 量子技術産業の曙	上智大学理工学部機能創造理工学科 物性セミナー	2016/10/24

番号	発表者	所属	タイトル	会議名	発表年月
58	川畑史郎	産業技術総合研究所	Large scale superconducting quantum circuits: Quantum metamaterials & quantum annealing	Loughborough University Landau Seminar	2016/11/4
59	川畑史郎	産業技術総合研究所	量子アニーリングの最新研究動向と将来展望	パナソニック技術セミナー	2016/7/26
60	川畑史郎	産業技術総合研究所	量子コンピュータ・量子アニーリング研究の最前線	北海道大学大学院工学研究院応用物理学部門数理物理工学研究室セミナー	2016/12/13
61	小池帆平	産業技術総合研究所	第五世代コンピュータから量子アニーリングまで	日立研究討論会「半導体プロセスのためのデバイス最新動向」— IEDM2016 報告会—	2017/1/31
62	M. Hidaka & S. Nagasawa	産業技術総合研究所	Controllability and Reliability of Fabrication Process for Digital Circuits in CRAVITY	Superconducting SFQ VLSI Workshop	2017/2/20
63	日高睦夫	産業技術総合研究所	超電導エレクトロニクス	第 64 回応用物理学会春季学術講演会シンポジウム「超伝導応用技術開発ロードマップと現状」	2017/3/14
64	川畑史郎	産業技術総合研究所	はじめに：基礎物理学と最先端テクノロジーの融合「イジング型コンピュータ」	2016 年日本物理学会秋季大会シンポジウム「次世代情報処理技術：イジング型コンピュータ」	2016/9/15
65	川畑史郎	産業技術総合研究所	IoT・人工知能時代に向けた超伝導量子アニーリングマシンの開発	産総研－理研 第 2 回量子技術イノベーションコアワークショップ	2016/11/22
66	今福健太郎、片下敏宏、川畑史郎、小池帆平、前澤正明	産業技術総合研究所	Application of Quantum Annealer to Circuit Satisfiability Problem and Cryptanalysis	産総研－理研 第 2 回量子技術イノベーションコアワークショップ	2016/11/22
67	川畑史郎	産業技術総合研究所	量子情報ビジネス“Quantum 2.0”の夜明け：量子コンピュータと量子アニーリング	第 46 回インターネットコンジャパンエレクトロニクス製造・実装技術展	2017/1/19
68	H. Koike, M. Maezawa, K. Imafuku, M. Hioki, S. Kawabata	産業技術総合研究所	ASAC: Application Specific Annealing Circuit – A New Approach Towards Designing a Quantum Annealing Superconductor Integrated Circuit	The 30th International Symposium on Superconductivity(ISS2017)	2017/12/13

番号	発表者	所属	タイトル	会議名	発表年月
69	M. Maezawa, M. Hioki, K. Imafuku, T. Katashita, S. Kawabata, H. Koike, T. Nakagawa, T. Sekigawa	産業技術総合研究所	Simulation of Thermal Annealing of Superconducting Bits	2017 International Workshop on Superconducting Quantum Technology (FLUXONICS)	2017/6/18
70	S. Kawabata	産業技術総合研究所	Towards scalable superconducting quantum annealer	AIST Post Moore Computing Mini Workshop, The International Conference for High Performance Computing, Networking, Storage and Analysis (SC2017)	2017/11/15
71	K. Imafuku, M. Hioki, T. Katashita, S. Kawabata, H. Koike, M. Maezawa, T. Nakagawa, Y. Oiwa, and T. Sekigawa	産業技術総合研究所	Annealing Computation with Adaptor Mechanism and its Application to Property-Verification of Neural Network Systems	Quantum Techniques in Machine Learning (QTML 2017)	2017/11/6

番号	発表者	所属	タイトル	会議名	発表年月
72	M. Hidaka, S. Nagasawa, M. Maezawa, T. Yamada, K. Inomata, G. Fujii, H. Yamamori, M. Ukibe, S. Kawabata	産業技術総合研究所	Novel Fabrication Process and Device Structure for Scalable Superconducting Quantum Annealing Machines	Adiabatic Quantum Computing Conference (AQC 2017)	2017/6/27
73	M. Maezawa, K. Imafuku, M. Hidaka, H. Koike, S. Kawabata	産業技術総合研究所	Technology Integration for Practical-Scale Quantum Annealing Machine	Adiabatic Quantum Computing Conference (AQC 2017)	2017/6/27
74	M. Maezawa, M. Hioki, K. Imafuku, T. Katashita, S. Kawabata, H. Koike, T. Nakagawa, T. Sekigawa	産業技術総合研究所	Simulation of Thermal Annealing of Superconducting Bits	Adiabatic Quantum Computing Conference (AQC 2017)	2017/6/27
75	M. Maezawa, K. Imafuku, M. Hidaka, H. Koike, S. Kawabata	産業技術総合研究所	Design of Quantum Annealing Machine for Prime Factoring	The 16th International Superconductive Electronics Conference (ISEC 2017)	2017/6/12

番号	発表者	所属	タイトル	会議名	発表年月
76	G. Fujii, M. Ukibe, K. Makise, M. Hidaka, S. Nagasawa, H. Yamamori, K. Inomata, T. Yamada, S. Kawabata	産業技術総合研究所	Fabrication of Sn-filled superconducting through-silicon vias (SC-TSV) for large-scale superconducting quantum circuits	APS March Meeting 2018	2018/3/8
77	M. Hidaka, M. Maezawa, K. Makise, S. Nagasawa, T. Yamada, K. Inomata, G. Fujii, H. Yamamori, M. Ukibe, S. Kawabata	産業技術総合研究所	Scalable device structure for large-scale superconducting quantum annealing machines	APS March Meeting 2018	2018/3/8

番号	発表者	所属	タイトル	会議名	発表年月
78	S. Kawabata, K. Endo, G. Fujii, M. Hidaka, M. Hioki, K. Imafuku, K. Inomata, V. Karanikolas, T. Katashita, K. Kikuchi, H. Koike, S. Kohjiro, M. Maezawa, K. Makise, S. Nagasawa, H. Nakagawa, T. Nakagawa, T. Sekigawa, M. Ukibe, C. Watanabe, T. Yamada, H. Yamamori	産業技術総合研究所	Towards large-scale superconducting quantum annealers: 2.5D packaging technology and application specific architecture	APS March Meeting 2018	2018/3/8
79	K. Makise, M. Maezawa, M. Hidaka, H. Nakagawa, K. Kikuchi	産業技術総合研究所	Superconducting solder bumping technology for scalable quantum annealing machines	APS March Meeting 2018	2018/3/8
80	S. Kawabata	産業技術総合研究所	Introduction to superconducting quantum annealing machine	Moscow Institute of Electronics and Mathematics Seminar	2017/11/7

番号	発表者	所属	タイトル	会議名	発表年月
81	S. Kawabata	産業技術総合研究所	Intoroduction to quantum computatiopn	Moscow Institute of Electronics and Mathematics Seminar	2017/11/2
82	川畑史郎	産業技術総合研究所	量子コンピュータ技術の基礎と最新研究開発動向	未踏科学技術協会特別講演会	2018/2/1
83	川畑史郎	産業技術総合研究所	超伝導量子アニーリングマシンの研究開発	理研-産総研合同シンポ	2018/1/31
84	川畑史郎	産業技術総合研究所	量子計算機の研究開発動向とビジネス展開	第 51 回 ISS スクエア水平ワークショップ	2018/1/31
85	川畑史郎	産業技術総合研究所	汎用量子コンピュータの最新研究開発動向	JEITA 第 4 回非ノイマン型情報処理へ向けたデバイス技術分科会	2017/11/22
86	前澤正明	産業技術総合研究所	超伝導量子アニーリングマシンの実用化に向けて	理研-産総研 第三回 量子技術イノベーションコア Workshop	2017/11/13
87	前澤正明	産業技術総合研究所	超伝導量子アニーリングの基礎と応用	日本学術振興会 146 委員会 通信情報処理分科会	2017/8/3
88	川畑史郎	産業技術総合研究所	量子コンピュータの技術動向について	第 1 回つくば応用超電導コンステレーションズセミナー	2017/7/25
89	川畑史郎	産業技術総合研究所	量子コンピュータと量子アニーリング入門：基礎から最先端まで	東京電機大学 鳩山サイエンスフォーラム	2017/6/8
90	川畑史郎	産業技術総合研究所	量子コンピュータと量子アニーリング超入門	山梨大学 学術研究会	2017/6/1
91	川畑史郎	産業技術総合研究所	組合せ最適化処理のための量子アニーリングマシンの研究開発	量子 ICT フォーラム 2017	2017/10/6
92	川畑史郎	産業技術総合研究所	量子コンピュータと量子アニーリングの基礎と最先端	岡山大学理学部物理学科セミナー	2017/12/12
93	川畑史郎	産業技術総合研究所	量子コンピュータ・量子アニーリングの基礎と最新研究開発動向	北海道大学理学部数学科日立北大ラボカフェ	2017/12/19
94	川畑史郎	産業技術総合研究所	量子コンピュータ研究開発最前線	大阪大学大学院基礎工学研究科セミナー	2017/12/25
95	日高睦夫、前澤正明、牧瀬圭正、永沢秀一、山田隆宏、猪股邦宏、藤井剛、山森弘毅、浮辺雅宏、川畑史郎	産業技術総合研究所	拡張可能な超伝導量子アニーリングデバイス構造	電気学会金属・セラミクス/超電導機器合同研究会	2018/1/17

番号	発表者	所属	タイトル	会議名	発表年月
96	日高睦夫、 前澤正明、 牧瀬圭正、 永沢秀一、 山田隆宏、 猪股邦宏、 藤井剛、山 森弘毅、浮 辺雅宏、川 畑史郎	産業技術総合研究 所	超伝導アニーリングマシンに向けたス ケーラブルデバイス構造	産総研－理研 第3回量子技 術イノベーションコアワークショップ	2017/11/13
97	Vasilios Karanikola s、田中宗、 前澤正明、 川畑史郎	産業技術総合研究 所	Theory of classical and quantum hybrid annealing	産総研－理研 第3回量子技 術イノベーションコアワークショップ	2017/11/13
98	小池帆平、 前澤正明、 今福健太 郎、日置雅 和、川畑史 郎	産業技術総合研究 所	特定最適化問題専用超伝導量子 アニーリング回路 ASAC	産総研－理研 第3回量子技 術イノベーションコアワークショップ	2017/11/13
99	今福健太 郎、日置雅 和、片下敏 宏、川畑史 郎、小池帆 平、前澤正 明、中川 格、大岩 寛、関川敏 弘	産業技術総合研究 所	量子アニーリングマシンにはニューラル ネットワークの内なる声聞こえるか	産総研－理研 第3回量子技 術イノベーションコアワークショップ	2017/11/13
100	K. Imafuku	産業技術総合研究 所	Application of Quantum Annealing Mechanism to von Neumann Measurement in Collective Space	Adiabatic Quantum Computing Conference 2018 (AQC-18)	2018/6/26
101	Hanpei Koike, Masaaki Maezawa, Kentaro Imafuku, Masakazu Hioki, Shiro Kawabata	産業技術総合研究 所	Demonstration of A Portable Application-Specific Annealing Circuit (ASAC) for Integer Factoring without Refrigerator	Adiabatic Quantum Computing 2018	2018/6/26

番号	発表者	所属	タイトル	会議名	発表年月
102	Hanpei Koike, Kentaro Imafuku, Masaaki Maezawa, Shiro Kawabata	産業技術総合研究所	AIST Analog Annealer: An Experimental Application-Specific Annealing Circuit Dedicated To Integer Factoring	IEEE International Conference on Rebooting Computing	2018/11/7
103	Hanpei Koike, Kentaro Imafuku, Masaaki Maezawa, Shiro Kawabata	産業技術総合研究所	AIST Analog Annealer: 因数分解専用アニーリングマシン	産総研-理研 第4回 量子技術イノベーションコア Workshop	2018/11/12
104	Hanpei Koike, Kentaro Imafuku, Shiro Kawabata	産業技術総合研究所	Development of a Scalable Annealing Machine Dedicated to Integer Factoring	APS March Meeting 2019	2019/3/6
105	S. Nagasawa, M. Maezawa, M. Hidaka	産業技術総合研究所	Fabrication process for Nb-based quantum annealing devices	International Workshop on Superconducting Sensors and Detectors (IWSSD2018)	2018/7/24
106	S. Nagasawa, K. Hinode, M. Hidaka	産業技術総合研究所	Degradation of Superconducting Contacts depending on Integrated Circuit Layout Design	Superconducting SFQ VLSI Workshop (SSV 2019)	2019/1/17
107	関優也, 田中宗, 川畑史郎	産業技術総合研究所、早稲田大学	Phase transitions in quantum annealing on a qudit system	th Summer School on Semiconductor/Superconductor Quantum Coherence Effect and Quantum Information	2018/9/4
108	牧瀬圭正、前澤正明、仲川博、日高睦夫、菊地克弥、川畑史郎	産業技術総合研究所	Development of superconducting connection by flip-chip bonding for a multilayer superconducting quantum annealing machines	APS March meeting 2019	2019/3/7

番号	発表者	所属	タイトル	会議名	発表年月
109	G. Fujii, M. Ukibe, K. Makise, M. Hidaka, S. Nagasawa, H. Yamamori, K. Inomata, T. Yamada, S. Kawabata	産業技術総合研究所	Fabrication of Sn-Cu alloy superconducting films for filled superconducting through-silicon vias	APS March Meeting 2019	20019/3/7
110	S. Kawabata	産業技術総合研究所	Engineering for scalable superconducting quantum annealers	Superconducting SFQ VLSI Workshop (SSV 2019)	2019/1/17
111	S. Kawabata	産業技術総合研究所	Scalable superconducting quantum annealer based on 2.5D packaging technology and application specific architecture	The 30th International Symposium on Superconductivity (ISS2018)	2018/12/13
112	S. Kawabata	産業技術総合研究所	Integration technology for scalable superconducting quantum annealer	Workshop on Innovative Nanoscale Devices and Systems (WINDS018)	2018/11/27
113	V. Karanikolas, S. Kawabata	産業技術総合研究所	Pulsed Quantum Annealing for Enhanced Success Probability	5th International Conference on Materials Science and Nanotechnology For Next Generation (MSNG-2018)	2018/10/5
114	S. Kawabata	産業技術総合研究所	Large-scale superconducting quantum annealing machine based on 2.5D packaging technology and application specific architecture	The International Conference on Superconducting Quantum Technology (SQT)	2018/8/1
115	S. Kawabata, Vasilios Karanikolas	産業技術総合研究所	Theory of quantum annealing with diabatic pulse	Adiabatic Quantum Computing Conference 2018 (AQC-18)	2018/6/27

番号	発表者	所属	タイトル	会議名	発表年月
116	M. Hidaka, M. Maezawa, K. Makise, S. Nagasawa, T. Yamada, K. Inomata, G. Fujii, H. Yamamori, M. Ukibe, S. Kawabata	産業技術総合研究所	Expansion of fabrication process from superconducting digital to quantum annealing devices	International Workshop of High-Temperature Superconductors in High Frequency Field (HTSHFF 2018)	2018/6/6
117	川畑史郎	産業技術総合研究所	量子アニーリング：ハードウェア開発の現状と課題	第12回アクセラレーション技術発表討論会「量子コンピュータ」	2019/1/28
118	川畑史郎	産業技術総合研究所	超伝導量子アニーリングマシンの大規模化に向けて	新世代コンピューティングシンポジウム/第8回電子光技術シンポジウム	2019/1/25
119	川畑史郎	産業技術総合研究所	超伝導テクノロジーを利用した量子コンピュータと量子アニーリングマシン	研究産業・産業技術振興協会 第3回研究産業技術懇談会,	2018/12/14
120	川畑史郎	産業技術総合研究所	超伝導テクノロジーが拓く革新的コンピュータ：量子アニーリングと量子コンピュータ	産業技術総合研究所テクノブリッジフェアセミナー「量子コンピュータと量子センシングが拓く未来社会」	2018/10/26
121	川畑史郎	産業技術総合研究所	量子コンピュータと量子アニーリングマシンのための三次元実装技術	エレクトロニクス実装学会 次世代配線板研究会「材料・システムから量子コンピュータまで～次世代配線板の姿を探る～」	2018/10/23
122	川畑史郎	産業技術総合研究所	イントロダクション：量子コンピュータ及び関連ハードウェアの研究開発動向	量子 ICT フォーラム 2018	2018/10/11
123	川畑史郎	産業技術総合研究所	量子コンピュータの基礎と最新技術および将来展望～量子コンピュータ、量子アニーリングにおける研究開発、ビジネス展開および今後の展開～	日本テクノセンターセミナー	2018/9/26
124	川畑史郎	産業技術総合研究所	量子コンピュータと量子アニーリングの研究開発最前線	量子コンピューティングビジネスフォーラム 2018	2018/7/30
125	川畑史郎	産業技術総合研究所	量子コンピュータの最新研究開発動向	大阪大学産業科学研究所 量子情報・機械学習セミナー	2018/4/20

番号	発表者	所属	タイトル	会議名	発表年月
126	Shohei Watabe, Yuya Seki, Shiro Kawabata	産業技術総合研究所、東京理科大学	Energy gap scaling of quantum annealing based on Wajnflasz--Pick model	APS March Meeting 2019	2018/3/7
127	川畑史郎	産業技術総合研究所	超伝導量子回路を用いた量子アニーリングマシンと量子シミュレータ：動向・展望・課題	第79回応用物理学会秋季学術講演会「量子コンピュータと量子シミュレーションの現状と展望II」	2018/9/20
128	川畑史郎	産業技術総合研究所	量子力学を利用した革新的コンピュータ：量子コンピュータと量子アニーリングマシン	パナソニックセミナー	2018/12/20
129	川畑史郎	産業技術総合研究所	量子コンピュータと量子アニーリングマシン：基礎から最先端まで	SONY 先端技術セミナー	2018/10/4
130	Y. Matsuzaki, Y. Seki, S. Kawabata	産業技術総合研究所	Quantum annealing with capacitive-shunted flux qubits	International Conference on Solid State Devices and Materials 2019 (SSDM2019)	2019/9/2
131	W. Feng, K. Kikuchi, M. Hidaka, H. Yamamori, Y. Araga, K. Makise, S. Kawabata	産業技術総合研究所	Efficient Heat Transfer by Through Silicon Via in 3D Packaging for Practical-scale Quantum Annealing Machine	International Conference on Solid State Devices and Materials 2019 (SSDM2019)	2019/9/2
132	M. Hidaka	産業技術総合研究所	Japanese activities for superconducting circuits using flip-chip configurations	International Superconductive Electronics Conference (ISEC2019)	2019/7/29
133	M. Hioki, S. Kawabata	産業技術総合研究所	esign Verification of Superconducting Quantum Annealing Integrated Circuits Using EDA tools for VLSI	20th Anniversary of Superconducting Qubits (SQ20th)	2019/5/14

番号	発表者	所属	タイトル	会議名	発表年月
134	G. Fujii, M. Ukibe, K. Makise, M. Hidaka, S. Nagasawa, H. Yamamori, K. Inomata, T. Yamada, S. Kawabata	産業技術総合研究所	Development of Sn-filled superconducting through-silicon vias (SC-TSV) for large-scale superconducting quantum circuits	20th Anniversary of Superconducting Qubits (SQ20th)	2019/5/14
135	H. Koike, K. Imafuku, S. Kawabata	産業技術総合研究所	AIST Analog Annealer: An Experimental Application-Specific Annealing Circuit Dedicated To Integer Factoring,	20th Anniversary of Superconducting Qubits (SQ20th)	2019/5/14
136	S. Watabe, Y. Seki, S. Kawabata	産業技術総合研究所、東京理科大	Quantum annealing based on Wajnasz-Pick model	20th Anniversary of Superconducting Qubits (SQ20th)	2019/5/14
137	川畑史郎	産業技術総合研究所	イジング型コンピュータハードウェアの最新研究開発動向	経済産業省政策シンポジウム「次世代コンピュータが実現する革新的ビジネス～量子コンピュータ/アニーリングマシンが切り開く未来～」	2019/5/20
138	日高睦夫	産業技術総合研究所	超伝導集積回路作製技術の現状と将来展望	応用物理学会超伝導分科会第 60 回研究会	2019/12/12
139	牧瀬圭正、 日高睦夫、 仲川博、菊地克弥、 藤井剛、浮辺雅宏、 川畑史郎	産業技術総合研究所	スケーラブル超伝導量子アニーリングマシンのためのフリップチップボンディングによる超伝導接続と評価	第 80 回応用物理学会秋季学術講演会	2019/9/19
140	蔡 兆申	理化学研究所	Single Microwave Photon Creation and Detection	International Symposium on Dynamics in Artificial Quantum Systems (DQIS), Tokyo	2016/1

番号	発表者	所属	タイトル	会議名	発表年月
141	蔡 兆申	理化学研究所	Superconducting Quantum Electronics	Canadian-Japanese Scientific & Culture Exchange meeting: Quantum Computing via Quantum Annealing (D-Wave Meeting), Tokyo	2016/5
142	蔡 兆申	理化学研究所	超伝導量子情報処理：量子計算、アニーリングとシミュレーション	日本物理学会 シンポジウム、「次世代情報処理技術：イジング型コンピュータ」、金沢	2016/9
143	蔡 兆申	理化学研究所	Quantum chemistry simulation with superconducting boson sampling circuits	MIPT Conference & International School on Superconducting Hybrid Nanostructure: Physics and Application, Russia	2016/9
144	蔡 兆申	理化学研究所	超伝導量子情報処理	IoT 横断：脳型推論集積システム第 1 回人材育成スクール、つくば	2017/2
145	蔡 兆申	理化学研究所	コヒーレント位相滑り素子と量子電流標準	電子通信学会総合大会・名古屋	2017/3
146	J.S. Tsai	理化学研究所	Coherent quantum phase slip in superconducting thin wire	Electron, Ion, and Photon Beam Technology and Nanofabrication 2017 (EIPBN2017), Orlando, USA	2017/6
147	J.S. Tsai	理化学研究所	Superconducting Circuit QED for Quantum Annealing, Computing, & Simulation	Adiabatic Quantum Computing Conference 2017 (AQC2017), Tokyo	2017/6
148	J.S. Tsai	理化学研究所	Superconducting Circuit QED for Quantum Computing, Simulation, & Annealing	Conference on Quantum Computation and Simulation, Kavli Institute for Theoretical Science, Beijing	2017/7
149	蔡 兆申	理化学研究所	新原理量子アニーリング機械の研究開発	平成 29 年度第 2 回中間技術推進委員会およびワークショップ、北海道大学、北海道	2017/9
150	蔡 兆申	理化学研究所	超伝導量子情報と光子を使ったスケールアップ	理研・産総研量子技術イノベーションコア Workshop, 秋葉原 UDX, 東京	2017/11
151	J.S. Tsai	理化学研究所	Coherent superconducting circuits and quantum information – 30 years' advancements	ISS2017 The 30th International Symposium on Superconductivity, Iino Hall and Conference Center, Tokyo	2017/12

番号	発表者	所属	タイトル	会議名	発表年月
152	蔡 兆申	理化学研究所	超伝導万量子計算機に向けた取り組み	理化学研究所・産業技術総合研究所合同シンポジウム, 日本科学未来館, 東京	2018/1
153	蔡 兆申	理化学研究所	超伝導量子情報と光子を使ったスケールリング	次世代配線板研究会公開研究会, エレクトロニクス実装学会, 東京	2018/2
154	Y. Zhou	理化学研究所	[ポスター発表] Tunable Microwave Single Photon Source Based on Transmon Qubit with High Emission Efficiency	International Conference on challenges in Quantum Information Science (CQIS2018), Tokyo	2018/4
155	A. Tomonaga	理化学研究所	[ポスター発表] Superconducting Quantum Annealing Architecture with LC Resonators	International Conference on challenges in Quantum Information Science (CQIS2018), Tokyo	2018/4
156	蔡 兆申	理化学研究所	Superconducting Circuit QED for Quantum Annealing, Computing, & Simulation	IWSSQC, China	2018/5
157	A. Tomonaga	理化学研究所	Qubit-resonator coupling system for quantum annealing	International Conference on Solid State Devices and Materials 2018, Sendai	2018/9
158	蔡 兆申	理化学研究所	超伝導エレクトロニクス技術を利用した量子情報処理: 量子コンピュータと量子アニーリングマシン	低温工学・超電導学会 2018 年度第 3 回冷凍部会例会、東京	2018/9
159	蔡 兆申	理化学研究所	超伝導量子回路と量子コンピュータ	第 79 回応用物理学会秋季学術講演会チュートリアル、名古屋国際会議場、名古屋市	2018/9
160	I. Zotova	理化学研究所	[ポスター発表] Investigation of a microwave beam splitter for quantum experiments	Okinawa School in Physics 2018: Coherent Quantum Dynamics, Okinawa	2018/9
161	Y. Zhou	理化学研究所	[ポスター発表] Tunable Microwave Single Photon Source Based on Transmon Qubit with High Emission Efficiency	The 31 st International Symposium on Superconductivity (ISS2018), Tsukuba, Japan	2018/12
162	G. Lakshmi Bhai	理化学研究所	[ポスター発表] Characterization of C-shunt flux qubit and its further applications in circuit-QED	The 31 st International Symposium on Superconductivity (ISS2018), Tsukuba, Japan	2018/12

番号	発表者	所属	タイトル	会議名	発表年月
163	I. Zotova	理化学研究所	[ポスター発表] Development of a Superconducting Microwave Beam Splitter for Boson Sampling Experiments	The 31 st International Symposium on Superconductivity (ISS2018), Tsukuba, Japan	2018/12
164	I. Zotova	理化学研究所	Interference experiments with superconducting microwave beam splitter	APS March Meeting 2019, Boston, USA	2019/3
165	H. Mukai	理化学研究所	Packaging large-scale superconducting quantum computer with airbridge	APS March Meeting 2019, Boston, USA	2019/3
166	A. Tomonaga	理化学研究所	Superconducting Quantum Annealing Architecture with LC Resonators	APS March Meeting 2019, Boston, USA	2019/3
167	A. Tomonaga	理化学研究所	[ポスター発表] Superconducting lumped element resonator for quantum annealing	20 th Anniversary of Superconducting Qubits (SQ20th), Tsukuba, Japan	2019/5
168	H. Mukai	理化学研究所	[ポスター発表] Pseudo-2D superconducting quantum circuit for the surface codes	20 th Anniversary of Superconducting Qubits (SQ20th), Tsukuba, Japan	2019/5
169	I. Zotova	理化学研究所	[ポスター発表] Tunable superconducting microwave beam splitter and switch on chip	20 th Anniversary of Superconducting Qubits (SQ20th), Tsukuba, Japan	2019/5
170	Y. Zhou	理化学研究所	[ポスター発表] Tunable Microwave Single-Photon Source Based on Transmon Qubit with High Efficiency	20 th Anniversary of Superconducting Qubits (SQ20th), Tsukuba, Japan	2019/5
171	D. Zhang	理化学研究所	[ポスター発表] Hybrid Flux Qubit for Engineering the Couplings in a superconducting Quantum Circuit	20 th Anniversary of Superconducting Qubits (SQ20th), Tsukuba, Japan	2019/5
172	R. Wang	理化学研究所	[ポスター発表] Versatile vacuum gap crossovers (VGCs) for use in compact and low lossy quantum integrated circuit	20 th Anniversary of Superconducting Qubits (SQ20th), Tsukuba, Japan	2019/5
173	蔡 兆申	理化学研究所	技術・芸術・科学、そして量子～複雑適応系の最前線	第2回研究会芸術と量子とナノテクノロジー, 早稲田大学, 東京	2019/6

番号	発表者	所属	タイトル	会議名	発表年月
174	Y. Zhou	理化学研究所	Efficient Tunable Microwave Single-photon Source Based on Transmon Qubit	ISEC2019, Riverside, USA	2019/7
175	I. Zotova	理化学研究所	[ポスター発表] Tunable microwave beam splitter and switch on-chip	2019 RIKEN Summer School, Chiba, Japan	2019/10
176	R. Wang	理化学研究所	[ポスター発表] Versatile Vacuum Gap Crossovers (VGCs) for Use in a Compact Quantum Integrated Circuit	International School and Symposium on Nanoscale Transport and Photonics 2019 (ISNTT2019), Atsugi, Japan	2019/11
177	T. Miyanaga	理化学研究所	[ポスター発表] Tunable coupling of lumped element resonators for scalable annealing architecture	理研—産総研 第5回量子技術イノベーションコア Workshop, 秋葉原, 東京	2019/12
178	I. Zotova	理化学研究所	[ポスター発表] Tunable microwave beam splitter using planar capacitance technology	理研—産総研 第5回量子技術イノベーションコア Workshop, 秋葉原, 東京	2019/12
179	R. Wang	理化学研究所	[ポスター発表] Large dimensional vacuum gap crossovers (VGCs) for use in a compact quantum integrated circuit	EU-USA-Japan International Symposium on Quantum Technology, Kyoto, Japan	2019/12
180	H. Mukai	理化学研究所	[ポスター発表] Pseudo-2D superconducting circuit for the universal quantum computing – for the implementations of the surface code and the 3D cluster state	EU-USA-Japan International Symposium on Quantum Technology, Kyoto, Japan	2019/12
181	J.S. Tsai	理化学研究所	New Architectures for Superconducting Quantum Computer	2020 International Symposium on Superconductor Electronics, Yokohama, Japan	2020/1
182	G. Lakshmi Bhai	理化学研究所	Phase noise of a Josephson parametric oscillator	APS March Meeting 2020, Denver, USA (Conference was cancelled due to COVID-19)	2020/3

番号	発表者	所属	タイトル	会議名	発表年月
183	Z.R. Lin	理化学研究所	Dynamics of flux-driven Josephson Parametric Oscillator	10th International Symposium on Intrinsic Josephson Effects and Plasma Oscillations in High-Tc Superconductors (Plasma+2016)	2016/10
184	Z.R. Lin	理化学研究所	Quantum limited measurement using superconducting circuits	Quantum Innovators Workshop	2016/10
185	中村 泰信	理化学研究所	超伝導量子エレクトロニクス研究の進展：巨視的量子機械の実現に向けて	産総研－理研 第2回量子技術イノベーションコアワークショップ	2016/11
186	Z.R. Lin	理化学研究所	Josephson parametric amplifier/oscillator and its application to quantum information processing	29th International Superconductivity Symposium (ISS2016)	2016/12
187	中村 泰信	理化学研究所	超伝導量子計算研究の進展	第10回量子科学技術委員会	2017/4
188	中村 泰信	理化学研究所	巨視的量子機械の実現へ向けて	光電子融合研究センターシンポジウム－光電子融合の新たな展開	2017/4
189	Z.R. Lin	理化学研究所	Single microwave-photon detector using superconducting circuits	Forum on Frontiers of Quantum Computation	2017/4
190	K. Inomata	理化学研究所	Single microwave-photon detector based on superconducting quantum circuits	17th International Workshop on Low Temperature Detectors (LTD17)	2017/7
191	中村 泰信	理化学研究所	超伝導量子コンピュータ	日本学術振興会シリコン超集積化システム第165委員会第86回研究会	2017/7
192	Y. Nakamura	理化学研究所	Microwave single-photon detectors	Okinawa School in Physics: Coherent Quantum Dynamics (CQD2017)	2017/10
193	中村 泰信	理化学研究所	超伝導量子計算	デザインガイア2017～VLSI設計の新しい大地～	2017/11
194	中村 泰信	理化学研究所	超伝導量子コンピュータの実現に向けて	応用物理学会システムデバイスロードマップ委員会 ERM/BC 合同ワークショップ	2017/11
195	中村 泰信	理化学研究所	超伝導回路を用いた量子計算の実現に向けて	応用物理学会超伝導分科会第56回研究会『量子情報処理技術～超伝導回路から量子ニューラルネットワークまで～』	2017/12

番号	発表者	所属	タイトル	会議名	発表年月
196	Y. Urade	理化学研究所	[ポスター発表] Designing broadband flux-driven Josephson parametric amplifiers based on impedance engineering	2nd CEMS International Conference on Dynamics in Artificial Quantum Systems (DAQS2018)	2018/1
197	中村 泰信	理化学研究所	超伝導量子コンピュータ	第 19 回情報セキュリティ・シンポジウム	2018/3
198	中村 泰信	理化学研究所	超伝導量子コンピュータの実現への取り組み	第 2 回 AI・人工知能 EXPO	2018/4
199	中村 泰信	理化学研究所	超伝導量子ビット集積化に向けた課題	日本学術振興会超伝導エレクトロニクス 146 委員会第 97 回研究会	2018/4
200	浦出 芳郎	理化学研究所	[ポスター発表] 環境インピーダンス制御による広帯域ジョセフソンパラメトリック増幅器の開発	ImPACT 未来開拓研究会	2018/5
201	Y. Nakamura	理化学研究所	Microwave single photon detectors	International Workshop on "Fundamental Problems in Mathematical and Theoretical Physics"	2018/7
202	中村 泰信	理化学研究所	超伝導量子ビットと量子コンピュータ	特別シンポジウム「物理学と量子情報」	2018/8
203	中村 泰信	理化学研究所	超伝導量子コンピュータの実現に向けた取り組み	NOMURA スピーカーシリーズ	2018/8
204	Y. Nakamura	理化学研究所	Macroscopic quantum machines	Japan-EU Joint Workshop on Advanced Quantum Technology for Future Innovation	2018/9
205	Y. Nakamura	理化学研究所	Superconducting quantum circuits: quantum computing and other applications	18th Asian Quantum Information Science Conference (AQIS'18)	2018/9
206	中村 泰信	理化学研究所	超伝導量子コンピュータ	日本物理学会 2018 年秋季大会	2018/9
207	中村 泰信	理化学研究所	超伝導量子コンピュータハードウェアの開発動向	量子 ICT フォーラム	2018/10
208	Y. Nakamura	理化学研究所	Superconducting quantum computing research in Japan	Applied Superconductivity Conference 2018 (ASC2018)	2018/11
209	Y. Nakamura	理化学研究所	Superconducting quantum circuits: quantum computing and other applications	KIAS 2018 Workshop on Superconducting Quantum Information	2018/11

番号	発表者	所属	タイトル	会議名	発表年月
210	中村 泰信	理化学研究所	超伝導量子コンピュータの実現に向けて	新世代コンピューティングシンポジウム／第 8 回電子光技術シンポジウム	2019/1
211	Z.R. Lin	理化学研究所	Real-time detection of an itinerant microwave photon using dressed-state engineering	APS March Meeting 2019	2019/3
212	中村 泰信	理化学研究所	超伝導量子ビット—20 年とこれから	応用物理学会	2019/3
213	中村 泰信	理化学研究所	量子情報科学の世紀	2019 年電子情報通信学会総合大会	2019/3
214	Y. Urade	理化学研究所	[ポスター発表] Development of broadband flux-driven Josephson parametric amplifiers based on external impedance engineering	20th Anniversary of Superconducting Qubits (SQ20th)	2019/5
215	Y. Urade	理化学研究所	Broadband Josephson Parametric Amplifiers	Seminar at Center for Axion and Precision Physics Research, IBS	2019/7
216	浦出 芳郎	理化学研究所	超伝導量子ビットの読み出し多重化に向けた広帯域ジョセフソンパラメトリック増幅器	超伝導エレクトロニクス研究会 (SCE)	2019/10
217	浦出 芳郎	理化学研究所	[ポスター発表] インピーダンス整合に基づく広帯域磁束駆動型ジョセフソンパラメトリック増幅器の開発	理研—産総研 第 5 回量子技術イノベーションコア Workshop	2019/12
218	Y. Urade	理化学研究所	[ポスター発表] Broadband Josephson parametric amplifier for multiplexed readout of superconducting qubits	Topical Conference on Quantum Computing 2019 (TCQC2019)	2019/12
219	Y. Urade	理化学研究所	Impedance-matched Josephson parametric amplifier using open stubs as shunt capacitance	APS March Meeting 2020, Denver, USA (Conference was cancelled due to COVID-19)	2020/3
220	田中 宗	早稲田大学	量子アニーリング：基礎研究から応用展開まで	日本物理学会 2016 年秋季大会	2016/9
221	田中 宗	早稲田大学	次世代量子情報処理技術「量子アニーリング」の現状と展望 -- 統計力学と量子技術が織りなす夢の架け橋 --	近畿大学工学部セミナー	2016/9
222	田中 宗	早稲田大学	量子アニーリングが拓く機械学習と計算技術の新時代	埼玉大学理学部物理学科セミナー	2016/11

番号	発表者	所属	タイトル	会議名	発表年月
223	田中 宗	早稲田大学	次世代量子情報処理技術「量子アニーリング」の基礎と応用	名古屋大学多自由度コロキウム	2016/12
224	田中 宗	早稲田大学	次世代量子情報技術 量子アニーリングが拓く新時代	(株)ブレインパッド社内勉強会	2016/12
225	田中 宗	早稲田大学	最適化処理の高精度化・高速化を促進する量子アニーリングの基礎・ビジネス展開への応用	日本テクノセンター特別講座	2017/2
226	田中 宗	早稲田大学	量子アニーリングのこれまでとこれから -- ハード・ソフト・アプリ三方向からの協調的展開 --	電気学会ナノエレクトロニクス新機能創出・集積化技術専門委員会「新原理コンピューティング」	2017/3
227	田中 宗	早稲田大学	量子アニーリングのこれまでとこれから -- ハード・ソフト・アプリ三方向からの協調的展開 --	第 19 回 全脳アーキテクチャ勉強会 ～ 脳・人工知能とアナログ計算・量子計算、	2017/5
228	寺田 晃太郎、田中 宗、林 真人、山岡 雅直、柳澤 政生、戸川 望	早稲田大学、日立製作所	20K スピン CMOS アニーリングマシンを対象とした 完全結合イジングモデルマッピング手法と評価	DA シンポジウム 2017 - システムと LSI の設計技術 -	2017/9
229	寺田 晃太郎、田中 宗、林 真人、山岡 雅直、柳澤 政生、戸川 望	早稲田大学、日立製作所	20K スピン CMOS アニーリングマシンを対象とした 完全結合イジングモデルマッピング手法	日本物理学会 2017 年秋季大会	2017/9
230	田中 宗	早稲田大学	組合せ最適化処理の高速化を目指したアニーリング研究開発の現状と展望	NEDO IoT 推進のための横断技術開発プロジェクト 第 2 回人材育成スクール	2017/10
231	田中 宗	早稲田大学	量子アニーリング及び周辺類似技術の研究開発最前線	量子コンピューティング実用への招待	2017/10
232	田中 宗	早稲田大学	量子アニーリングの研究開発最前線	一般社団法人データサイエンティスト協会 4th シンポジウム	2017/10
233	田中 宗	早稲田大学	量子アニーリング及び周辺技術の現状と課題、将来展望	システムデザイン・インテグレーション第 177 委員会 第 43 回 (第 3 期第 11 回) 研究会	2018/1
234	田中 宗	早稲田大学	量子アニーリング技術の基礎と応用 探索事例の最新動向	一般社団法人未踏科学技術協会特別講演会量子計算利用シリーズ 第 1 回人工知能・IoT 時代の量子コンピュータ、量子アニーリング、量子ニューラルネットワーク～量子ビジネスの幕開け～	2018/2

番号	発表者	所属	タイトル	会議名	発表年月
235	Shu Tanaka	Waseda University	Basics and Applications of Quantum Annealing	2nd Electron Devices Technology and Manufacturing (EDTM) Conference 2018 (EDTM2018),	2018/3
236	田中 宗	早稲田大学	量子アニーリング技術の最前線	平成 30 年電気大会全国大会	2018/3
237	Kotaro Terada, Daisuke Oku, Sho Kanamaru, Shu Tanaka, Masato Hayashi, Masanao Yamaoka, Masao Yanagisawa, and Nozomu Togawa	Waseda University, Hitachi	An Ising Model Mapping to Solve Rectangle Packing Problem	2018 VLSI-DAT Symposium	2018/4
238	田中 宗	早稲田大学	量子アニーリングの基礎と応用事例探索研究の現状	大阪大学産業科学研究所量子情報・機械学習セミナー	2018/4
239	田中 宗	早稲田大学	量子アニーリングや周辺技術の研究開発の現状と展望	OBCI プレミアムセミナー「2018 年知っておきたい次世代テクノロジーと OSS」	2018/4
240	田中 宗	早稲田大学	量子アニーリングの理論と応用	xSIG	2018/5
241	田中 宗	早稲田大学	イジングマシンの基礎と矩形パッキング最適化	第一回 QCX	2018/6
242	金丸 翔、於久 太祐、多和田 雅師、田中 宗、林 真人、山岡 雅直、柳澤 政生、戸川 望	早稲田大学、日立製作所	イジング計算機によるスロット配置問題の解法	VLSI 設計技術研究会	2018/6

番号	発表者	所属	タイトル	会議名	発表年月
243	Kotaro Terada, Daisuke Oku, Sho Kanamaru, Shu Tanaka, Masato Hayashi, Masanao Yamaoka, Masao Yanagisawa, and Nozomu Togawa	Waseda University, Hitachi	A Fully-Connected Ising Model Embedding Method and Its Evaluation for CMOS Annealing Machines	2018 Design Automation Conference (DAC)	2018/6
244	Kotaro Terada, Daisuke Oku, Sho Kanamaru, Shu Tanaka, Masato Hayashi, Masanao Yamaoka, Masao Yanagisawa, and Nozomu Togawa	Waseda University, Hitachi	An Ising Model Mapping to Solve Rectangle Packing Problem	AQC2018	2018/6
245	田中 宗	早稲田大学	量子アニーリング及び周辺技術の現状と展望	未来社会経済研究会	2018/7
246	田中 宗	早稲田大学	産学共同研究による量子アニーリング応用探索	量子コンピューティングビジネスフォーラム、	2018/7
247	田中 宗	早稲田大学	アニーリング技術開発の現状と将来展望	NEDO IoT 推進のための横断技術開発プロジェクト 2018 年度第一回人材育成スクール、	2018/8
248	田中 宗	早稲田大学	量子アニーリングや周辺技術の現状と展望：組合せ最適化処理の高速化・高精度化を目指して	サイエンティフィックシステム研究会 HPC フォーラム 2018	2018/8

番号	発表者	所属	タイトル	会議名	発表年月
249	Yuya Seki, Shu Tanaka, Shiro Kawabata,	National Institute of Advanced Industrial Science and Technology, Waseda University	Phase transitions in quantum annealing on a qudit system	第 8 回半導体/超伝導体量子効果と量子情報の夏期研修会	2018/9
250	田中 宗	早稲田大学	組合せ最適化問題のための量子アニーリングの現状と展望：量子技術を用いた新計算技術の挑戦	平成 30 年度電気関係学会東北支部連合大会	2018/9
251	田中 宗	早稲田大学	量子アニーリングの現状と将来展望	第 39 回日本公認会計士協会研究大会徳島大会 2018	2018/9
252	田中 宗	早稲田大学	アニーリングマシンの研究開発現状と使い方入門	IPA 次世代計算機講座	2018/9
253	田中 宗	早稲田大学	物理学と情報科学の架け橋：量子アニーリングや周辺技術の最近の話題	群馬県教育委員会セミナー	2018/10
254	田中 宗	早稲田大学	量子アニーリングや周辺技術の研究動向	MCPC AI・量子コンピュータセミナー	2018/10
255	田中 宗	早稲田大学	アニーリング技術の基礎と応用発掘の取り組み事例	第五回電子状態理論シンポジウム	2018/10
256	田中 宗	早稲田大学	量子アニーリング及び関連技術の研究開発の現状と展望	超スマート社会を切り拓く技術トレンドを探る 第 5 回：人工知能時代のコンピューティング基盤	2018/11
257	田中 宗	早稲田大学	量子アニーリングや周辺技術の研究動向	MCPC 技術委員会勉強会	2018/12
258	田中 宗	早稲田大学	アニーリング技術開発の現状と将来展望	NEDO IoT 推進のための横断技術開発プロジェクト 2018 年度第 2 回人材育成スクール、	2019/1
259	Sho Kanamaru, Daisuke Oku, Masashi Tawada, Shu Tanaka, Masato Hayashi, Masanao Yamaoka, Masao Yanagisawa, Nozomu Togawa	Waseda University, Hitachi	Efficient Ising Model Mapping to Solving Slot Placement Problem	2019 IEEE International Conference on Consumer Electronics (ICCE)	2019/1

番号	発表者	所属	タイトル	会議名	発表年月
260	Shu Tanaka	Waseda University	Recent Development and Future Perspective of Quantum Annealing	ASP-DAC2019	2019/1
261	田中 宗	早稲田大学	量子コンピュータの現状俯瞰と量子アニーリングの基礎及び応用探索事例	サイエンス&テクノロジー	2019/1
262	田中 宗	早稲田大学	量子アニーリング研究開発の現状と展望	量子コンピュータセミナー ～量子技術とビジネス活用の可能性～	2019/2
263	Yuya Seki, Shu Tanaka, Shiro Kawabata	National Institute of Advanced Industrial Science and Technology, Waseda University	Control of Phase Transitions in Wajnflasz–Pick model	American Physical Society March Meeting 2019	2019/3
264	田中 宗	早稲田大学	産学共同研究で拓くイジングマシンの可能性 —ハード・ソフト・アプリ探索の三側面より—	Quantum Summit Tokyo 2019	2019/3
265	関 優也、田中 宗、川畑 史郎	産業技術総合研究所、早稲田大学	量子 Wajnflasz--Pick 模型の相転移現象	日本物理学会 第 74 回年次大会	2019/3
266	田中 宗	早稲田大学	イジングマシンの研究動向とアプリケーション事例の探索	マルチメディア推進フォーラム	2019/4
267	田中 宗	早稲田大学	次世代コンピュータ「イジングマシン」の応用探索の現状と今後の可能性 — 組合せ最適化問題の高速高精度処理技術 —	第 2 回放射線治療人工知能研究会	2019/6
268	田中 宗	早稲田大学	量子アニーリングや周辺技術の研究開発の現状と今後の展開	日本応用数学会：応用数理ものづくり研究会第 30 回講演会	2019/6
269	田中 宗	早稲田大学	量子アニーリングや周辺技術の現状と展望 — 高速・高精度の組合せ最適化処理を目指した次世代計算技術 —	2019-1 光センシング技術部会	2019/6
270	Kazushi Kawamura, Shu Tanaka, and Nozomu Togawa	Waseda University	Ising Formulations for Solving Grid-based LSI Routing Problems	Adiabatic Quantum Computing Conference (AQC2019)	2019/6

番号	発表者	所属	タイトル	会議名	発表年月
271	Yuya Seki, Shu Tanaka, and Shiro Kawabata	National Institute of Advanced Industrial Science and Technology, Waseda University	Phase Transition Phenomena in Fully Connected Wajnflasz-Pick Model	Adiabatic Quantum Computing Conference (AQC2019)	2019/6
272	田中 宗	早稲田大学	量子アニーリングや類似技術の将来展望～組合せ最適化処理の高速化、高精度化を目指して、	NPO KnowledgePool 8月特別オープンセミナー	2019/8
273	田中 宗	早稲田大学	アニーリングマシンの原理と応用探索、今後の課題	NEDO IoT 推進のための横断技術開発プロジェクト 2019年度第1回 人材育成スクール	2019/8
274	田中 宗	早稲田大学	アニーリングマシンの現状と課題 – 動作原理から応用探索まで –	第三回 MCPC 量子コンピューティング推進セミナー	2019/9
275	田中 宗	早稲田大学	次世代コンピューティング技術「量子アニーリング」の産学共同研究から得られた気づき	早稲田大学理工学術院総合研究所若手研究者支援事業アーリーバードセミナー	2019/10
276	田中 宗	早稲田大学	量子アニーリング等イジングマシンの現状と展望	2019年度第4回「非ノイマン型情報処理へ向けたデバイス技術分科会」、	2019/11
277	Shu Tanaka	Waseda University	Quantum Annealing Accelerates Materials Discovery	MANA International Symposium 2020 Jointly with ICYS	2020/3
278	川村 一志、田中 宗、戸川 望	早稲田大学	グリッド配線問題に対するイジングモデルマッピング手法	2020年電子情報通信学会総合大会 依頼シンポジウムセッション「組合せ最適化専用イジングマシン周辺技術の現状と展望」	2020/3
279	川畑史郎	産業技術総合研究所	超伝導集積回路作製技術と量子コンピュータへの適用	応用物理学会シリコンテクノロジー分科会第224回研究集会	2020/11
280	吉岡 輝昭 蔡 兆申	理化学研究所	SINIS を用いた超伝導量子ビットと共振器の高速初期化	日本物理学会 2020年秋季大会（オンライン開催）	2020/9
281	朝永 顕成 向井 寛人 蔡 兆申	理化学研究所	超強結合系における回路パラメータ揺らぎとその要因	日本物理学会 2020年秋季大会（オンライン開催）	2020/9
282	Y. Nakamura	理化学研究所	Superconducting circuits for quantum technologies	India-Japan Webinar on Quantum Technologies	2020/7
283	Y. Nakamura	理化学研究所	Superconducting circuits for quantum technologies	International Workshop on Quantum Computing	2020/8
284	田中 宗	早稲田大学	5年後のDXに欠かせぬ相棒、量子アニーリングの大きな可能性	Digital Twin & Transformation Forum 2020 on web	2020/9

番号	発表者	所属	タイトル	会議名	発表年月
285	田中 宗	早稲田大学	量子アニーリング等イジングマシンの研究開発の現状と展望	情報処理学会・量子ソフトウェア研究会第6回月例セミナー	2020/9
286	田中 宗	早稲田大学	量子アニーリングやイジングマシンの位置づけ	AIの次に必要な量子コンピューティング技術 ～イジングマシンの本質に迫る	2020/10

(b) 新聞・雑誌等への掲載

番号	所属	タイトル	掲載誌名	発表年月
1	日立製作所	CMOS チップでアニーリングマシンを製作、組合せ最適化問題を解く	テレスコープマガジン https://www.tel.co.jp/museum/magazine/017/interview01/	2018/4/28
2	日立製作所	CMOS アニーリングマシンの概要	リオン(株) 技術情報誌 Shake Hands	2019/8/6
3	日立製作所	CMOS アニーリングマシンの概要	MM 総研『M&D Report』	2019/9/2
4	産業技術総合研究所	最適化問題を超高速で解く、量子計算機に新手法が急迫	日経エレクトロニクス	2017/3
5	産業技術総合研究所	知的情報処理の最前線：日本の逆転劇「量子アニーリング」研究が盛り上がる	WirelessWire News	2016/9
6	産業技術総合研究所	技術で未来拓く・産総研の挑戦（16）量子力学による計算機	日刊工業新聞	2018/2
7	産業技術総合研究所	1年で集積度が驚異的に向上した量子コンピュータ -実用化は早くて2035年？ 研究者が語る技術の現状、課題、展望-	JB Press	2018/12
8	早稲田大学	知的情報処理の最前線：日本の逆転劇「量子アニーリング」研究が盛り上がる	WirelessWire News	2016/9/6
9	早稲田大学	6章：量子コンピュータ革命	世界を変える7つの次世代テクノロジー	2016/12/23
10	早稲田大学	量子技術が世界を変える（1）量子コンピュータ	Yano E Plus	2017年 1月号
11	早稲田大学	「次世代情報処理技術「量子アニーリング」を用いたデータ駆動型社会イノベーション」	早稲田大学研究シリーズ冊子 「Technology Offers - ロボット・AI・IoT -」	2017年 4月号
12	早稲田大学	「次世代情報処理技術「量子アニーリング」を用いたデータ駆動型社会イノベーション」	早稲田大学研究シリーズ冊子 「国際ナノテクノロジー総合展・技術会議」	2018年 2月号
13	早稲田大学	量子アニーリング応用研究 http://dw.diamond.ne.jp/articles/-/23605	週刊ダイヤモンド	2018/5/28

番号	所属	タイトル	掲載誌名	発表年月
14	早稲田大学	2018 年知っておきたい次世代テクノロジーと OSS (前編) 量子コンピューティングと AR/VR https://thinkit.co.jp/article/14093	Think IT	2018/5/30
15	早稲田大学	なぜ次世代コンピューターの開発競争が起きているのか、「国産マシン」の現状 https://www.sbbit.jp/article/cont1/34820	ビジネス+IT	2018/6/7
16	早稲田大学	日本人「量子」研究者が挑む“組み合わせ最適化”という難問 https://diamond.jp/articles/-/171051	DIAMOND ONLINE	2018/7/12
17	早稲田大学	ビジネス応用への一歩を踏み出す量子コンピュータ http://jbpress.ismedia.jp/articles/-/53812	JBpress Digital Innovation Review	2018/8/16

(c) 展示会への出展

番号	所属	タイトル	展示会名	発表年月
1	NEDO	交通や物流の経路を最適に！ 組合せ最適化問題を高速に解くコンピュータ	CEATEC Japan 2017	2017/10/14 ～17
2	日立製作所	Superconducting Quantum Annealer	SC2017	2017/11/13 ～16
3	NEDO	はたらく／画像認識×ルート最適化×安全	CEATEC Japan 2018	2018/10/16 ～19
4	日立製作所	A 2×30k-Spin Multichip Scalable Annealing Processor Based on a Processing-In-Memory Approach for Solving Large-Scale Combinatorial Optimization Problem	ISSCC 2019	2019/2/17 ～22
5	日立製作所	CMOS アニーリングマシン展示ポスター	日立製作所 協創棟 オープニングセレモニー	2019/4/11
6	日立製作所	新しい原理のコンピュータを体感しよう!	北海道大学 電子研一般公開	2019/6/8
7	日立製作所	CMOS アニーリングマシン	日立製作所 2019 研究開発 IR	2019/6/26
8	日立製作所	CMOS アニーリングマシンデモおよびパネル展示	Super City/Smart City Forum 2019 in 大阪	2019/6/29

番号	所属	タイトル	展示会名	発表年月
9	日立製作所	CMOS アニールマシン	テクノロジコミュニティ (日立の顧客向け展示会)	2019/8/6
10	日立製作所	CMOS annealing technology	Hitachi NEXT	2019/10/8
11	NEDO	CEATEC JAPAN 展示	CEATEC JAPAN 2019	2019/10/15 ～18
12	早稲田大学	量子アニールや周辺技術の研究開発 - ハードウェア、ソフトウェア、アプリケーション探索、人材育成の観点から -	第 16 回情報セキュリティ EXPO	2019/5

◎研究開発テーマ「高速ビジョンセンサネットワークによる実時間IoTシステムと応用技術開発」

【特許】

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名称	発明者
1	日本電気(株)	特願 2018-228849	PCT	2018/12/5	出願	情報処理装置、制御方法、及びプログラム	横山恵子
2	日本電気(株)	特願 2019-005778	PCT	2019/01/17	出願	情報処理装置、制御方法、及びプログラム	横山恵子, 柴田剛志, 谷内田尚司
3	(株)エキスビジョン	特願 2020-041456	国内	2020/3/11	出願	エッジ検出システムおよびそのプログラム	Muhammad Sakti Alvissalim, 田 畑友啓

【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	宮野博義	日本電気	高速画像処理+認識技術による新たな価値の創出	第 8 回 WINDS フォーラムセミナー	2018/10
2	横山恵子, 谷内田尚司, 柴田剛志, 宮野博義, 石川正俊	日本電気 東京大学	高速カメラでのリアルタイム画像認識に適した認識適合画像の選別	DIA2019	2019/3

番号	発表者	所属	タイトル	会議名	発表年月
3	並木重哲, 谷内田尚 司, 柴田剛志, 宮野博義, 石川正俊	日本電気 東京大学	高速カメラを活用したデータアンサンブルに基づくリアルタイム画像認識	MIRU2019	2019/7
4	横山恵子	日本電気	高速カメラを用いたリアルタイム物体認識	第 10 回 WINDS フォーラムセミナー	2019/7
5	小島治, 黄守仁, 村上健一, 石川正俊, 山川雄司	東京大学	高速ビジョンを用いた支援システムにおけるはめあいタスクの実現	ロボティクス・メカトロニクス講演会 2018	2018/6
6	Osamu Kojima, Shouren Huang, Kenichi Murakami, Masatoshi Ishikawa and Yuji Yamakawa	東京大学	Human-robot interaction system for micromanipulation assistance	The 44th Annual Conference of the IEEE Industrial Electronics Society	2018/10
7	山川雄司	東京大学	高速ビジョンのネットワーク化と超精密作業支援への応用	第 8 回 WINDS フォーラム・セミナー	2018/10
8	長谷川雄 大, 黄守仁, 石川正俊, 山川雄司	東京大学	動的補償ロボットののための新しい平面 3 軸機構の設計	第 25 回 ロボティクスシンポジア	2020/3
9	Hyuno Kim, Yuji Yamakawa, Masatoshi Ishikawa	東京大学	Robust hand tracking method by synchronized high-speed cameras with orthogonal geometry	2020 IEEE Sensors Applications Symposium	2020/3
10	加治佐俊一	エクスビジョン	高速ビジョン開発プラットフォーム「HSV SDK」の誕生	第 5 回 WINDS フォーラム・セミナー	2017/12
11	藤井照穂	エクスビジョン	高速ビジョンセンサネットワークによる実時間 IoT システムと応用技術開発	IoT 横断・成果最大化活動に伴う第 3 回セミナー ((株)DMP)	2019/3
12	羽原恭寛	エクスビジョン	高速ビジョン実装プラットフォームの概要と、エンターテインメント・スポーツへの展開	第 10 回 WINDS フォーラム・セミナー	2019/7

(b) 新聞・雑誌等への掲載

番号	所属	タイトル	掲載メディア	発表年月
1	日本電気	アジア最大級家電 IT 見本市開幕へ 近未来技術の実力は!?	ワールドビジネスサテライト (テレビ東京)	2019/10
2	日本電気	CEATEC の映像技術最前線	おはよう日本 (NHK総合・東京)	2019/10
3	エキスポビジョン	東大発ベンチャー、毎秒1000枚の高速画像処理 生産ライン異常検出に威力	Sankei Biz	2017/12
4	エキスポビジョン	エキスポビジョンと NEDO、工場自動化などのシステムに組み込み容易に応用できる新プラットフォームを製品化	日本経済新聞	2017/12
5	エキスポビジョン	毎秒 1000 枚の高速画像処理が可能なシステム開発プラットフォームを発表	MONOist	2017/12
6	エキスポビジョン	〔開発環境〕高速ビジョン開発プラットフォーム (加治佐俊一著)	画像ラボ (日本工業出版)	2018/3
7	日本電気	高速な外観検査のための物体認識技術	画像ラボ (日本工業出版)	2020/4
8	日本電気	外観検査ラインを変える高速カメラ物体認識技術	光技術コンタクト (日本オプトメカトロニクス協会)	2020/10
9	エキスポビジョン	「非整列錠剤を 500/秒以上で正確に高速計数」(エキスポビジョン)	画像ラボ (日本工業出版)	2020/10

(c) 展示会への出展

番号	所属	タイトル	展示会名	発表年月
1	日本電気	1000fps のカメラで認識!!高速ビジョンセンサーによる仕分け装置	CEATEC2019	2019/10
2	エキスポビジョン	1/1000 の高速ビジョン技術によるリアルタイム制御	CEATEC2017	2017/10

◎研究開発テーマ「Field Intelligence 搭載型大面積分散 IoT プラットフォームの研究開発」
【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	植村隆文, 荒木徹平, 吉本秀輔, 野田祐樹, 和泉慎太郎, 関谷 毅	大阪大学	Field Intelligence 搭載型大面積分散 IoT プラットフォームの研究開発	電子情報通信学会ソサイエティ大会	2018/9
2	関谷毅	大阪大学	シート型センサシステムの開発と社会実装」～炭素配線シートシステムによる構造物ヘルスケア～	第 14 回新産業技術促進検討会 (IoT 社会に必要とされるシステム・デバイス技術開発)	2017/9
3	関谷毅	大阪大学	IoT、AI を活用した大規模構造物ヘルスケア技術の研究開発	第 157 回 有機エレクトロニクス研究センター講演会	2018/9
4	田邊史夏, 吉本秀輔, 植村隆文, 根津俊一, 秋山実邦子, 大田裕, 荒木徹平, 野田祐樹, 関谷毅	大阪大学	インフラ構造物モニタリングに向けたコンクリート内塩化物イオン濃度の電気的計測に関する検討	第 35 回「センサ・マイクロシントと応用システム」シンポジウム	2018/10
5	関谷毅	大阪大学	シート型センサシステムによる豊かな社会	公益社団法人日本工学アカデミー主催「次世代マテリアルシステム」～超微小信号計測の汎用化により“Well-Being2050”を導く～	2018/10
6	Tepei Araki, Shusuke Y oshimoto, Yuki Noda, Takafumi Uemura, Yuko Kasai, Shintaro Izumi, Tsuyoshi Sekitani	大阪大学	Printable strain gauge of high sensitivity and wide range for simple structural health monitoring implemented with wireless measurement system	2018 Materials Research Society (MRS) fall meeting & exhibit, Symposium	2018/11

番号	発表者	所属	タイトル	会議名	発表年月
7	関谷毅	大阪大学	シートセンサシステムで創る「豊かなIoT・AI 社会」	NEDO フェスタ in 関西	2018/12
8	関谷毅	大阪大学	コンクリート構造物の劣化を調べ予測する シート型 IoT・AI 技術	塗料講演会『保守・補修に関する塗料と塗装および診断技術』	2019/5
9	植村隆文	大阪大学	大面積シート型インフラモニタリングシステムの開発	有機分子・バイオエレクトロニクス分科会 3 月研究会「IoT/AI に応える有機分子・バイオエレクトロニクスデバイス」	2019/3
10	関谷毅	大阪大学	Field Intelligence 搭載型分散 IoT センサシステムの研究開発と応用	研究所間交流研究会	2019/3
11	関谷毅	大阪大学	シート型センサで創る未来社会	平成 30 年度 経営・技術研修講演会	2019/3
12	関谷毅	大阪大学	微小信号計測のための素材設計 脳・構造物センサを実例に	東レ(株)	2019/2
13	植村隆文	大阪大学	大面積シート型インフラモニタリングシステムの開発	平成 30 年度第 4 回 PE 研究会	2019/1
14	関谷毅	大阪大学	『最先端半導体デバイスの技術動向』 シート型センサシステムで創る豊かなIoT・AI 社会 ～脳・構造物センサを実例に～	平成 30 年度第 4 回電子デバイス事業化フォーラム	2019/1
15	滝野晶平、 植村隆文、 福原克郎、 小林保之、 塚田智之、 関谷毅	東京電力 HD 大阪大学 東洋インキ SCHD	鉄筋腐食検知センサの開発	令和元年度土木学会全国大会 第 74 回年次学術講演会	2019/9

(b) 展示会への出展

番号	所属	タイトル	展示会名	発表年月
1	大阪大学	はたらく・トンネルや橋の維持・管理 NEDO の IoT 技術でこう変わる！	CEATEC JAPAN 2018 (幕張メッセ)	2018/10/16 ～19
2	大阪大学	目に見えないインフラの劣化を IoT 技術で常時監視	NEDO フェスタ in 関西 (グランフロント)	2018/12/18 ～19
3	大阪大学	Field Intelligence 搭載型大面積分散 IoT プラットフォームの研究開発	nano tech 2019 (東京ビッグサイト)	2019/1/30 ～2/1
4	双葉電子工業	構造物 IoT モニタリングシステム	双葉電子工業(株)2019 年度事業説明会 (ホテルスプリングス幕張) (取引先 108 社参加)	2019/5/28

5	東洋インキ SCHED	IoT 技術でトンネルや橋の維持管理 が変わる	東洋インキ SCHED プライベ ートショー-TIG EXPO2019 (東京国際フォーラム) (1700 名参加)	2019/4/24
6	東京電力	鉄筋コンクリート構造物のヘルスケア システムの開発状況について	東京電力(株)技術開発報告会 (東京電力本社) (東電グ ループ会社参加)	2019/6/4
7	東洋インキ SCHED	炭素導電配線シート インフラモニタリングセンサ取組み事例	東洋インキグループ主催共創 フォーラム 2020 (ウェブ展示 470 名参加)	2020/9/28 ~10/9

◎研究開発テーマ「Sensor-to-Cloud Security ~ビッグデータを守る革新的 IoT セキュリティ
基盤技術の研究開発」

【特許】

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
1	電子商取引安全技 術研究組合	特願 2017-203848	国内	2017/10/20	公開	半導体装置	永田 真、三浦 典之、三木 拓司
2	電子商取引安全技 術研究組合	特願 2017-214644	国内	2017/11/7	公開	逐次比較型 AD 変換 装置、半導体装置及 び電子機器	永田 真、三浦 典之、三木 拓司
3	電子商取引安全技 術研究組合	特願 2018-207412	国内	2018/11/2	公開	送信装置、受信装 置、送受信システム、 送信方法及び受信方 法	池田 誠、ガッデ ヴィノーダ ヴィシュ ワ
4	三菱電機(株)	PCT/JP2018/048531	PCT	2018/12/28	出願	秘匿検索システムおよ び秘匿検索方法	早坂 健一郎、川 合 豊
5	電子商取引安全技 術研究組合	特願 2019-202025	国内	2019/11/7	出願	デジタル署名システム 及びデジタル署名方法	松本 勉、四方 順司

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
1	Shingo Sato, Junji Shikata, and Tutomu Matsumot o	横浜国立大学	Aggregate Signature with Detecting Functionality from Group Testing	IACR Cryptology ePrint Archive: Report 2020/1219	無	2020/10/4

【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	櫻澤 聡 藤本 大介 松本 勉	横浜国立大学	ToF 距離画像カメラに対するパルス光なりすまし攻撃の実証	SCIS2017 暗号と情報セキュリティシンポジウム	2017/1/25
2	相馬 一樹 藤本 大介 松本 勉	横浜国立大学	反射光なりすまし攻撃に対する測距 LIDAR の計測セキュリティ	SCIS2017 暗号と情報セキュリティシンポジウム	2017/1/25
3	野平 浩生 藤本 大介 宮崎 光太郎 松本 勉	横浜国立大学	超音波距離計に対する反射波打消し攻撃の実証	SCIS2017 暗号と情報セキュリティシンポジウム	2017/1/25
4	梨本 翔永 菅原 健 鈴木 大輔	三菱電機(株)	隠しチャネルを用いたセンサなりすまし攻撃対策	SCIS2017 暗号と情報セキュリティシンポジウム	2017/1/25
5	菅原 健 梨本 翔永 鈴木 大輔	三菱電機(株)	センサフュージョンを備えた慣性計測ユニットのセンサなりすまし攻撃に対する安全性評価	SCIS2017 暗号と情報セキュリティシンポジウム	2017/1/25
6	山田 古都子 ^{1,2} Nuttapong Attrapadung ² 江村 恵太 ³ 花岡 悟一郎 ² 田中 圭介 ¹	1 東京工業大学 2 産業技術総合研究所 3 情報通信研究機構	適応的安全な無効化可能属性ベース暗号の一般的構成	SCIS2017 暗号と情報セキュリティシンポジウム	2017/1/25
7	市橋忠之 池田 誠	東京大学	126 ビットセキュリティにおけるペアリング演算器の設計	SCIS2017 暗号と情報セキュリティシンポジウム	2017/1/27
8	池田 司 池田 誠	東京大学	楕円曲線に基づく公開鍵暗号向け汎用暗号プロセッサの設計	SCIS2017 暗号と情報セキュリティシンポジウム	2017/1/27
9	長浜 佑介 藤本 大介 松本 勉	横浜国立大学	DSP ブロック利用を最適化したペアリング暗号向け FPGA 高速剰余乗算器	SCIS2017 暗号と情報セキュリティシンポジウム	2017/1/27
10	山田 古都子 ^{1,2} Nuttapong Attrapadung ² 江村 恵太 ³ 花岡 悟一郎 ² 田中 圭介 ¹	1 東京工業大学 2 産業技術総合研究所 3 情報通信研究機構	適応的安全な無効化可能属性ベース暗号の一般的構成	LA シンポジウム 2017	2017/2/1

番号	発表者	所属	タイトル	会議名	発表年月
11	市橋 忠之 池田 誠	東京大学	254ビット標数のBN曲線における 拡大体演算器の最適スケジューリ ング	HWS研究会(弘前)	2017/6/12
12	山田 古都 子 ^{1,2} Nuttapong Attrapadu ng ² 江村 恵太 ³ 花岡 悟一 郎 ² 田中 圭介 ¹	1 東京工業大学 2 産業技術総合研 究所 3 情報通信研究機 構	Generic Constructions for Fully Secure Revocable Attribute-Based Encryption	ESORICS 2017 (European Symposium on Research in Computer Security 2017), Oslo, Norway	2017/9/11
13	長浜 佑介 藤本 大介 松本 勉	横浜国立大学	パイプライン型剰余乗算器で構成す る254ビット素数BN曲線上の optimal ate ペアリング計算ハード ウェアのFPGA実装評価	HWS研究会(東京)	2017/9/15
14	G.V. Vinod 池田 誠	東京大学	A secure Analog-to-Digital conversion scheme based on delta-sigma ADC architecture	HWS研究会(東京)	2017/9/15
15	市橋 忠之 栗野 皓光 池田 誠	東京大学	BN曲線におけるOptimal Ate ペアリング向け演算ハードウェアの最 適化	デザインガイア2017(熊本) VLD2017-30	2017/11/6
16	川村信一	電子商取引安全技 術研究組合/(株)東 芝	特殊な平方数を法とする積和演算の 一方法とRNS Montgomeryリダク ションへの応用	SCIS2018(新潟)1B1-4	2018/1/23
17	水田 健人 三木 拓司 三浦 典之 永田 真	神戸大学	電荷再配分型SAR-ADCの変換 基準電圧入力を悪用した情報改竄 攻撃	SCIS2018(新潟)1D1-4	2018/1/23
18	櫻澤 聡 藤本 大介 松本 勉	横浜国立大学	ToF距離画像カメラの計測セキュリ ティを評価する一方法	SCIS2018(新潟)2D3-1	2018/1/24
19	相馬 一樹 坂本 純一 藤本 大介 松本 勉	横浜国立大学	測距対象への光照射を用いたパルス LIDARの計測セキュリティ評価方法	SCIS2018(新潟)2D3-3	2018/1/24
20	長浜 佑介 藤本 大介 松本 勉	横浜国立大学	254ビット素数BN曲線上 optimal ate ペアリングの圧縮自乗 算による高速計算法のFPGA実装 評価	SCIS2018(新潟)2D4-1	2018/1/24
21	栗野 皓光 市橋 忠之 池田 誠	東京大学	2次拡大体上の汎用演算器を用い た254bit素数ペアリング向けASIC コプロセッサ	SCIS2018(新潟)2D4-3	2018/1/24

番号	発表者	所属	タイトル	会議名	発表年月
22	梨本 翔永 ¹ 鈴木 大輔 ¹ 菅原 健 ² 崎山 一男 ²	1 三菱電機(株) 2 電気通信大学	センサフュージョンの攻撃耐性に関するセキュリティ評価	SCIS2018 (新潟) 3D4-1	2018/1/25
23	市橋 忠之 粟野 皓光 池田 誠	東京大学	65nm プロセスを用いた Optimal Ate ペアリング向け 12 次拡大体演算器の評価	HWS 研究会 (沖縄)	2018/3/3
24	G.V. Vinod 池田 誠 粟野 皓光	東京大学	Scrambling and Signing during Analog-to-Digital Conversion for Sensing Security	HWS 研究会 (沖縄)	2018/3/3
25	三木 拓司 三浦 典之 永田 真	神戸大学	逐次比較型 AD 変換器に対するサイドチャネル攻撃とその対策	電子情報通信学会総合大会 (東京)	2018/3/20
26	長浜 佑介 藤本 大介 坂本 純一 松本 勉	横浜国立大学	パイプライン型剰余乗算器を用いたペアリング計算器の FPGA 実装による消費エネルギー評価	電子情報通信学会 ハードウェアセキュリティ研究会 (福岡) 信学術報 HWS2018-5	2018/4/13
27	三木 拓司 水田 健人 三浦 典之 永田 真	神戸大学	Physical-Cyber 境界におけるアナログ計測セキュリティ技術	電子情報通信学会・HWS 研究会	2018/4/13
28	水田健人 三木拓司 三浦典之 永田真	神戸大学	IoT デバイス用センサノード向けアナログ/デジタル変換機能 (ADC) におけるハードウェアセキュリティ向上に関する研究	電子情報通信学会・LSI とシステムのワークショップ 2018	2018/5/15
29	梨本 翔永 ¹ 鈴木 大輔 ¹ 菅原 健 ² 崎山 一男 ²	1 三菱電機(株) 2 電気通信大学	Sensor CON-Fusion: Defeating Kalman Filter in Signal Injection Attack.	ACM AsiaCCS2018	2018/6/6
30	櫻澤 聡 藤本大介 松本 勉	横浜国立大学	ToF 距離画像カメラの測定パルス光なりすましに対する計測セキュリティ評価システム	電子情報通信学会 ハードウェアセキュリティ研究会 (札幌) 信学技報 HWS2018-15	2018/7/25
31	Shinichi Kawamura ^{1,2} , Yuichi Komano ² , Hideo Shimizu ² , Tomoko Yonemura ²	1 電子商取引安全技術研究組合 2(株)東芝	RNS Montgomery reduction algorithms using quadratic residuosity	Journal of Cryptographic Engineering	2018/9/3

番号	発表者	所属	タイトル	会議名	発表年月
32	郡義弘 ¹ 藤本大介 ¹ 林優一 ¹ 本間尚文 ²	1 奈良先端科学技術大学院大学 2 東北大学	Q-RNSMR アルゴリズムの FPGA 実装時における最適な基底探索と評価	電子情報学会ハードウェアセキュリティ研究会, HWS2018-51	2018/10/29
33	Vinod. V. Gadde, Hiromitsu Awano, Makoto Ikeda	東京大学	An Encryption-Authentication Unified A/D Conversion Scheme for IoT Sensor Nodes	IEEE Asian Solid-State Circuits Conference 2018	2018/11/7
34	寛雄也 川村信一	電子商取引安全技術研究組合	RNS 表現における効率的な符号判定方法の計算機実験	IEICE ハードウェアセキュリティフォーラム (ポスター発表)	2018/12/13
35	末廣 達也 櫻澤 聡 吉田 直樹 松本 勉	横浜国立大学	パルス方式測距 LIDAR の計測セキュリティ強化技術の評価するシステム	電子情報通信学会ハードウェアセキュリティフォーラム 2018 (東京) ポスター講演	2018/12/13
36	郡義弘 ¹ 藤本大介 ¹ 林優一 ¹ 本間尚文 ²	1 奈良先端科学技術大学院大学 2 東北大学	RNS Keyed モンゴメリリダクションアルゴリズムの FPGA 実装による基礎評価	2018 年電子情報通信学会ソサイエティ大会, A-20-10	2018/9/14
37	川村信一 ^{1,2} 駒野雄一 ² 清水秀夫 ²	1 電子商取引安全技術研究組合 2(株)東芝	級数展開を利用した RNS 表現向けの効率的な符号判定アルゴリズム	暗号と情報セキュリティシンポジウム (SCIS2019)	2019/1/22
38	早坂健一郎 小関義博 川合豊	三菱電機(株)	内積述語暗号を用いる部分一致検索可能暗号における検索の高速化	SCIS2019 暗号と情報セキュリティシンポジウム	2019/1/24
39	Takuji Miki, Noriyuki Miura, Hiroki Sonoda, Kento Mizuta, Makoto Nagata	神戸大学	A Random Interrupt Dithering SAR Technique for Secure ADC Against Reference-Charge Side-Channel Attack	IEEE Transactions on Circuits and Systems II: Express Briefs	2019/2
40	櫻澤 聡 藤本 大介 松本 勉	横浜国立大学	ToF 距離画像カメラの計測セキュリティ評価のための一指標	電子情報通信学会 ハードウェアセキュリティ研究会 (那覇) 信学技報 HWS2018-104	2019/3/2

番号	発表者	所属	タイトル	会議名	発表年月
41	井上 侑哉 野平 浩生 吉田 直樹 藤本 大介 松本 勉	横浜国立大学	超音波距離計に対する距離偽装攻撃の成立条件	電子情報通信学会 ハードウェアセキュリティ研究会 (那覇) 信学技報 HWS2018-106	2019/3/2
42	荒賀佑樹 ¹ 永田真 ² 三木拓司 ² 三浦典之 ² 渡辺直也 ¹ 島本晴夫 ¹ 菊地克弥 ¹	1 産業技術総合研究所 2 神戸大学	A Thick Cu Layer Buried in Si Interposer Backside for Global Power Routing	IEEE Transactions on Components, Packaging and Manufacturing Technology	2019/3/13
43	Hiromitsu Awano, Makoto IKEDA	東京大学	FourQ on ASIC: Breaking Speed Records for Elliptic Curve Scalar Multiplication	IEEE Design, Automation and Test in Europe (DATE) 2019	2019/3/23
44	川村信一 ^{1,2} 駒野雄一 ² 清水秀夫 ²	1 電子商取引安全技术研究組合 2(株)東芝	RNS 表現によるバイナリ拡張ユークリッド互除法の改良と剰余復号法	電子情報通信学会技術研究報告、vol.119, no.2 HWS2019-1, pp.1-6	2019/4/12
45	山崎満文 坂本純一 奥秋陽太 松本勉	横浜国立大学	パイプライン型剰余乗算器を用いたペアリング計算 FPGA のサイドチャネルセキュリティ評価	電子情報通信学会技術研究報告、vol. 119, no. 143, HWS2019-24, pp. 151-156	2019/7
46	奥秋陽太 坂本純一 藤本大介 松本勉	横浜国立大学	パイプライン型剰余乗算器を用いたペアリング暗号の FPGA 実装 ～ 集約署名の場合 ～	電子情報通信学会技術研究報告、vol. 119, no. 143, HWS2019-25, pp. 157-162	2019/7
47	Makoto Nagata	神戸大学	Power Noise Simulation of IC Chips for Hardware Security	2019 IEEE International Symposium on Electromagnetic Compatibility, Signal & Power Integrity (EMC+SIPI 2019), Tutorial, FR-AM-3-2 (New Orleans)	2019/7/26

番号	発表者	所属	タイトル	会議名	発表年月
48	Naoya Watanabe, Yuuki Araga, Haruo Shimamoto, Katsuya Kikuchi, Makoto Nagata	産業技術総合研究所	Development of Backside Buried Metal Layer Technology for 3D-ICs	Proceedings of 52nd International Symposium on Microelectronics, pp.268-273	2019/10/2
49	Takuji Miki, Makoto Nagata, Akihiro Tsukioka, Noriyuki Miura, Takaaki Okidono, Yuuki Araga, Naoya Watanabe, Haruo Shimamoto, Katsuya Kikuchi	神戸大学	Over-the-top Si Interposer Embedding Backside Buried Metal PDN to Reduce Power Supply Impedance of Large Scale Digital ICs	IEEE 2019 International 3D Systems Integration Conference (3DIC 2019), #B5L-B, pp.1-4	2019/10/9
50	門脇 悠真、上野 嶺、ヴァイル・ウリマウル、藤本 大介、林 優一、永田 真、池田 誠、松本 勉、本間 尚文		ペアリング暗号ハードウェアの相関電磁波解析に関する検討	電子情報通信学会ハードウェアセキュリティ研究会（大阪）、vol. 119, No. 260, HWS2019-59, pp. 13-18	2019/11
51	Makoto Ikeda, Tadayuki Ichihashi, Hiromitsu Awano		33us, 94uJ Optimal Ate Pairing Engine on BN Curve Over 254b Prime Field in 65nm CMOS FDSOI	Proc. of IEEE Asian Solid-State Circuits Conference (A-SSCC 2019)	2019/11

番号	発表者	所属	タイトル	会議名	発表年月
52	Makoto Nagata	神戸大学	Deployment of EMC-Compliant IC Chip Techniques in Design for Hardware Security: Invited Paper	Proceedings of the 9th International Conference on Security, Privacy, and Applied Cryptography Engineering (SPACE 2019), Lecture Notes in Computer Science 11947, pp. 1-5	2019/12
53	奥秋 陽太 坂本 純一 藤本 大介 松本 勉	横浜国立大学	パイプライン型剰余乗算器を用いたペアリング計算器の Virtex-6 上における実装評価	電子情報通信学会、ハードウェアセキュリティフォーラム 2019	2019/12/6
54	Junichi Sakamoto, Yusuke Nagahama, Daisuke Fujimoto, Yota Okuaki, Tutomu Matsumoto	横浜国立大学	Low-Latency Pairing Processor Architecture Using Fully-Unrolled Quotient Pipelining Montgomery Multiplier	IEEE Asian Hardware Oriented Security and Trust Symposium (AsianHOST) 2019, 中国、西安 (Xi'an)	2019/12/16 ~17
55	竹牟禮薫 ^{1,2} 坂井祐介 ¹ Bagus Santoso ² 花岡 悟一郎 ¹ 太田和夫 ^{1,2}	1 産業技術総合研究所 2 電気通信大学	事前通信モデルにおけるペアリングを用いない集約署名	暗号と情報セキュリティシンポジウム、2020	2020/1/29
56	奥秋 陽太 坂本純一 藤本 大介 松本 勉	横浜国立大学	低レイテンシペアリング計算プロセッサによる集約署名検証の Virtex-6 上における評価	暗号と情報セキュリティシンポジウム、2020	2020/1/29

番号	発表者	所属	タイトル	会議名	発表年月
57	川村信一 ^{1,2,3} 駒野雄一 ³ 清水秀夫 ³ 大須賀彩希 ⁴ 藤本大介 ⁴ 林優一 ^{2,4} 今福健太郎 ²	1 電子商取引安全技術研究組合 2 産業技術総合研究所 3(株)東芝 4 奈良先端科学技術大学院大学	逆数テーブルを用いた効率的な RNS 符号判定アルゴリズム	暗号と情報セキュリティシンポジウム、2020	2020/1/31
58	川村 信一	電子商取引安全技術研究組合	RNS 表現による Montgomery 乗算の基本性能の評価モデル	電子情報通信学会 ハードウェアセキュリティ研究会	2020/4/7

(b) 展示会への出展

番号	所属	タイトル	展示会名	発表年月
1	横浜国立大学、東京大学、東北大学、神戸大学、産業技術総合研究所、電子商取引安全技術研究組合、奈良先端科学技術大学院大学、三菱電機(株)	計測セキュリティ、高機能暗号に関するポスター展示	(電子情報通信学会・ハードウェアセキュリティ時限研究専門委員会) ハードウェアセキュリティフォーラム 2016	2016/12
2	横浜国立大学、東京大学、東北大学、神戸大学、産業技術総合研究所、電子商取引安全技術研究組合、奈良先端科学技術大学院大学、三菱電機(株)	計測セキュリティに関するデモ展示	CEATEC 2017 (NEDO ブース)	2017/10
3	横浜国立大学、東京大学、東北大学、神戸大学、産業技術総合研究所、電子商取引安全技術研究組合、奈良先端科学技術大学院大学、三菱電機(株)	計測セキュリティ、高機能暗号(秘匿検索)に関するポスター展示、デモ展示	ものづくり日本会議 NEDO 成果報告会	2017/11
4	横浜国立大学、東京大学、東北大学、神戸大学、産業技術総合研究所、電子商取引安全技術研究組合、奈良先端科学技術大学院大学、三菱電機(株)	計測セキュリティに関するデモ展示	(電子情報通信学会・ハードウェアセキュリティ専門委員会) 計測セキュリティフォーラム 2018	2018/4

◎研究開発テーマ「複製不可能デバイスを活用した IoT ハードウェアセキュリティ基盤の研究開発」

【特許】

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
1	プリニクス ジャパン(株) 学校法人立命館	特願 2018-008399	国内	2018/1/22	公開	固体撮像装置、固体撮像装置の駆動方法、および電子機器	大倉俊介、白畑正芳、藤野毅、汐崎充、久保田貴也
2	プリニクス ジャパン(株) 学校法人立命館	特願 2018-008400	国内	2018/1/22	公開	固体撮像装置、固体撮像装置の駆動方法、および電子機器	大倉俊介、白畑正芳、藤野毅、汐崎充、久保田貴也
3	プリニクス ジャパン(株) 学校法人立命館	特願 2018-067705	国内	2018/3/30	公開	固体撮像装置、固体撮像装置の駆動方法、および電子機器	大倉俊介、白畑正芳、藤野毅、汐崎充、久保田貴也
4	プリニクス ジャパン(株) 学校法人立命館	特願 2018-212194	国内	2018/11/12	出願	カメラシステム およびカメラシステムの駆動方法	大倉俊介、森 賢右、高柳功、中村淳一、白畑正芳、藤野毅、汐崎充、久保田貴也、
5	パナソニック(株)	特願 2018-241679	国内	2018/12/25	公開	不揮発性メモリ装置およびチャレンジ・レスポンス方法	吉本裕平、加藤佳一
6	プリニクス ジャパン(株) 学校法人立命館	特願 2019-039240	国内	2019/3/5	公開	固体撮像装置、固体撮像装置の駆動方法、および電子機器	大倉俊介、石川賢一郎、白畑正芳、藤野毅、汐崎充、久保田貴也

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
1	R. Yashiro, T. Sugawara, M. Iwamoto, and K. Sakiyama	電気通信大学	Q-class Authentication System for Double Arbiter PUF	IEICE Trans. Fundamentals, Vol. E101-A, No.1, pp.129-137	有	2018/1

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
2	栗原一徳、植村聖、吉田学	産業技術総合研究所	セキュリティタグのための物理的複製不能な有機薄膜回路	電子情報通信学会 エレクトロニクスサイエティ和文論文誌 C J102-C No. 3 pp.54-60	有	2019/3
3	栗原一徳、延島大樹、武居淳、小笹健仁、植村聖、吉田学	産業技術総合研究所	Wettability control with self-assembler patterning for printed electronics	Japanese Journal of Applied Physics, Vol.58, 041002 pp1-5	有	2019/3
4	野崎佑典、吉川雅弥	名城大学	フィードフォワードアービター-PUF に対するハイブリット機械学習攻撃とその評価	電気学会論文誌 C, vol.139, no.6, pp.692-700, 2019	有	2019/6
5	Kouji Suemori, Yuichi Watanabe, Nobuko Fukuda, and Sei Uemura	産業技術総合研究所	Voltage Contrast in Scanning Electron Microscopy to Distinguish Conducting Ag Nanowire Networks from Nonconducting Ag Nanowire Networks	ACS Omega ACS Omega, Vol.5, pp.12692-12697	有	2020/5
6	Toshiki Higashino, Kazunori Kuribara, Naoya Toda, Sei Uemura, Hiroaki Tachibana, and Reiko Azumi	産業技術総合研究所	Direct Preparing Mixed Self-Assembled Monolayers Based on Common-Substructure-Tailored Phosphonic Acids for Fine Control of Surface Wettability	Chemistry Letters, Vol.49, pp.1302-1305	有	2020/8
7	Mitsuru Shiozaki, Takeshi Fujino	立命館大学	Simple Electromagnetic Analysis Attack based on Geometric Leak on ASIC Implementation of Ring-Oscillator PUF	Journal of Cryptographic Engineering (JCEN), pp.1-12, 2020	有	2020/9
8	竹本修、柴垣和也、野崎佑典、吉川雅弥	名城大学	小面積・低遅延を指向した NN PUF とその評価	電気学会論文誌 C, Vol. 140, No. 12 (予定)	有	2020/12

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月
9	野崎佑典, 梅田大知, 竹本修, 吉 川雅弥	名城大学	リングオシレータ PUF に対する遺伝 的アルゴリズムを用いたハイブリッド モデリング解析とその評価	電気学会論文誌 C, Vol. 140, No. 12 (予定)	有	2020/12
10	八代理紗、 堀洋平、片 下敏宏、崎 山一男	産業技術総合研究 所 電気通信大学	意図的なエラーを付与することによ る深層学習を用いた Arbiter PUF へのクローニング攻撃の対策	情報処理学会論文誌, Vol.61, No.12 (予定)	有	2020/12
11	T. Kubota, K. Yoshida, M.Shiozaki , and T. Fujino	立命館大学	Deep Learning Side- Channel Attack against Hardware Implementations of AES	Journal of Microprocessors and Microsystems (accepted Nov. 2020)	有	2020/12

【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	野崎佑典、 吉川雅弥	名城大学	耐タンパ PUF に対する電磁波解析 の基礎検討	情報処理学会研究報告	2017/8
2	堀 洋平	産業技術総合研究 所	Physically Unclonable Function (PUF) とその応用	電子情報通信学会ソサイエティ大 会	2017/9
3	Yuki Nakura、 Shunsuke Okura、 Masayoshi Shirahata 、Mitsuru Shiozaki、 Takaya Kubota、 Kenji Ishikawa、 Isao Takayana gi、 and Takeshi Fujino	プリルニクス ジャパン(株) 立命館大学	A Proposal of PUF utilizing Pixel Variations in the CMOS Image Sensor	IWSEC 2017 (The 12th International Workshop on Security	2017/9

番号	発表者	所属	タイトル	会議名	発表年月
4	吉本裕平、 加藤佳一、 吉岡和樹	パナソニック セミコンダクター ソリューションズ(株) [現 ヌヴォンテクノ ロジージャパン(株)]	耐タンパセキュリティ技術と ReRAM へのセキュア応用	NEDO IoT 推進のための横断 技術開発プロジェクト 第 2 回 人材育成スクール	2017/10
5	白畑 正芳、 名倉 優輝、 一色 良太、 高野 将平、 大倉 俊介、 汐崎 充、 久保田 貴 也、石川 賢 一郎、高柳 功、藤野 毅	立命館大学 ブリルニクス ジャパン(株)	複製不可能デバイスを活用した IoT ハードウェアセキュリティ基盤の研究開 発 - カラーイメージセンサ PUF の 研究 -	平成 29 年電気関係学会関西 連合大会	2017/11
6	Masaya Yoshikawa 、Yusuke Nozaki	名城大学	Helper Data Aware Cloning Method for Physical Unclonable Function	Proc. 2nd IEEE International Conference on Smart Cloud 2017 (SmartCloud 2017)	2017/11
7	Yusuke Nozaki、 Masaya Yoshikawa	名城大学	EM Based Machine Learning Attack for XOR Arbiter PUF	Proc. 2017 Asia Conference on Machine Learning and Computing (ACMLC 2017)	2017/12
8	堀 洋平	産業技術総合研究 所	Physically Unclonable Function の基礎と IoT のセキュリ ティへの応用	日本銀行 第 36 回情報セキュ リティ・セミナー	2017/12
9	栗原 一徳、 東野 寿樹、 延島 大樹、 小笹 健仁、 植村 聖、吉 田 学	産業技術総合研究 所	自己組織化分子の混合による極薄 絶縁膜の濡れ性改善	次世代プリントドエレクトロニク ス技術セミナー	2017/12
10	井上菜、一 色良太、名 倉優輝、白 畑正芳、大 倉俊介、汐 崎充、久保 田貴也、石 川賢一郎、 高柳功、藤 野毅	立命館大学 ブリルニクス ジャパン(株)	CMOS イメージセンサの特性バラツキ を利用した PUF(CIS-PUF)の Challenge & Response 認証の 検討	暗号と情報セキュリティシンポジウ ム (SCIS) 2018	2018/1

番号	発表者	所属	タイトル	会議名	発表年月
11	一色良太、 名倉優輝、 白畑正芳、 大倉俊介、 汐崎充、久 保田貴也、 石川賢一 郎、高柳 功、藤野毅	立命館大学 ブリルニクス ジャパン(株)	CIS-PUF における出力信号の特性 を利用した PUF ID の誤り訂正手法 の検討	暗号と情報セキュリティシンポジウ ム (SCIS) 201	2018/1
12	栗原一徳	産業技術総合研究 所	塗布型トランジスタと 有機物理複製 困難回路	有機エレクトロニクス研究会	2018/2
13	Yusuke Nozaki、 Masaya Yoshikawa	名城大学	Genetic Programming Based Attack for RO PUF	Proc. 2018 RISP International Workshop on Nonlinear Circuits, Communications and Signal Processing (NCSP'18)	2018/3
14	栗原 一徳、 堀 洋平、片 下 敏宏、植 村 聖、吉田 学	産業技術総合研究 所	親撥制御技術を用いた 印刷有機 物理複製困難回路の作製と評価	第 65 回応用物理学会春季学 術講演会	2018/3
15	Yusuke Nozaki and Masaya Yoshikawa	名城大学	Power Consumption Aware Machine Learning Attack for Feed-Forward Arbiter PUF	ICIS 2018	2018/6
16	後藤 裕太、 汐崎 充、藤 野 毅	立命館大学	Fuzzy Extractor の誤り訂正回路 に対するサイドチャネル攻撃	電子情報通信学会 HWS 研究 会	2018/7
17	野崎佑典、 吉川雅弥	名城大学	XOR 型 PUF のサイドチャネル対策 手法とその評価	電子情報通信学会 HWS 研究 会	2018/7
18	吉本裕平、 加藤佳一、 吉岡和樹	パナソニック セミコンダクター ソリューションズ(株) [現 ヌヴォンテクノ ロジージャパン(株)]	耐タンパセキュリティ技術と ReRAM へのセキュア応用	NEDO IoT 推進のための横断 技術開発プロジェクト 第 3 回 人材育成スクール	2018/8
19	八代 理紗、 菅原 健、 崎山 一男	電気通信大学	Arbiter PUF に対する攻撃手法に 関する一考察	DA シンポジウム 2018	2018/8
20	野崎佑典、 吉川雅弥	名城大学	検定を用いた PUF に対するサイド チャネル解析の安全性評価手法	第 23 回 CDS 研究会	2018/8

番号	発表者	所属	タイトル	会議名	発表年月
21	八代 理紗, 藤 聡子, 菅原 健, 崎山 一男	電気通信大学	Arbiter PUF へのサイドチャネルモデリング攻撃の実装と応用	2018 年電子情報通信学会ソサイエティ大会	2018/9
22	Takaya Kubota, Mitsuru Shiozaki, and Takeshi Fujino	立命館大学	A Side-Channel Attack Method against Truncated MAC CAN Message based on AUTOSAR Specification	CHES 2018 (poster)	2018/9
23	Masayoshi Shirahata, Shunsuke Okura, Takaya Kubota, Mitsuru Shiozaki,K enichiro Ishikawa, Isao Takayangi , and Takeshi Fujino	立命館大学 ブリルニクス ジャパン(株)	A Proposal of Efficient Error Recovery Method Utilizing Output Characteristics of CMOS Image Sensor PUF	CHES 2018 (poster)	2018/9
24	栗原一徳、 小笠原泰 弘、植村 聖、吉田学	産業技術総合研究 所	Study of Organic Buskeeper-type Physically Unclonable Function	SSDM 2018	2018/9
25	栗原 一徳、 延島 大樹、 武居 淳、小 笹 健仁、植 村 聖、吉田 学	産業技術総合研究 所	塗布型 n 型半導体の熱安定性評価	第 79 回応用物理学会秋季学術講演会	2018/9

番号	発表者	所属	タイトル	会議名	発表年月
26	Shunsuke Okura, Ryota Ishiki, Masayoshi Shirahata, Takaya Kubota, Mitsuru Shiozaki, Kenichiro Ishikawa, Isao Takayana gi, and Takeshi Fujino	ブルニクス ジャパン(株) 立命館大学	A Dynamic Soft Decision Fuzzy Extractor for a CMOS Image Sensor PUF	ISPACS 2018	2018/11
27	Nicolas Bruneau, Jean-Luc Danger, Adrien Facon, Sylvain Guilley, Soshi Hamaguchi, Yohei Hori, Yousung Kang, Alexander Schaub	産業技術総合研究所	Development of the unified security requirements of PUFs during the standardization process	SecITC 2018	2018/11
28	Yusuke Nozaki and Masaya Yoshikawa	名城大学	Countermeasure of Lightweight Physical Unclonable Function against Side-Channel Attack	ICCSCS 2018	2018/12

番号	発表者	所属	タイトル	会議名	発表年月
29	井上菜、一色良太、高野将平、白畑正芳、大倉俊介、汐崎充、久保田貴也、石川賢一郎、高柳功、藤野毅	立命館大学 ブリルニクス ジャパン(株)	CIS PUF を用いたセキュリティシス ムの提案	電子情報通信学会 ICD 研究 会	2018/12
30	栗原一徳	産業技術総合研究 所	有機物理複製困難関数の安定性	フレキシブル・ハイブリッド・エレクト ロニクスセミナー (JFlex 展内)	2019/1
31	堀洋平	産業技術総合研究 所	Physically Unclonable Function (PUF)の基礎、応用と標 準化について	NEDO IoT 推進のための横断 技術開発プロジェクト 第4回 人材育成スクール	2019/1
32	楠, 吉田 康太, 久保 田貴也, 汐 崎 充, 藤 野 毅	立命館大学	MDR-ROM PUF/AES を用いて鍵 生成したセキュア AI エッジデバイスの 提案	SCIS 2019	2019/1
33	久保田貴 也, 吉田 康太, 汐崎 充, 藤野 毅	立命館大学	ハードウェア実装 AES に対する深 層学習サイドチャネル攻撃	SCIS 2019	2019/1
34	Y.Nozaki, M.Yoshika wa	名城大学	Side-Channel Resistance Evaluation Method using Statistical Tests for Physical Unclonable Function	ICAIIIC 2019	2019/2
35	Risa Yashiro, Takeshi Sugawara, Mitsuru Shiozaki, Takeshi Fujino and Kazuo Sakiyama	電気通信大学 立命館大学	A TEG Chip of Arbiter PUF for Efficient Simulation Model	ICCCS 2019	2019/2

番号	発表者	所属	タイトル	会議名	発表年月
36	一色 良太, 白畑正芳, 大倉俊介, 汐崎充, 久保田貴也, 石川賢一郎, 高柳 功, 藤野 毅	立命館大学 ブリルニクス ジャパン(株)	CMOS イメージセンサの画素ばらつきを活用した PUF(CIS-PUF)の誤り訂正手法の検討	電子情報通信学会 HWS 研究会	2019/3
37	野崎佑典, 吉川雅弥	名城大学	ASIC で実装したリングオシレータ PUF の性能と安全性評価	電子情報通信学会 HWS 研究会	2019/3
38	松見進, 野崎佑典, 吉川雅弥	名城大学	改良されたアービタ PUF に対する線形モデルによる攻撃	電子情報通信学会 HWS 研究会	2019/3
39	栗原一徳、延島大樹、武居淳、植村聖、吉田学	産業技術総合研究所	フレキシブル基板上の有機物理複製困難関数の安定性評価	第 66 回応用物理学会春季学術講演会	2019/3
40	S.Matsumi, Y.Nozaki, M.Yoshikawa	名城大学	Linear Model Based Attack for Improved Arbiter PUF	NCSP 2019	2019/3
41	K.Shibagaki, Y.Nozaki and M.Yoshikawa	名城大学	LUT-Network based Physical Unclonable Function and its Evaluation	NCSP2020	2019/3
42	T.Umeda, Y.Nozaki and M.Yoshikawa	名城大学	Hierarchical GA based Modeling Analysis for RO PUF	NCSP2020	2019/3
43	Tatsuya Oyama, Masayoshi Shirahata, Mitsuru Shiozaki, Shunsuke Okura, and Takeshi Fujino	立命館大学	Dependency Evaluation between Performance Metrics and Response-Bit Length of a CIS-PUF	NCSP2020	2019/3

番号	発表者	所属	タイトル	会議名	発表年月
44	柴垣和也, 野崎佑典, 吉川雅弥	名城大学	ニューラルネットワーク PUF 向けアー ビター回路の実装と評価	電気学会全国大会	2019/3
45	梅田大和, 野崎佑典, 吉川雅弥	名城大学	リングオシレータ PUF に対する階層 的進化戦略を用いた解析手法	電気学会全国大会	2019/3
46	野崎佑典	名城大学	複製不可能デバイス PUF の機械学 習を用いた安全性評価	日本知能情報フাজィ学会東海 支部講演会 (招待講演)	2019/4
47	Takeshi Fujino, Shunsuke Okura, Mitsuru Shiozaki, Takaya Kubota, Masayoshi Shirahata	立命館大学	PUF (Physical Unclonable Functions) devices for IoT applications	Photomask Japan 2019 (招待講演)	2019/4
48	汐崎充, 久 保田貴也, 白畑正芳, 堀洋平, 片 下敏宏, 藤 野毅	立命館大学 産業技術総合研究 所	180nm CMOS プロセスを用いた Physically Unclonable Functions の実装と評価	電子情報通信学会 HWS 研究 会	2019/4
49	S.Okura, R.Ishiki, S.Takano, M.Shirhata , T.Kubota, M.Shiozaki , K.Ishikaw a, I.Takayan agi and T.Fujino	立命館大学 ブリルニクス ジャパン(株)	A 2-Mpixel CMOS Image Sensor with Device Authentication and Encryption Key Generatio Based on Physically Unclonable Function	International Image Sensor Society (IISS)	2019/6

番号	発表者	所属	タイトル	会議名	発表年月
50	K. Kuribara, T. Nobeshima, A. Takei, T. Kozasa, S. Uemura, and M. Yoshida	産業技術総合研究所	Long-term stability of organic physically unclonable function for IoE security	Compound Semiconductor Week 2019	2019/5
51	Y.Nozaki and M.Yoshikawa	名城大学	Security Evaluation of Ring Oscillator PUF against Genetic Algorithm Based Modeling Attack	Proc.IMIS 2019, vol.994, pp.338-347	2019/7
52	汐崎充, 藤野毅	立命館大学	ASIC 実装した Ring-Oscillator PUF への電磁界解析攻撃	電子情報通信学会 HWS 研究会	2019/7
53	T. Kubota, K. Yoshida, M.Shiozaki, and T. Fujino	立命館大学	Deep Learning Side-Channel Attack against Hardware Implementations of AES	Euromicro DSD, pp. 261-268	2019/8
54	吉本裕平、加藤佳一、吉岡和樹	パナソニック セミコンダクターソリューションズ(株) [現 ヌヴォトンテクノロジー・ジャパン(株)]	耐タンパセキュリティ技術と ReRAM へのセキュア応用	NEDO IoT 推進のための横断技術開発プロジェクト 2019 年度 第 1 回人材育成スクール	2019/8
55	Kazuo Sakiyama	電気通信大学	Deep Learning for Security Evaluation of Physically Unclocable Function	The 1st ECTI UEC Workshop on AI and Application (ECTI-UEC2019) (招待講演)	2019/9
56	野崎佑典, 吉川雅弥	名城大学	ASIC 実装した疑似線形帰還シフトレジスタ PUF の性能評価	電気学会大会, no. GS12-7, pp. 1300-1303	2019/9
57	小沼竜也, 李陽, 菅原健	電気通信大学	クロック操作による Time-to-Time-to-Digital Converter への情報改ざん攻撃	IEICE2019 年ソサイエティ大会	2019/9
58	Y.Nozaki and M. Yoshikawa	名城大学	Quantitative Performance Evaluation of PL PUF and RO PUF with ASIC Implementation	Proc. IEEE GCCE 2019, pp.1151-1152	2019/10
59	T.Umeda, Y.Nozaki, and M.Yoshikawa	名城大学	Scalability and Performance Evaluation of GA Based Modeling Analysis for RO PUF	Proc. IEEE GCCE 2019, pp.1157-1158	2019/10

番号	発表者	所属	タイトル	会議名	発表年月
60	R. Yashiro, Y. Hori, T. Katashita, and K. Sakiyama	電気通信大学 産業技術総合研究所	A Deep Learning Attack Countermeasure with Intentional Noise for a PUF-based Authentication Scheme	International Conference on Information Technology and Communications Security (SecITC 2019)	2019/11
61	M. Shiozaki, and T. Fujino	立命館大学	Simple Electromagnetic Analysis Attacks based on Geometric Leak on an ASIC Implementation of Ring-Oscillator PUF	Attacks and Solutions in Hardware Security ASHES, pp. 13-21	2019/11
62	大山達哉, 白畑正芳, 汐崎充, 大倉俊介, 堀洋平, 藤野毅	立命館大学 産業技術総合研究所	計算機モデルを用いた PUF 評価指標とレスポンス bit 長の依存性に関する一考察	電子情報通信学会 ICD 研究会	2019/11
63	堀洋平	産業技術総合研究所	Physically Unclonable Function (PUF) の研究・標準化動向について	ハードウェアセキュリティフォーラム 2019	2019/12
64	堀洋平	産業技術総合研究所	Physically Unclonable Function (PUF) とその応用	電子情報通信学会会誌	2020/1
65	大山達哉, 白畑正芳, 汐崎充, 大倉俊介, 藤野毅	立命館大学	CMOS イメージセンサ PUF(CIS-PUF)における評価指標のレスポンス bit 長依存性評価及び考察	暗号と情報セキュリティシンポジウム (SCIS)	2020/1
66	前田悠磨, 吉田康太, 久保田貴也, 汐崎充, 藤野毅	立命館大学	サイドチャネル攻撃対策を施した AES 暗号回路に対する深層学習を用いたサイドチャネル攻撃	暗号と情報セキュリティシンポジウム (SCIS)	2020/1
67	八代理紗, 堀洋平, 片下敏宏, 汐崎充, 崎山一男	電気通信大学 産業技術総合研究所 立命館大学	RG-DTM PUF に対する Deep Learning を用いたクローニング攻撃	暗号と情報セキュリティシンポジウム (SCIS)	2020/1
68	汐崎充, 堀洋平, 大倉俊介, 白畑正芳, 藤野毅	立命館大学 産業技術総合研究所	Non-IID PUF のエントロピー低下要因とエントロピー見積もり手法 (1)	電子情報通信学会 HWS 研究会	2020/3

番号	発表者	所属	タイトル	会議名	発表年月
69	汐崎充, 堀洋平, 大倉俊介, 白畑正芳, 藤野毅	立命館大学 産業技術総合研究所	Non-IID PUF のエントロピー低下要因とエントロピー見積もり手法 (1)	電子情報通信学会 HWS 研究会	2020/3
70	野崎佑典, 竹本修, 吉川雅弥	名城大学	低遅延暗号を利用したグリッチ PUF の検討	電気学会全国大会	2020/3
71	Takeshi Sugawara, Tatsuya Onuma, and Yang Li	電気通信大学	Signal Injection Attack on Time-to-Digital Converter and Its Application to Physically Unclonable Function	IWSEC 2020	2020/9
72	竹本修, 池崎良哉, 野崎佑典, 吉川雅弥	名城大学	NN PUF に対する最適ハイパーパラメータ下での機械学習攻撃	電気・電子・情報関係学会 東海支部連合大会	2020/9
73	野崎佑典, 竹本修, 池崎良哉, 吉川雅弥	名城大学	Virtex-7 上に実装した PRINCE をベースとしたグリッチ PUF の評価	2020 年度電気・情報関係学会北陸支部連合大会	2020/9
74	山下晃平, 李陽, 菅原健	電気通信大学	Time-to-Digital Converter へのシグナルインジェクションによる PUF ステート復元攻撃の難易度評価	2020 年電子情報通信学会ソサイティ大会	2020/9
75	M. Shiozaki, Y. Hori, T. Oyama, M. Shirahata, and T. Fujino	立命館大学 産業技術総合研究所	Cause Analysis Method of Entropy Loss in Physically Unclonable Functions	ISCAS 2020	2020/10
76	山下晃平, 李陽, 菅原健	電気通信大学	TDC の操作による PUF ステート復元攻撃の難易度評価のためのシミュレーション	コンピュータセキュリティシンポジウム 2020 (CSS2020)	2020/10
77	Mitsuru Shiozaki, Takeshi Sugawara, Takeshi Fujino	立命館大学 電気通信大学	Exploring Effect of Residual Electric Charges on Cryptographic Circuits	Workshop on Attacks and Solutions in Hardware Security (ASHES 2020)	2020/11

(b) 新聞・雑誌等への掲載

番号	所属	タイトル	掲載誌名	発表年月
1	産業技術総合研究所	社会インフラを守る - PUF 研究にまい進	上越タイムス社	2018/12/25
2	産業技術総合研究所	PUF で半導体の「ばらつき」利用 CMOS センサーなどへ活用期待	電子デバイス産業新聞	2020/3/5

(c) 展示会への出展

番号	所属	タイトル	展示会名	発表年月
1	産業技術総合研究所	塗布型トランジスタと有機物理複製困難回路	プリンタブルエレクトロニクス展	2018/2
2	産業技術総合研究所	有機物理複製困難関数の安定性	JFlex 展 2019	2019/1
3	名城大学	サイバーフィジカルセキュリティにおける耐タンパ技術	名城大学テクノフェア	2019/8
4	産業技術総合研究所	PUF 認証デモ	セミコンジャパン	2019/12
5	産業技術総合研究所	フレキシブルセキュリティ回路の研究	InterOpt/MEMS 展 2020	2020/1
6	産業技術総合研究所	ディープレーニングによるセキュリティ回路 PUF への攻撃とその対策	SAT テクノロジーショーケース	2020/1

◎研究開発テーマ「次世代産業用ネットワークを守るIoTセキュリティ基盤技術の研究開発」

【特許】

番号	出願者	出願番号	国内 外国 PCT	出願日	状態	名 称	発明者
1	アラクサラネットワークス(株)	特願 2018-228475	日本	2018/12/5	公開	ネットワーク異常検知装置、ネットワーク異常検知システム及びネットワーク異常検知方法	石川有一、松山信仁
2	アラクサラネットワークス(株)	16/680757	米国	2019/11/12	公開	NETWORK ANOMALY DETECTION APPARATUS, NETWORK ANOMALY DETECTION SYSTEM, AND NETWORK ANOMALY DETECTION METHOD	石川有一、松山信仁

【外部発表】

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	新 善文	アラクサラネットワークス(株)	IoT セキュア情報基盤のためのネットワーク機器向けの検索デバイス技術の研究	第 14 回新産業促進検討会	2017/9/15
2	新 善文	アラクサラネットワークス(株)	IIoT セキュリティの現実と可能性 ～ネットワークによる IoT システムの防御～	IoT World Conference 東京 2017	2017/10/23
3	大岩 寛	産業技術総合研究所	産業 IoT インフラのセキュリティを守るための研究開発の取り組み	IoT とセキュリティ 2017	2017/12/20
4	大岩 寛 新 麗 新 善文 朝比奈 徹	産業技術総合研究所、他	産業 IoT 機器のセキュリティを守るネットワーク制御機構の設計	電子情報通信学会	2018/6/25
5	胡 思己 坂本 龍一 近藤 正章 中村 宏	東京大学	Rump kernel の通信性能の評価と改善手法の検討	情報処理学会システムソフトウェアとオペレーティング・システム研究会	2018/7/30
6	大岩 寛	産業技術総合研究所	次世代産業用ネットワークを守る IoT セキュリティ基盤技術の研究開発	電子情報通信学会通信ソサイエティ大会	2018/9/13
7	新善文 新 麗 大岩 寛	アラクサラネットワークス(株)、他	ネットワークによる IoT セキュリティのための機器管理手法	電子情報通信学会インターネットアーキテクチャ研究会	2019/10/4
8	新善文	アラクサラネットワークス(株)	情報社会を支えるギャランティードネットワーク 2.0 ～社会インフラとしてのインターネットと日本のモノづくり～	Network World 2020 (主催 (株)ナノオプトメディア)	2020/10/6

(b) 展示会への出展

番号	所属	タイトル	展示会名	発表年月
1	アラクサラ (株)IIJ イノベーションインスティテュート 産業技術総合研究所	AI 画像認識×ルート最適化技術で次世代モビリティサービスを実現!	CEATEC	2018/10/16 ～19
2	(株)IIJ イノベーションインスティテュート	次世代 IoT セキュリティ	IIJ Technical DAY 2018	2018/11/22

以上