

次世代高効率ネットワークデバイス技術開発 (事後評価)

(H19年度～23年度 5年間)

東京大学大学院 情報理工学系研究科
教授 浅見 徹

2012年9月6日

5. プロジェクトの概要説明

5-1 事業化の位置付け・必要性、研究開発のマネジメントについて

(1) 事業の位置付け・必要性

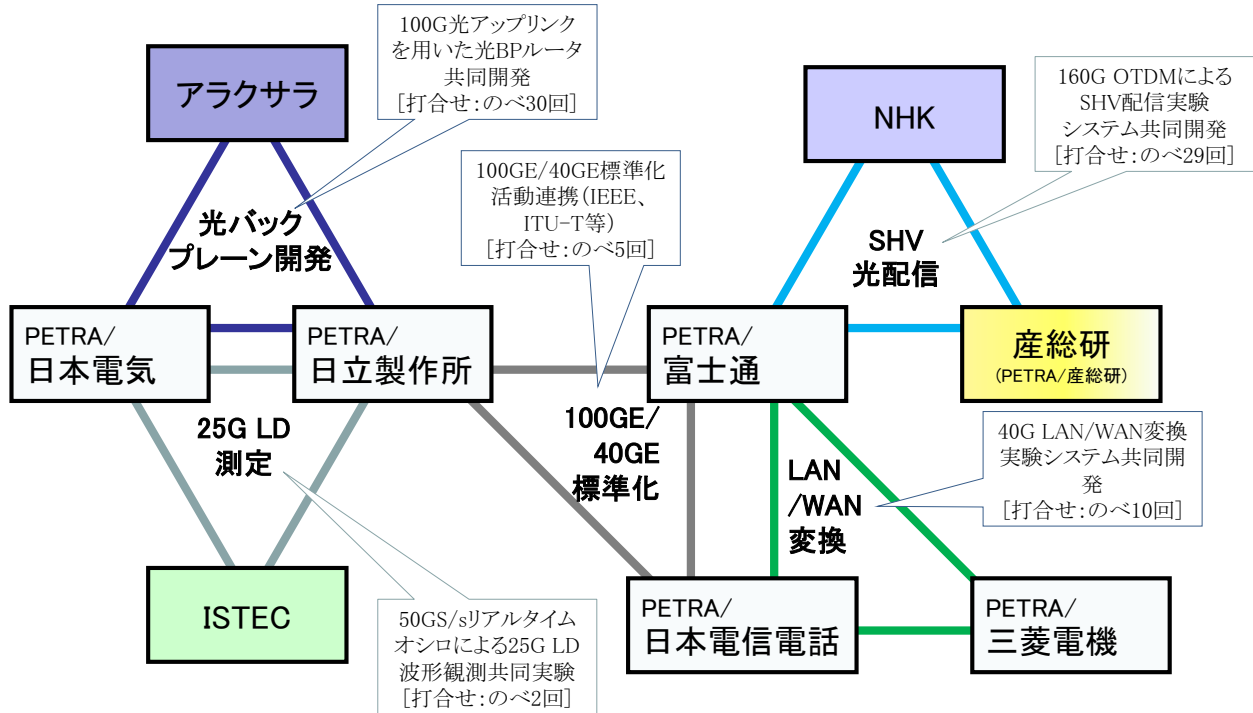
(2) 研究開発マネジメント

5-2 研究開発成果、実用化、事業化の見通しについて

(1) 研究開発成果と実用化、事業化の見通し

5-3 プロジェクトの概要全体を通しての質疑

各機関の連携



大規模エッジルータシステム化技術

超高速LAN-SANシステム化技術

個別テーマ	リーダー	研究員数	個別テーマ	リーダー	研究員数
・100Gbps (25Gbpsx4ch) 小型光トランシーバ			・超高速LAN-SANシステム化技術		
超高速CMOS送受信回路 (超高速光受信アナログFE)	辻 伸二	10	高速直接変調レーザ	江川 満	9
超高速・省電力面出射レーザ	篠田 和典	6	高効率半導体光増幅器	田中 有	7
高感度光受信モジュール	李 英根	3	超高速多重分離 (40Gbpsシリアルトランシーバ) 技術	井出 聡	10
超高速光送信ドライバ 小型省電力光アップリンク(光モジュール化技術)	蔵田 和彦	10	入力ダイナミックレンジ拡大波長変換器	有賀 博	10
・スケラブル・ルータアーキテクチャ			LAN-SANシステム設計技術	並木 周	26
スケラブル・ルータアーキテクチャ	池田 尚哉	33	ハイブリッド集積化 全光スイッチ及びOTDM-NIC	石川 浩	
・超電導回路技術			SHV配信LAN-SANシステム収容技術	小山田 公之	3
SFQベース・リアルタイムオシロ技術	日高 睦夫	10	小型省電力波長可変光源	石坂 政茂	5
			・LAN-WAN間大容量信号変換技術の開発		
			LAN-WAN間大容量信号変換技術	富澤 将人	3
	合計	72		合計	73

(注)研究員数はH19-23年度での各テーマ最多時の人数

次世代高効率ネットワークデバイス技術開発

プロジェクトキックオフ時のスライド再掲

研究目的

- ①背景：大容量のコンテンツ配信等に対する消費者ニーズを受け、ネットワーク通信量及び機器消費エネルギーは今後急激に増大する。
- ②市場ニーズ：大容量データを低消費エネルギーで処理可能なネットワーク機器が必要。
- ③技術ニーズ：省エネルギー&大容量に対応可能且つ低コストなデバイス、システム技術が必要。

市場のトレンドはエッジ/コア・ネットワークのEthernetへの集約と低消費電力化に向けた超高速回路のCMOS実装

研究の狙い

●近年の傾向として、とりわけユーザ/コンピュータあたりのデータ容量の増大が著しいエッジルータでの処理がこれからのネットワークにおける鍵となっている

- LANがWANを追い越した ⇒ ルータ・システム技術の見直し
- LANがSANも追い越した ⇒ データリンク層関連技術の見直し

本プロジェクトは上記を考慮して実施する

関連デバイス要素技術の開発が重要

- 大規模エッジルータ関連技術、および、高速モニタリング技術の開発
- 超高速光LAN-SAN関連技術

プロジェクトの研究開発目標と進め方

100GbE, 40GbE&OTNを前提に、個別デバイス及びそれらを集積化したモジュールの省電力化を推進し、システム全体としての省エネルギーを目標とした。

1. 10Tbps超級エッジルータの実現のための100Gbps超小型光トランシーバ(25Gbps CMOS)を開発し、それをを用いて
 - ① 100GBASE-LR4 光送受信部
 - ② ボード間相互接続用光バックプレーンを開発
 - ③ ネットワーク管理面への応用を考え、
 - i. 高速ネットワークトラヒック分析技術(光バックプレーン)
 - ii. 25Gbps光信号のSFQベース・リアルタイムオシロを開発
2. 超高速LAN-SAN システム実現のための小型40Gシリアル光トランシーバ(40Gbps CMOS)を開発し、それをを用いて
 - ① 40GBASE-FR 光送受信部
 - ② それを40Gbps WANにつなぐためのOTU3e関連デバイス
 - ③ 同トランシーバを4並列しSHV信号伝送を可能にするOTDM多重化SHV伝送システムを開発

出口視点から考える

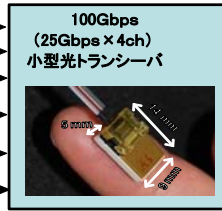
共通基盤技術:個別テーマ

キーデバイス

システム

① 100GbE (25Gbps技術)

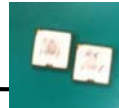
超高速CMOS送受信回路
超高速・省電力面出射型レーザ
高感度光受信モジュール
超高速光送信ドライバ
小型省電力光アップリンク(光モジュール化技術)
高速直接変調レーザ(量子ドットレーザ)
スケーラブル・ルータアーキテクチャ
SFQベース・リアルタイムオシロ



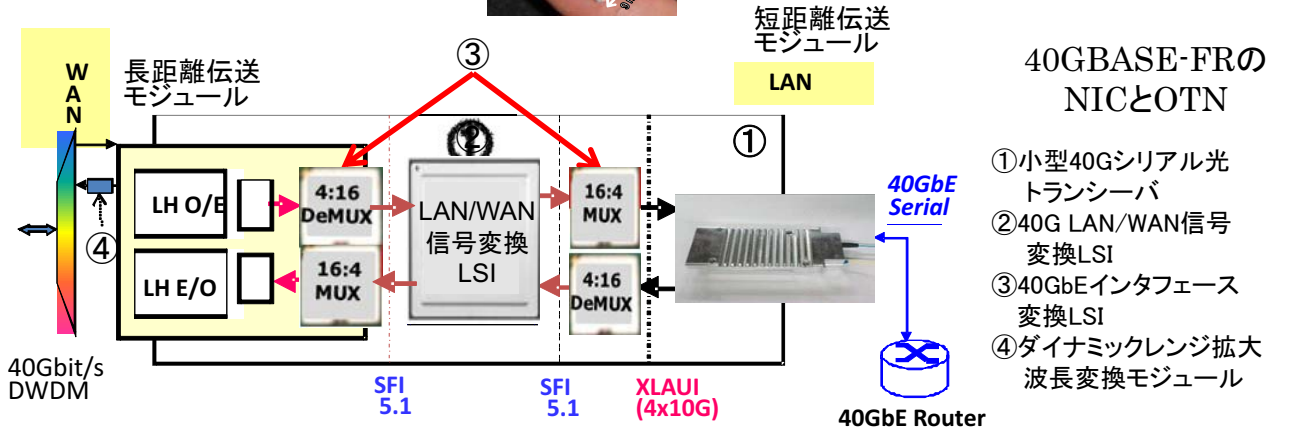
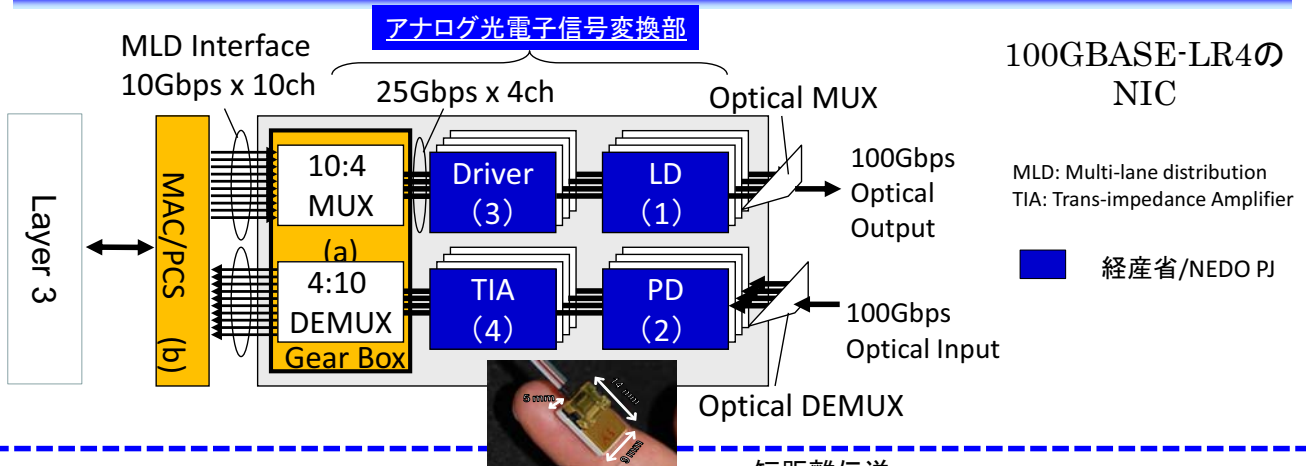
光バックプレーン(ルータに利用)
100GBASE-LR4
高速ネットワークトラフィック分析
SFQベース・リアルタイムオシロ

② 40GbE & OTN (40Gbps技術)

LAN-WAN間大容量信号変換技術
入力ダイナミックレンジ拡大波長変換器
超高速多重・分離技術 (小型40Gシリアル光トランシーバ)
高速直接変調レーザ (AlGaInAs系レーザ)
LAN-SANシステム設計技術
SHV配信LAN-SANシステム収容技術
ハイブリッド集積全光スイッチ及びOTDM-NIC
高効率半導体増幅器



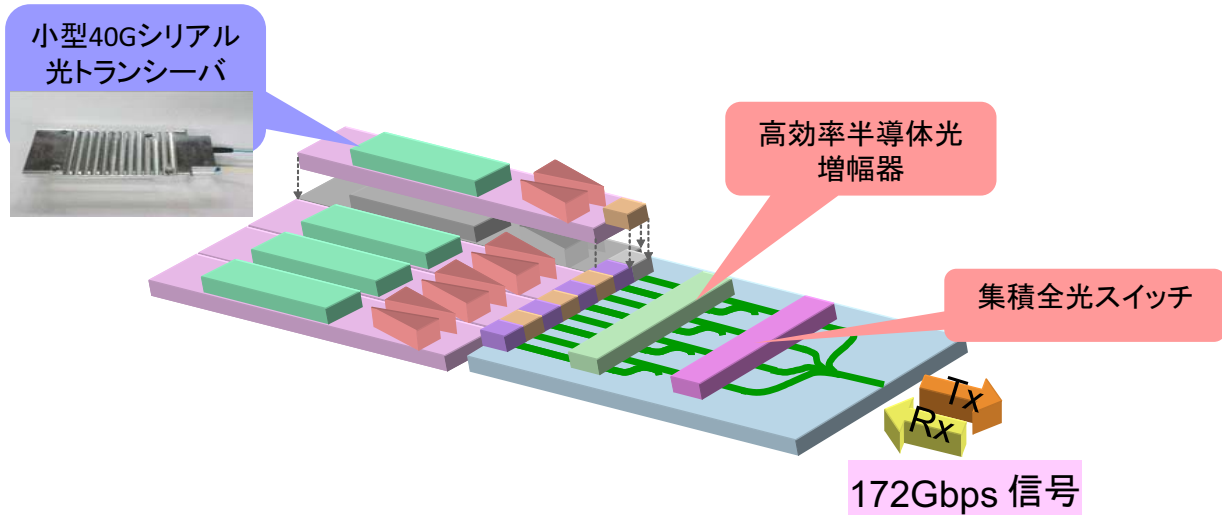
OTN
40GBASE-FR
OTDM多重化SHV伝送システム



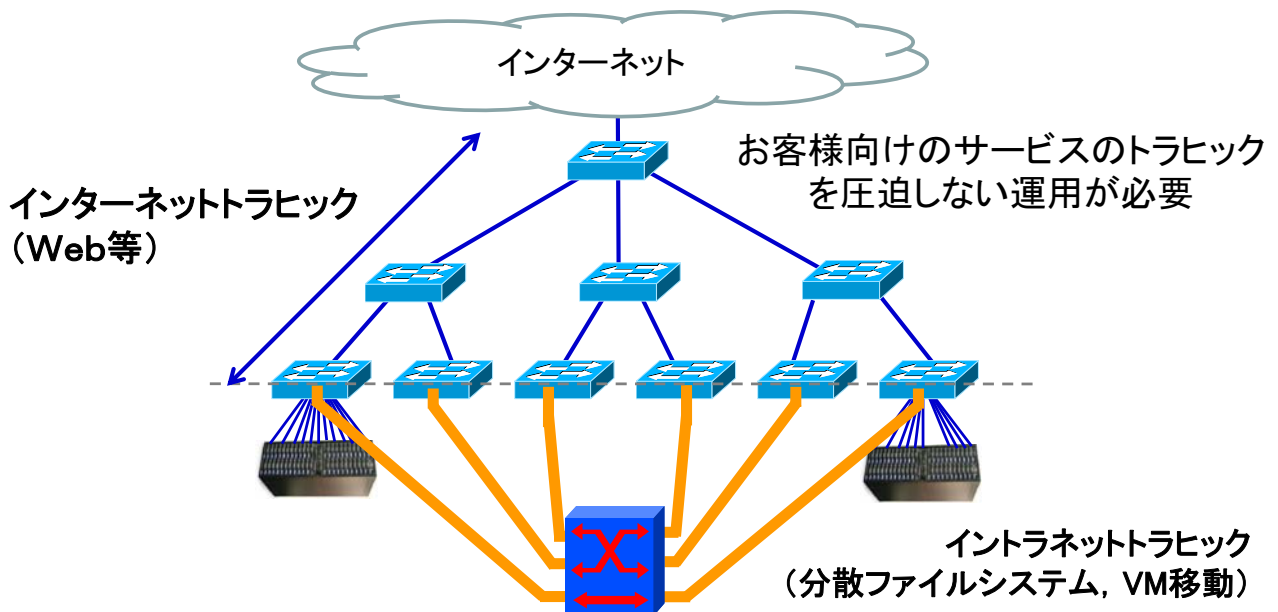
40Gbit/s信号処理CMOS回路による OTDM-NIC

(SHV伝送向け43Gbps x 4構成の場合)

最高43Gbps x 16 = 688Gbps まで多重化可能



40Gbps信号処理CMOS回路によるOTDM-NICの想定利用形態 (クラウドコンピューティングとデータセンタ内光スイッチ)



Guohui Wang, et al., "c-Through: Part-time Optics in Data Centers," SIGCOMM 2010

プロジェクト開始時点 (2007. 4)		プロジェクト終了時 (2012. 2)		削減率
<p>100GbE CFPモジュール (25Gbps × 4ch) ・消費電力 24W ・サイズ 145 × 77 × 14mm (備考) 100Gbイーサネット光モジュール</p> 	⇒	<p>小型100Gbps (25G × 4ch) 光トランシーバ ・消費電力 2W ・サイズ 14 × 9 × 5mm</p> 		<p>・消費電力 -92%削減 ・サイズ -99%削減</p>
<p>40GbE 300pin光トランシーバ (40Gbps × 1ch) ・消費電力 24W ・サイズ 178mm × 127mm (備考) 300pin規格準拠</p> 	⇒	<p>小型40Gbpsシリアル光トランシーバ ・消費電力 5.6W ・サイズ 91mm × 42mm</p> 		<p>・消費電力 -77%削減 ・サイズ -83%削減</p>
<p>OTN 40G-SONET トランスポンダラインカード (10G × 4枚) 主要3部品で比較 26W × 4枚 = 104W (LAN-SAN大容量信号変換)</p> 	⇒	<p>トランスポンダラインカード (40Gbps × 1枚) 主要3部品で比較 38W × 1枚 = 38W</p> 		<p>・消費電力 ラインカード -60%削減 LSI単体 -50%削減</p>
<p>OTDM伝送システム (10GbpsでWDMの場合) 10G WDMトラポン: 消費電力20W 20W × 16台 = 320W 電気スイッチ部 1720W 合計: 2040W</p> 	⇒	<p>172Gbps (43G × 4ch) + 光パススイッチ ~640Gbps/laneまで拡張可能 ・消費電力: ~200W ・サイズ: ラインカードサイズ</p> 		<p>・消費電力 2040W → 200W -90%削減</p>

「次世代高効率ネットワークデバイス技術開発プロジェクト」研究成果 (平成19年4月~24年2月)

論文	学会発表 (国際/国内学会) (解説記事含む)	標準化寄与文書 (寄書)	特許	新聞発表	主要 展示会
48件	330件 (119件/211件)	10件	90件 (内数) 国内出願: 71件 外国出願: 19件	34件	20件

研究開発成果と達成度について

公開

大規模エッジルータ ○最終目標達成:◎実用化への基盤確定

個別テーマ	最終目標 (平成23年度)	主な成果状況	達成度
超小型25Gbps×4ch光トランシーバ (小型省電力光アップリンク)	ルータの光バックプレーンとして25Gbps×4chトランシーバを適用し動作実証 100Gbps双方向、省電力10mW/Gbps	速度変換ICと7ナノメートルフロントエンド部(Driver,TIA)をCMOS-LSIとして一体集積することで小型化と省電力化(10mW/Gbps)を実現	○
光モジュール化技術	25Gbps×4ch光送受信モジュール、超小型サイズ1cm ² 程度高均一性、高放熱特性を実現	25Gbps×4ch光モジュールとして、世界最小14×9×5.3mm(L×W×H)の超小型化を実現	◎
超高速光送信ドライバ	低消費電力の冗長化ドライバ回路を開発し25Gbpsで10mW/Gbps以下の小型I/Oを開発	CMOSカソードドライブ方式のドライバを試作し、25Gbpsで6.7mW/Gbpsを実現	○
超高速・省電力面出射型レーザ	単体で28Gbps以上高速動作 アレイ素子の高温(85℃),高速動作(25Gbps)	・単体で40Gbps動作を確認 ・85℃で25Gbps×4chアレイLDの動作確認	◎
高感度光受信モジュール	PDと受信アンプ回路との高密度集積実証(送受信部全体:10mW/Gbps),4chアレイ化光受信フロントエンドを開発	光バックプレーンのルータ装置で、25Gbps×4chトランシーバとして動作を確認	◎
高速直接変調レーザ (量子ドットレーザ)	温度安定 25Gbps動作実証	・1.3μm帯量子ドットレーザで、70℃までの温度安定25Gbps動作を達成	○
スケラブル・ルータアーキテクチャ			
高速トラヒック計測・分析技術	40Gbpsおよび4Mフロー/秒に対応する独立筐体型およびルータ内蔵トラヒック分析装置を開発	40Gbpsおよび4Mフロー/秒に対応する独立筐体型およびルータ内蔵トラヒック分析装置を試作し動作を確認	◎
スケラブル・ルータ装置管理技術	複数台のルータが連携して大規模なスケラブル・ルータとして動作するための装置管理技術を開発	複数のルータと試作したルータ内蔵トラヒック分析装置によりスケラブル・ルータを構成して実証	◎
光信号によるルータ内結合構造	ルータ内の機能モジュール間を光信号により結合してルータ内のデータ転送処理を高速化する光バックプレーン技術を開発	100Gbit/s光トランシーバを組合せたルータ内機能モジュール、及び光バックプレーン向けの電気光混載コネクタを開発し、光バックプレーン搭載ルータの試作と実証を行った	◎
SFQベースリアルタイムオシロ	・40Gbps光入力技術構築 ・5ビットSFQ高速ADコンバータによる50GS/s波形観測を実現	・5ビットSFQ高速ADコンバータによる100GS/s波形観測、および10GHz光入力波形観測の実証	○

研究開発成果と達成度について

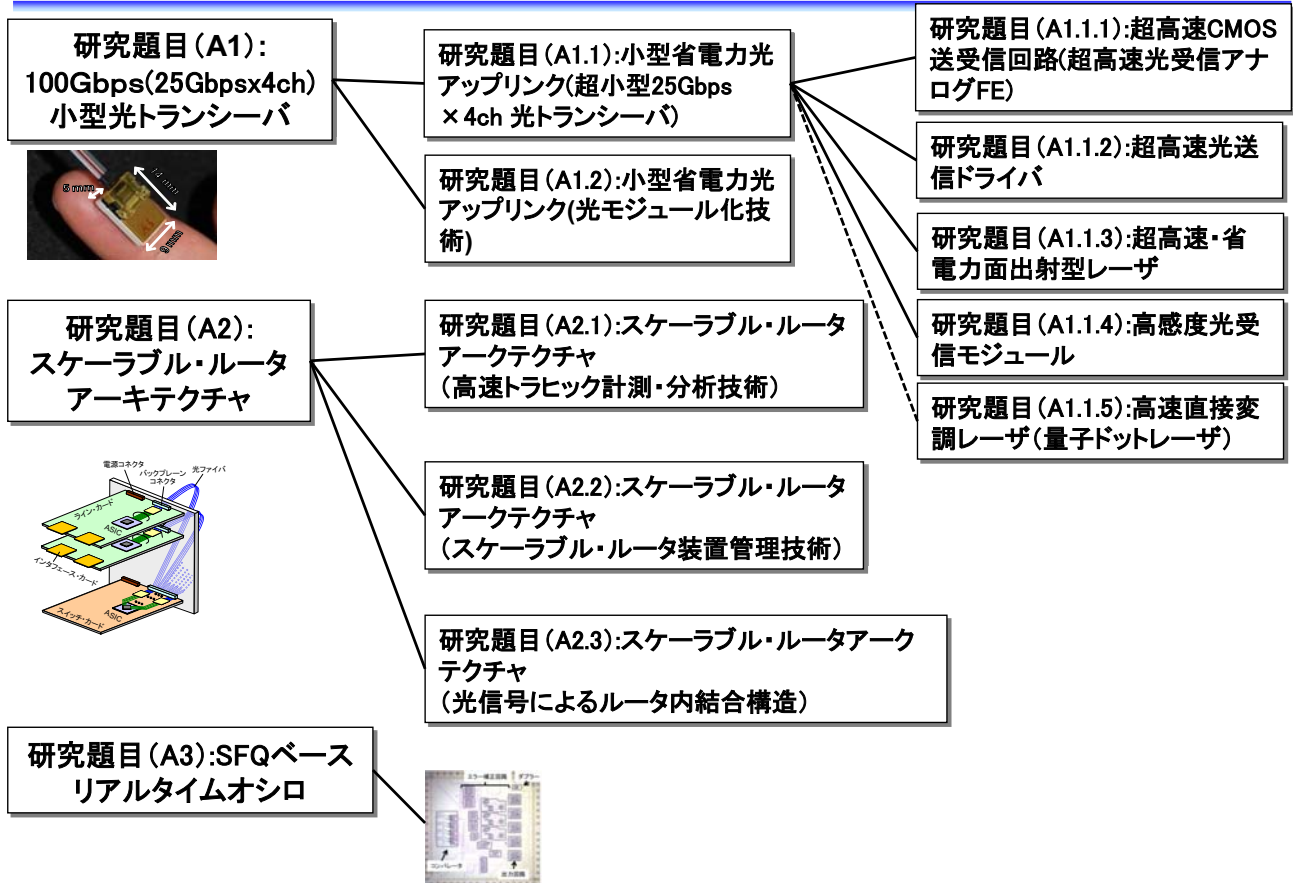
公開

超高速光LAN-SANシステム ○最終目標達成:◎実用化への基盤確定

個別テーマ	最終目標 (平成23年度)	主な成果状況	達成度
超高速光LAN-SANシステム設計と実証	160Gbps超級集積型OTDM光NIC用デバイスを用いた160Gbps光LAN-SAN動作実証	172Gbps (43Gbps×4ch) 光LAN-SAN動作実験に成功	○
ハイブリッド集積全光スイッチ及びOTDM-NIC	ハイブリッド集積4チャンネル全光スイッチ、ハイブリッド集積OTDM-NICの実現	172Gbps (43Gbps×4ch) 光LAN-SAN SHV信号配信システムに組み込み長時間の安定動作を確認	○
高効率半導体光増幅器	半導体光増幅器(SOA)のハイブリッド実装を開発し、4チャンネルアレイ化を実現する	波長1.55μmで利得11dB、飽和出力13dBmの4チャンネルアレイ素子を実現	○
SHV配信LAN-SANシステム収容技術	非圧縮SHV(72Gbps)を160Gbps光LANで伝送し、2チャンネル切り替えて受信する	2010,2012年度NHK技研展でSHV非圧縮映像信号の配信実験を動態展示。安定動作を確認	○
40Gbpsシリアル光トランシーバ (光NIC用省電力インタフェース技術)	超小型40Gbps光送受信モジュールを開発LAN-SANシステムで40%の低電力化を実現	・超小型40Gbps光送受信モジュール(サイズ1/6以下、電力50%以下)を実現 ・40GEシリアル国際標準化に大きく貢献	◎
高速直接変調レーザ (AlGaInAs系単一モードレーザ)	単一モードレーザにおいて、85℃以上、駆動電流50mA以下で40Gbps動作を実証する	・1.55μm帯LD:85℃で駆動電流43.5mA達成 ・1.3μm帯LD:85℃で駆動電流88.5mA	○
40Gbps LAN-WANシステム			
LAN-WAN間大容量信号変換技術	40G LAN-WAN間をシームレスに接続する信号変換LSI技術の確立(消費電力16W以下)	・消費電力13.3Wを実現。国際標準化でITU-Tの文書化に成功 ・実用化のため子会社へ技術展開済	◎
入力ダイナミックレンジ拡大波長変換器	波長・入力電力に対しロバストな波長変換器の4チャンネルアレイ化を実現する	レベル監視PDと入力光レベル調整SOAを集積した波長変換光素子を開発	◎
小型省電力波長可変光源	・波長チューニング電力 ≤40mW/ring ・波長可変範囲 100nm ・波長可変光源モジュールの低消費電力化 ≤2W	左記目標クリア H22年度で完了	○

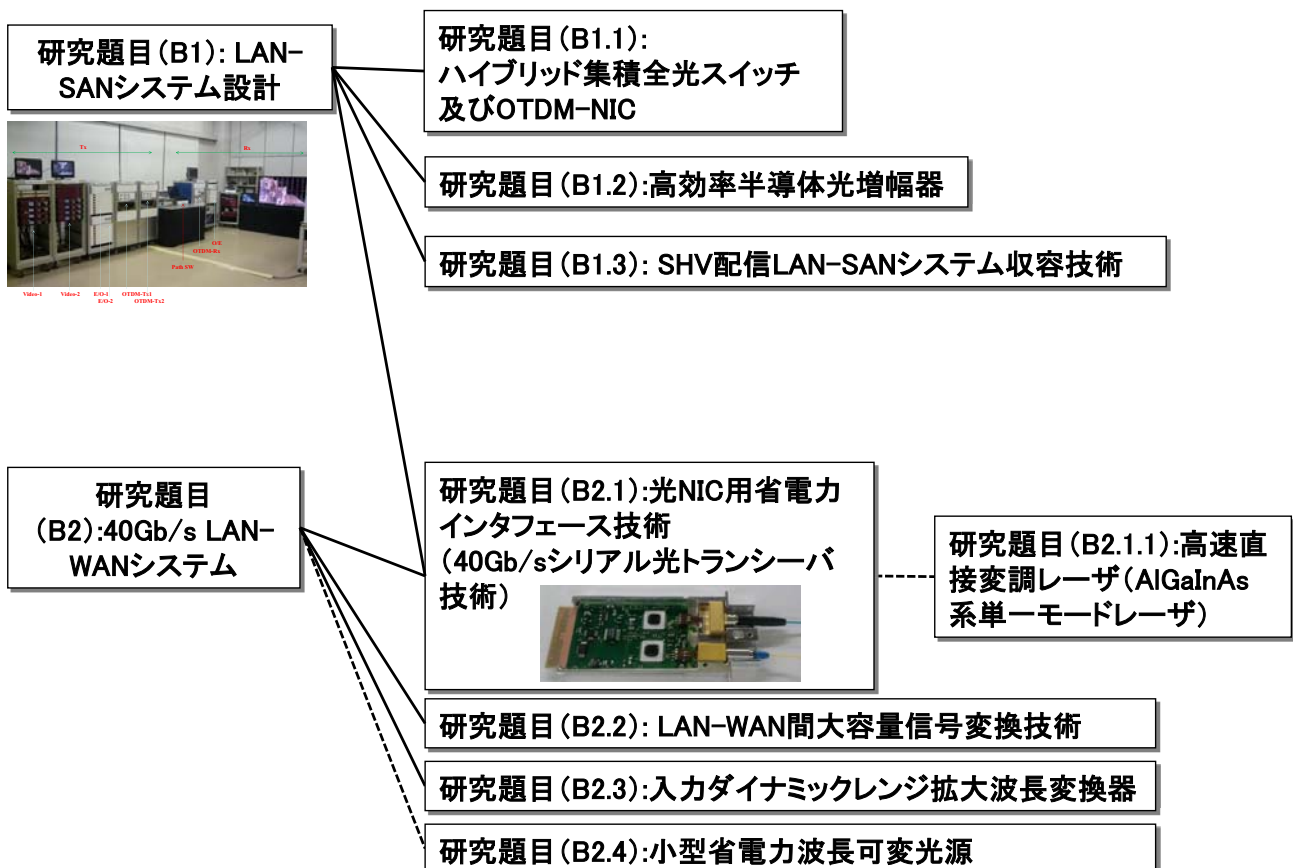
研究開発成果の包含関係

公開



研究開発成果の包含関係

公開



研究開発成果、実用化、事業化の見通し

公開

研究題目 (A1.1)

成果概要: 25Gbps 技術

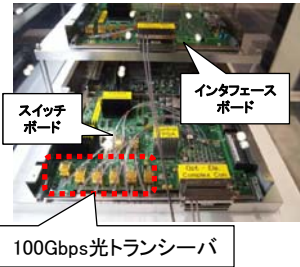
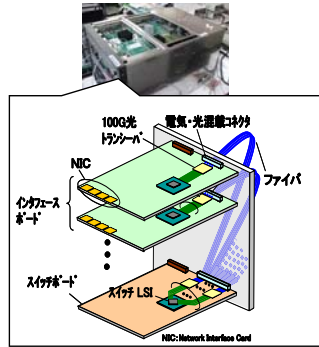
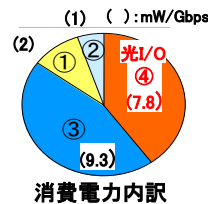
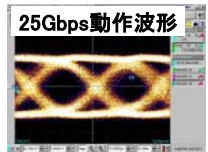
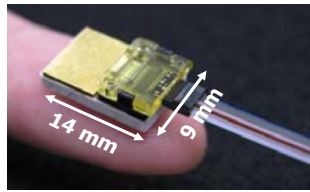
【最終目標達成】

小型省電力光アップリンク(超小型100Gbps (25Gbps × 4ch) 光トランシーバ)(日立)

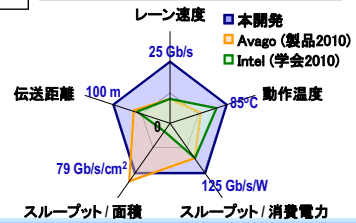
小型100Gbps光トランシーバを開発し、光I/Oで10mW/Gbps、従来比90%の省電力効果を実証し、本光トランシーバをエッジルータデモ実験システムのバックプレーンに適用し、伝送実証完 (NEC、アラクスと連携)。

○ 100Gbps双方向・省電力光I/O(10mW/Gbps,従来比90%の省電力効果)を実証 (最終年度目標)。

小型100Gbpsトランシーバ ルータデモ実験システム適用



ベンチマーク



最終目標達成状況

25Gbps/ch動作と光I/Oで10mW/Gbps,従来比90%の省電力効果を実証(最終目標達成)。

実用化・事業化見通し

25Gbps/chの小型光トランシーバについては、プロジェクト終了後も継続開発を進め、早期製品化を図る。

研究開発成果、実用化、事業化の見通し

公開

研究題目 (A1.2)

成果概要: 25Gbps 技術

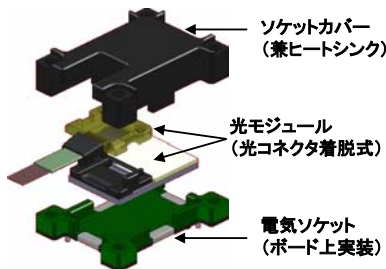
【最終目標達成】

小型省電力光アップリンク(光モジュール化技術)(NEC)

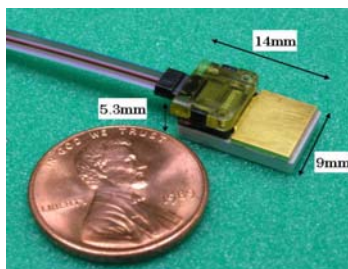
25Gbps × 4chの光送受信モジュールを、超小型サイズ(1cm²程度)で、光結合のch間高均一性、高放熱特性を満たして実現。

○超小型: W 9 × L 14 × H 5.3mm ○低損失 & 高均一光結合: 送信損失 ~ 3dB
○高放熱特性: 光素子 & LSI温度上昇 < 10°C

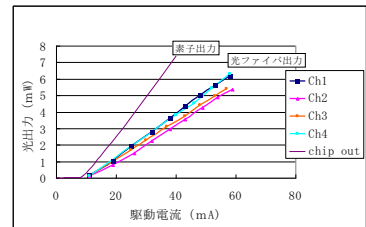
光モジュール構造



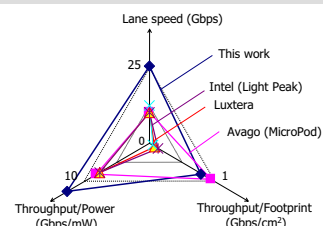
光モジュール実体写真



光出力特性(送信)



ベンチマーク



最終目標達成状況

最終目標達成。

実用化・事業化見通し

100Gスループットの超小型光I/Oは、光バックプレーンのキーコンポーネント。まずは、共通実装構造を10G × 12ch光I/O(送信/受信)に適用し実用化。

●OFC2011: 展示・発表
●OFC2012: 展示

研究題目 (A1.1.1)

成果概要: 25Gbps 技術

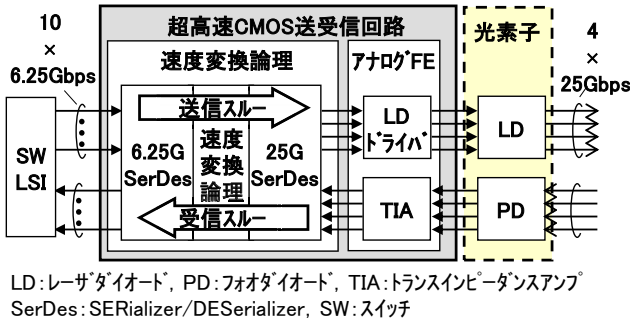
超高速CMOS送受信回路(超高速光受信アナログFE)(日立)

ルータとの接続機能(速度変換論理)とアナログフロントエンド回路を一体集積した超高速CMOS送受信回路を開発し、4×25Gbpsの高速動作と、20mW/Gbpsの低電力動作実証完。

○ 100Gbps双方向・省電力光I/O(10mW/Gbps、従来比90%減の省電力効果)を実証(最終年度目標)。

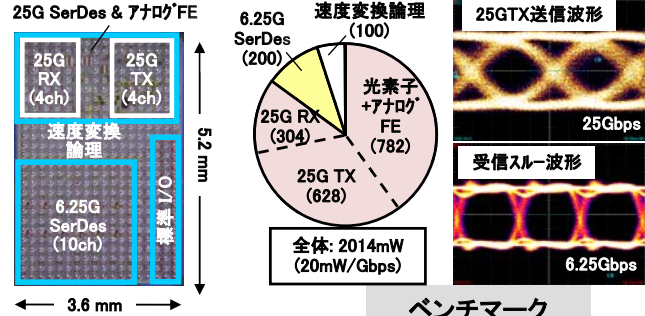
【最終目標達成】

超高速CMOS送受信回路

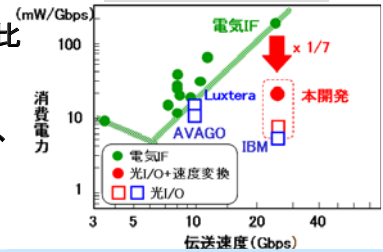


LD: レーザダイオード, PD: フォトダイオード, TIA: トランスインピーダンスアンプ
SerDes: SERializer/DESerializer, SW: スイッチ

試作・評価結果



ベンチマーク



最終目標達成状況

25Gbps/ch動作と光I/Oで10mW/Gbps、従来比90%減の省電力効果を実証(最終目標達成)。

実用化・事業化見通し

省電力のキー技術(CMOS回路)については、プロジェクト終了後も継続開発を進め、早期製品化を図る。

●国際会議VLSI2012で開発成果を発表

研究題目 (A1.1.2)

成果概要: 25Gbps 技術

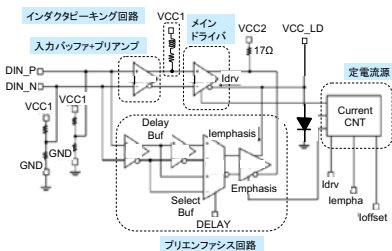
超高速光送信ドライバの技術開発(NEC)

25Gbps×4ch 送信ドライバ(CMOS)のチップ試作および評価完了し、25Gbpsの高速動作および10mW/Gbps以下の低消費電力性を確認。

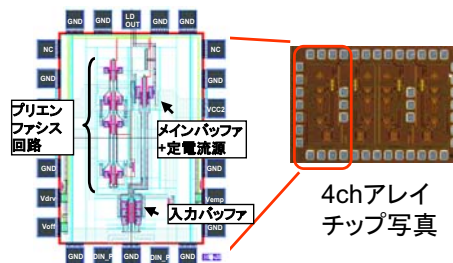
○帯域: 25Gbps ○4chアレイ(トータルスループット100Gbps)
○低消費電力動作: 6.69mW/Gbps

【最終目標達成】

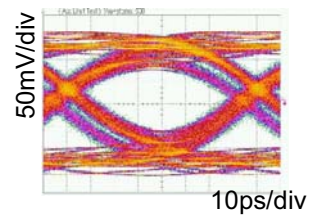
送信ドライバブロック図



25Gbps-4chレイアウト



25Gbps電気出力波形

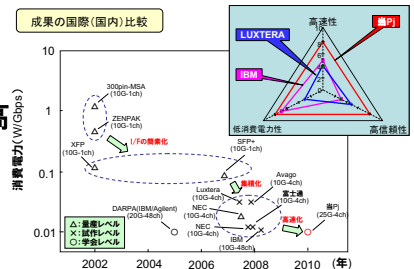


最終目標達成状況

当初計画の**最終目標を達成**。
90nm-CMOSプロセスを用い、25Gbps駆動で10mW/Gbps以下の低消費電力送信ドライバを開発し、最終目標を達成。FPGAベースで高信頼化技術を実証し、最終目標を達成。

実用化・事業化見通し

自社における継続開発により、100GbE トランシーバならびにルータ向け超高速アップリンクへの適用を目指す。



研究題目 (A1.1.3)

超高速・省電力面出射型レーザ(日立)

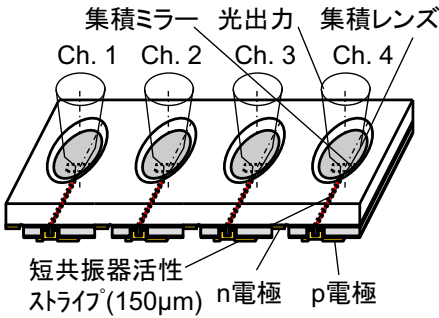
成果概要: 25Gbps 技術

短共振器構造と集積レンズを採用した高速・省電力面出力レーザアレイを開発し、85°C、100Gbit/s (25Gbit/s × 4チャンネル) 動作を実証。

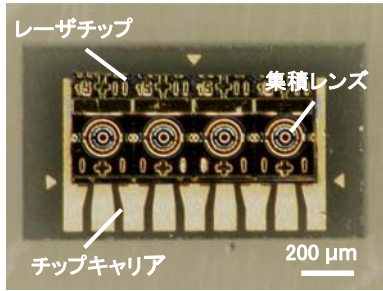
【最終目標達成】

- アレイ素子の高温高速動作: 85°C、100Gbit/s (25Gbit/s × 4ch)
- 単体素子の高速動作: 28Gbit/s
- 省電力動作: 従来比1/2 (3.2GHz/mA^{1/2})

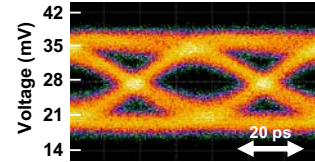
素子構造



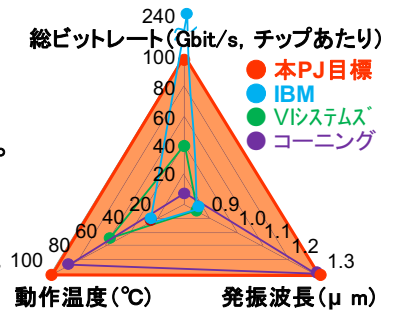
試作チップ



28Gbit/s動作波形



ベンチマーク



最終目標達成状況

最終目標(25Gbit/s × 4ch)は一年前倒し達成済み。最終年度目標(28Gbit/s)も達成済。

実用化・事業化見通し

顧客が波長1.3μm光モジュール小型化のキラー技術として注目。プロジェクト終了後も継続開発を進めており早期製品化を図る。

●OFC2012で動態展示実施

●100GbE標準化会議で本成果に基づき提案

研究題目 (A1.1.4)

高感度光受信モジュール(日立)

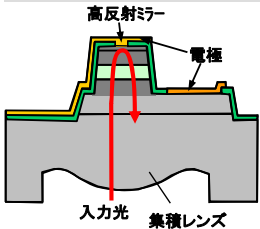
成果概要: 25Gbps 技術

高反射ミラーと集積レンズを採用した高速・高感度フォトダイオード (PD)アレイを開発。小型100 Gbps (25 Gbps × 4チャンネル(ch)) 光トランシーバに適用し、25 Gbps/ch 動作実証。

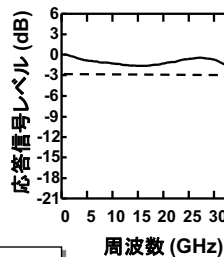
【最終目標達成】

帯域: 35 GHz、受光感度: 0.8A/W の4chPDアレイを開発。光トランシーバに適用し、25 Gbps/ch を動作実証。

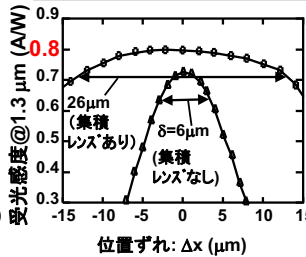
PD構造



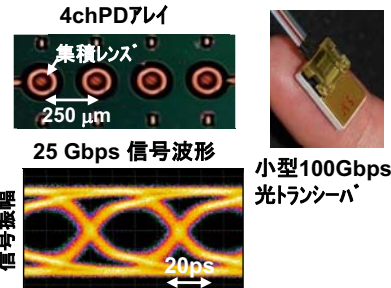
高速動作



高感度/高トランス光結合特性



光トランシーバ用4chPDアレイ



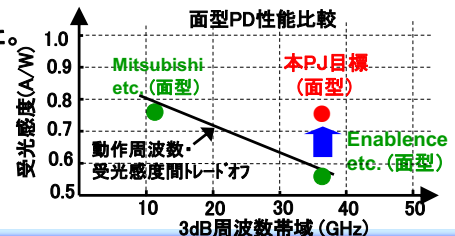
最終目標達成状況

35 GHz、0.8A/W の4chPDアレイの開発、ならびに小型100Gbps光トランシーバに適用かつ25 Gbps/ch動作を実証し、最終目標を達成した。

実用化・事業化見通し

高感度受光素子は、光通信用モジュールの小型化を実現するためのキー技術であり、プロジェクト終了後も継続開発を進め、早期製品化を図る。

ベンチマーク



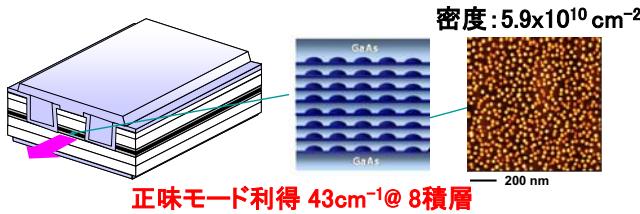
研究題目 (A1.1.5)

高速直接変調レーザ (量子ドットレーザ: 富士通)

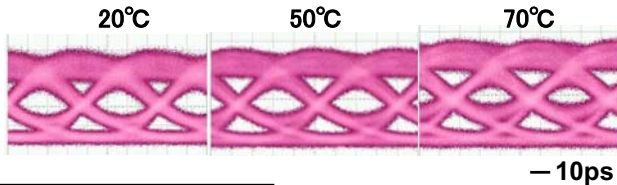
成果概要: 25Gbps 技術

温度安定・高速直接変調レーザの実現

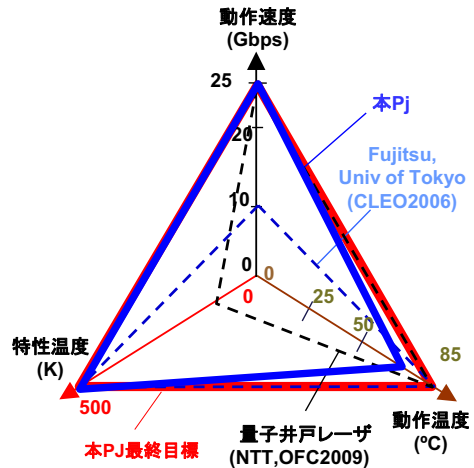
高密度量子ドットの多層積層による高利得化



70°Cまでの温度安定25 Gbit/s動作 (駆動条件固定)



ベンチマーク



最終目標達成状況

最終目標 (温度安定25 Gbit/s動作) を達成

実用化・事業化見通し

小型・低消費電力の市場ニーズとマッチしており、実用化の期待は大。実用化に向けた技術開発を継続すると共に、要素技術を切り出した形での早期の製品展開を検討。

研究題目 (A2.)

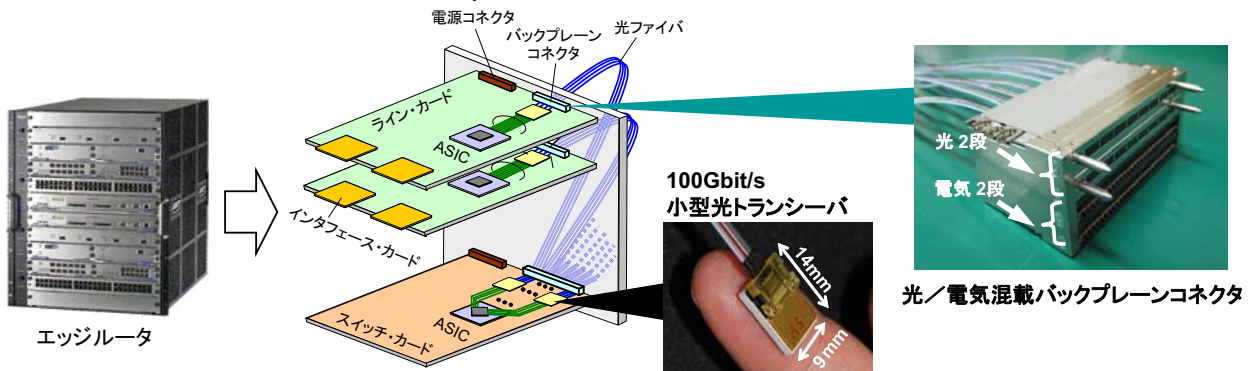
スケーラブル・ルータアーキテクチャ (アラクサラ)

成果概要: 25Gbps 技術

光デバイスを用いた大規模エッジルータの実現に要する以下の技術に関し、その試作と検証を実施

【最終目標達成】

- 40Gbit/s対応高速トラヒック計測・分析技術 (中間目標にて達成済)
- スケーラブル・ルータ装置管理技術
- 100Gbps小型光トランシーバを用いた光バックプレーン技術



最終目標達成状況

複数台ルータの連携によるスケーラブル・ルータアーキテクチャ、および100Gbit/s小型光トランシーバを用いた光バックプレーン搭載ルータの実機実証を行い、最終目標を達成。

実用化・事業化見通し

光バックプレーン技術を適用した次世代ルータの実用化に向けて、光デバイスの信頼性確保、コスト低減等への取り組みを継続。

研究題目 (A3.)

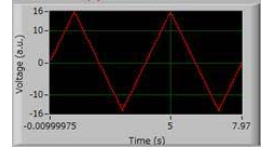
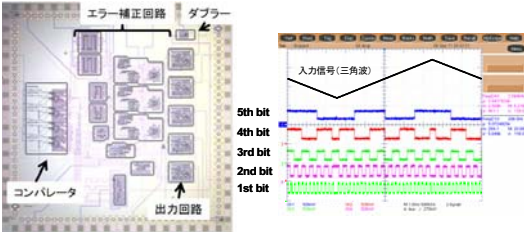
SFQベース・リアルタイムオシロ (ISTEC)

成果概要: 25Gbps 技術

- SFQ ADCのサンプリング周波数100 GS/s (5ビット) 達成
- 5ビットSFQ ADCを冷凍機実装したSFQリアルタイムオシロにより、10 GHz電気信号および光信号の波形観測に成功

【最終目標達成】 ○ 5ビットSFQ ADCによる50 GS/s波形観測実現

5ビットSFQ ADCチップとその動作 SFQリアルタイムオシロ 100GS/s波形観測

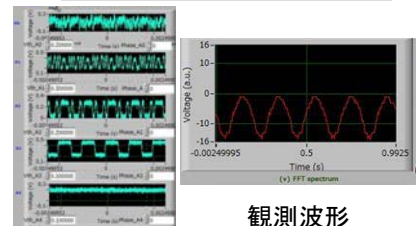


冷凍機実装したSFQ ADCと測定システム

10GHz光信号波形観測

最終目標達成状況

当初計画の最終目標達成。
最終目標2倍の100 GS/s実証。
10 GHz電気、光信号波形観測成功。



出力生成波

観測波形

実用化・事業化見通し

科学分野の計測に適用することにより、計測器としての信頼性醸成を通しての実用化を目指す。

研究題目 (B1.)

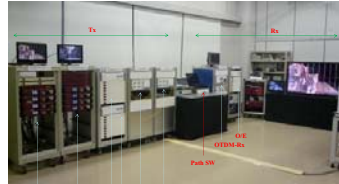
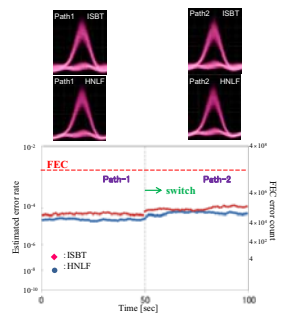
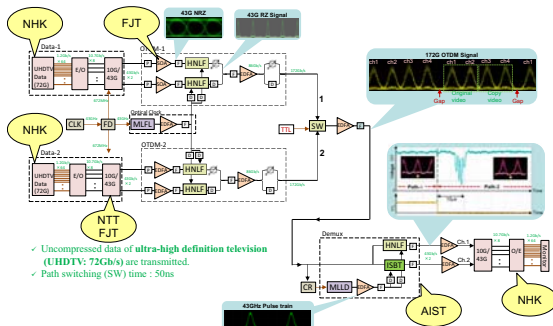
超高速光LAN-SANシステム設計技術(産総研)

成果概要: 40Gbps 技術

当プロジェクトで開発したデバイスを用いた160G-OTDM伝送と、これを用いた超高速光LAN上でSHV映像の切替動作に成功した。

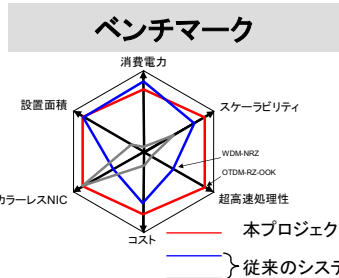
【最終目標達成】 ○超高速光LAN上における、省電力160G OTDM光NICを用いたSHV配信実験

超高速光LAN上でのSHV配信実験 ダイナミックな切替動作 システム外観



最終目標達成状況

当初計画の最終目標は達成済み。集積デバイスを用いたOTDM伝送技術を確認し、簡素で安定な独自の切替技術を開発し、省電力超高速光LAN-SAN動作を実証。



実用化・事業化見通し

SHV普及までは、巨大データセンター向け光ネットワーク技術への応用を検討。

- ECOC2011/OFC2012PD
- 2012 NHK技研公開: 動展示

研究題目 (B1.1)

ハイブリッド集積全光スイッチ及びOTDM-NIC(産総研)

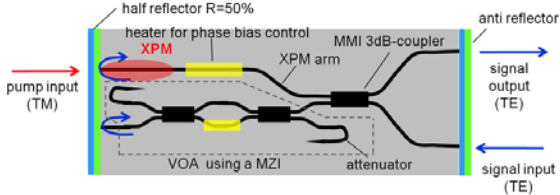
成果概要: 40Gbps 技術

ハイブリッド集積で全光スイッチの動作を確認、さらにモノリシック集積化し、OTDM-NICに実装した。

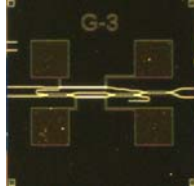
【最終目標達成】

- モノリシック集積超小型干渉計型スイッチ(サイズ1mm)
- 160Gb/s→40Gb/sのエラーフリーDEMUX
- OTDM-NICに実装、SHV配信に成功

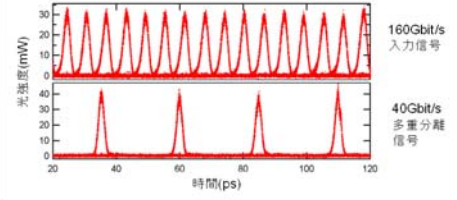
モノリシック集積素子模式図



チップ写真



160Gb/s→40Gb/sへのDEMUX

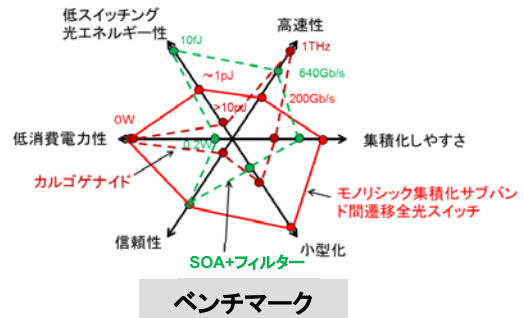


最終目標達成状況

モノリシック集積で超小型の全光スイッチを実現、OTDM-NICへの実装を行いOTDM-NICとしての動作を実証。

実用化・事業化見通し

SHVの進展に合わせてシステム化技術と連携して実用化を目指す。また、ゲートスイッチとしての広い応用を検討する。



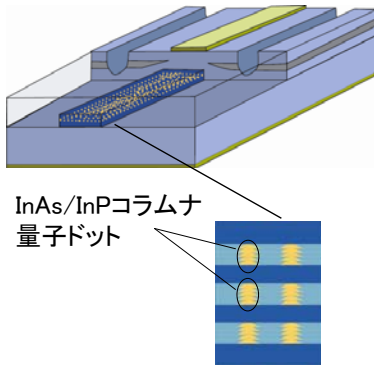
研究題目 (B1.2)

高効率半導体光増幅器(富士通)

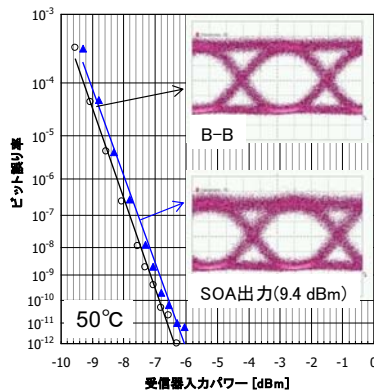
成果概要: 40Gbps 技術

50°Cにて40 Gbps変調信号光のペナルティフリー増幅を世界で初めて実証。4チャンネルアレイ化を実現。

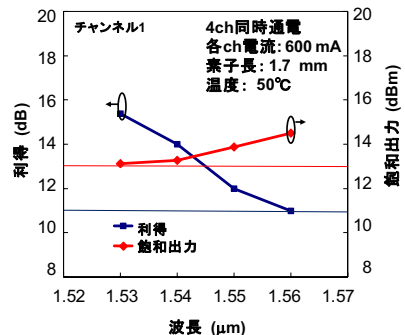
量子ドット半導体光増幅器



40Gbps, NRZ変調信号増幅特性



4チャンネルアレイ素子特性



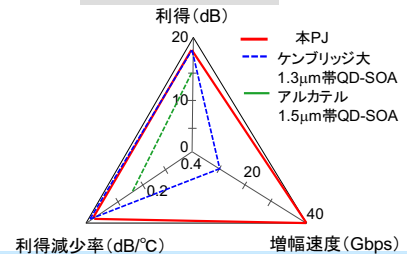
最終目標達成状況

50°Cでの4チャンネル同時通電下で通信波長帯域において利得11dB、飽和出力13dBmを達成。4チャンネルアレイSOAとして技術を確立。

実用化・事業化の見通し

開発した要素技術を切り出して事業部での製品化を検討。

ベンチマーク



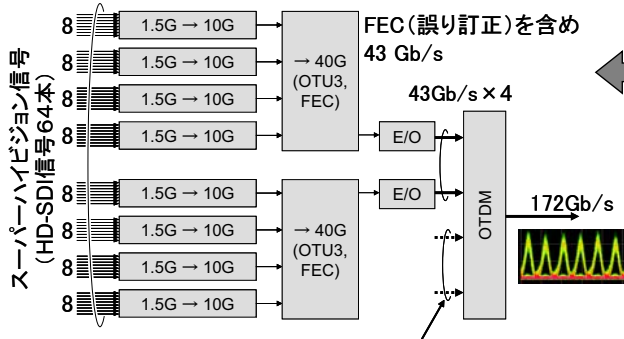
研究題目 (B1.3)

成果概要: 40Gbps 技術

SHV配信LAN-SANシステム収容技術(NHK)

- SHV信号の光LAN-SANシステムへの収容技術を開発
 - 24 Gb/sのSHV信号を、1つの43 Gb/s OTU3光信号に収容
 - 72 Gb/sのSHV信号を、2つの43 Gb/s OTU3光信号に収容
- 光LAN-SANシステム上での配信および切り替え実験に成功

【最終目標達成】



72 Gb/s SHV信号収容装置の構成

- SHV信号の映像クロックの伝送技術の開発
SRTS (Synchronous Residual Time Stamp) 法に基づく映像クロックの伝送
- SHV信号のOTU3への収容技術の開発
10Gbps信号4本を40Gbps信号 (OTU3形式) に収容

スーパーハイビジョンを2チャンネル伝送する場合

最終目標達成状況

2010年および2012年: NHK放送技術研究所一般公開で実験展示
2010年: 産総研VICTORIES および NICTと合同で光パス・ネットワーク実験
2010年: アムステルダムで、SHVカメラ映像を43G光信号により17 km伝送
2020年頃のSHV試験放送開始を目標に、SHV全体の開発を進めている。
試験放送開始にあわせてNHKの局内ネットワークとして導入することをめざし、さらに開発を進める。

実用化・事業化見通し

研究題目 (B2.1)

成果概要: 40Gbps 技術

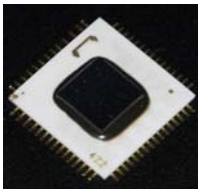
40Gbpsシリアル光トランシーバ(光NIC用省電力インタフェース技術, 超高速多重・分離技術)(富士通)

CMOS 40Gb/s多重・分離LSI、超小型光送信モジュールの開発による、40Gb/sシリアル光トランシーバの小型・低電力化。

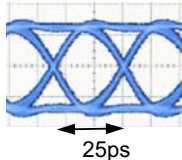
【最終目標達成】

- 40GbE serial、40G VSR に適用可能な光送受信特性
- 従来と比較して サイズ 1/6、電力 1/3以下を実現

40Gb/s 多重・分離LSI

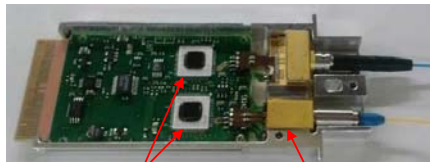


40Gb/s 多重LSI波形



サイズ: 9mm x 9mm
消費電力: 3W

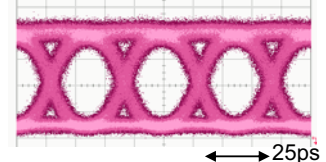
40Gb/sシリアル光トランシーバ



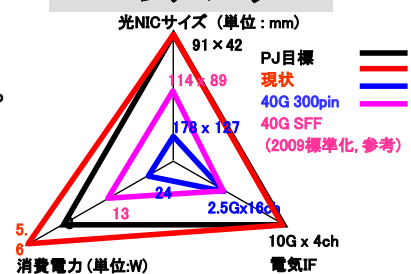
40Gb/s 多重・分離LSI 超小型光送信モジュール

サイズ: 91.5 x 41.8 x 13.2 mm
電力: 5.6W

40Gb/s 光出力波形



ベンチマーク



最終目標達成状況

最終目標を達成(サイズ 1/6、電力 1/3)。世界に先駆けて、40Gb/sシリアル光トランシーバを実現し、標準化(IEEE802.3bg)に貢献。

実用化・事業化見通し

本プロジェクトと同等仕様の次世代40G光トランシーバ(CFP2)の市場動向を見極めながら、改良を進め、製品化を検討。

- ECOC2009: 動展示
- OFC2009: 発表・動展示

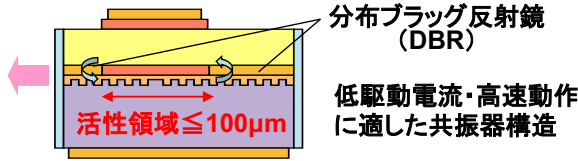
研究題目 (B2.1.1)

高速直接変調レーザ (AlGaInAs系単一モードレーザ: 富士通)

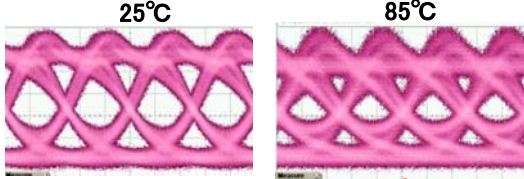
成果概要: 40Gbps 技術

低消費電力・超高速直接変調レーザの実現

反射鏡を集積した短活性領域共振器構造



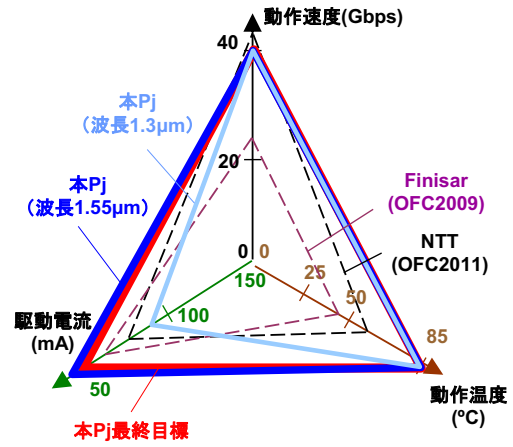
駆動電流 43 mA での 85°C, 40 Gbit/s 動作
(波長 1.55 μm 帯レーザ)



駆動電流 37 mA

駆動電流 43 mA - 20ps

ベンチマーク



最終目標達成状況

最終目標 (85°C、駆動電流 50 mA 以下での 40 Gbit/s 動作) を達成

実用化・事業化見通し

小型・低消費電力の市場ニーズとマッチしており、実用化の期待は大。実用化に向けた技術開発を継続すると共に、要素技術を切り出した形での早期の製品展開を検討。

研究題目 (B2.2)

LAN/WAN間大容量信号変換技術 (NTT)

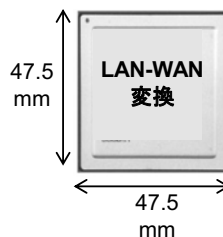
成果概要: 40Gbps 技術

40G LAN信号を40G WAN信号へ変換する40G LAN/WAN間信号変換回路及び40GbE信号のインタフェース変換を行う40G インタフェース変換回路を開発。消費電力は13.3W【16W以下:最終目標達成】。

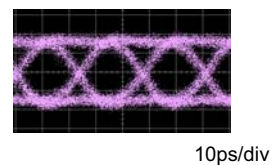
LAN/WAN変換回路機能概要

Item	Specification
LAN Interface	SFI-5.1:STM256/OC768 SFI-4:STM64/OC192,10GbE
WAN Interface	SFI-5.1:OTU3/OTU3e1
WAN bit rate	OTU3 43.02Gbit/s OTU3e1 44.57Gbit/s
Power	10W

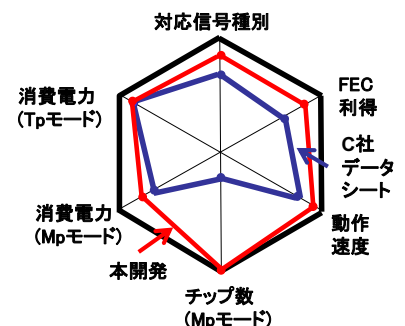
LAN/WAN変換試作写真



40G信号波形



ベンチマーク



最終目標達成状況

当初計画の最終目標である消費電力達成済み。さらに国際標準化を推進し、日本提案がITU-Tの文書化に成功。LAN/WAN変換回路にいち早く実装。

実用化・事業化見通し

40G 光伝送向けチップセットは早期に市場立ち上がりが見込まれるため、実用化開発へ移行し、子会社へ技術展開済み。

研究題目 (B2.3)

入力ダイナミックレンジ拡大波長変換器(三菱電機)

成果概要: 40Gbps 技術

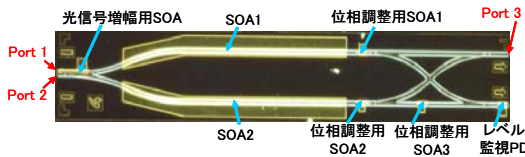
レベル監視PDと光信号増幅用SOAの波長変換器への集積を実現し、フィードバック制御系を構築することにより入力信号レベル変動に対応。

【最終目標達成】

○入力ダイナミックレンジ: 10dB
○OPD/SOA間アイソレーション: 30kΩ

○動作速度: 43Gbps
○監視PD帯域: 15MHz

波長変換集積素子

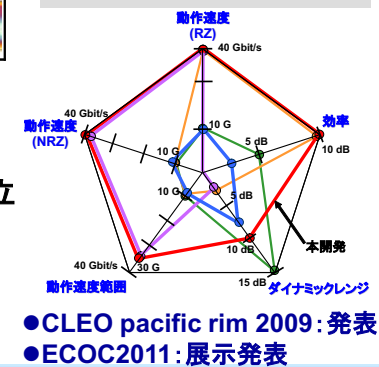


光信号パワー	+3dBm	+9dBm
SOA電流	9.3 mA	9.3 mA
波長変換波形 (@43Gbps)	制御無し	
信号光パワー	+3dBm	+13dBm
SOA電流	2.5 mA	13.5 mA
波長変換波形 (@43Gbps)	フィードバック制御	

フィードバック制御系



ベンチマーク



最終目標達成状況

計画した最終目標は全て達成。
 ・40Gbps動作
 ・ダイナミックレンジ拡大動作及び制御確立
 ・4チャンネル集積対応素子開発

実用化・事業化見通し

自社における継続開発により、集積化技術の実用化を計画

研究題目 (B2.4)

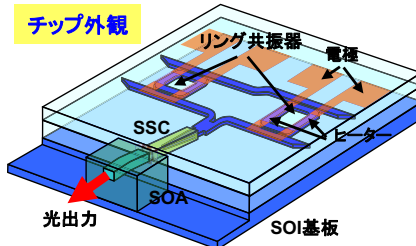
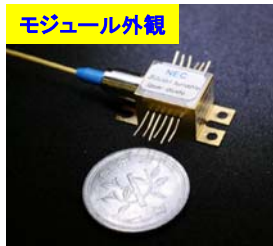
小型省電力波長可変光源(NEC)

成果概要: 40Gbps 技術

シリコンフォトニクスを利用した超小型光共振器を開発し、波長可変光源モジュールの小型・省電力化、広帯域動作を実現した。

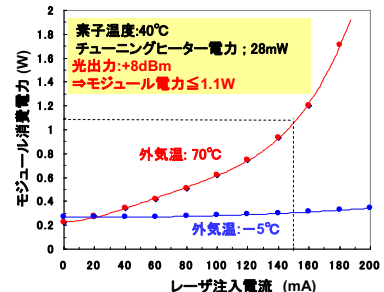
【性能詳細】 ■光回路チップサイズ; ≤1mm² ■チューニング電力; 8mW ■波長帯域; 100nm ■モジュール消費電力; ≤2W

小型波長可変光源モジュール/シリコンチップ



●ECOC2009: 発表/新聞発表

モジュール消費電力



最終目標達成状況

当初の計画通り、波長可変光源の小型・省電力化、広帯域化を達成。また、省電力モジュールの開発を完了し、Pjを2年前倒しで終了。

実用化・事業化見通し

本Pjで開発したシリコンフォトニックデバイス技術の実用化展開を検討継続中

ベンチマーク

