

**研究評価委員会**  
**第1回「次世代プロセスフレンドリー設計技術開発」**  
**(事後評価)分科会 議事要旨**

日 時:平成 23 年 10 月 27 日(木) 13:00 ~ 17:50

場 所:WTC コンファレンスセンター

(東京都港区浜松町 2-4-1 世界貿易センタービル 3F RoomA)

出席者(敬称略、順不同)

分科会長	柴田 直	東京大学 大学院 工学系研究科・電気系工学専攻	教授
分科会長代理	瀧 和男	エイ・アイ・エル(株)	代表取締役社長
委員	小野寺 秀俊	京都大学 大学院 情報学研究科 通信情報システム専攻	教授
委員	小島 郁太郎	日経 BP 社 Tech-On!	編集委員
委員	杉本 泰博	中央大学 理工学部 電気電子情報通信工学科	教授
委員	森村 浩季	NTT マイクロシステムインテグレーション研究所 スマートデバイス研究部新通信回路技術研究グループ	グループリーダー
委員	安浦 寛人	九州大学	理事・副学長

<推進者>

中山 亨	NEDO 電子・材料・ナノテクノロジー部	部長
梅沢 茂之	NEDO 電子・材料・ナノテクノロジー部	統括研究員
吉木 政行	NEDO 電子・材料・ナノテクノロジー部	主幹
宮田 典幸	NEDO 電子・材料・ナノテクノロジー部	主任研究員
万田 純一	NEDO 電子・材料・ナノテクノロジー部	主査
芦田 純生	NEDO 電子・材料・ナノテクノロジー部	主査

<実施者>

下東 勝博	(開発責任者)(株)半導体理工学研究センター	元相談役(元社長)
中屋 雅夫	(株)半導体理工学研究センター	社長
西口 信行	(株)半導体理工学研究センター	開発第2部長
高橋 唯夫	(株)半導体理工学研究センター企画部	担当部長
樋渡 有	(株)半導体理工学研究センター企画部	部長

<企画調整>

立石 正明	NEDO 総務企画部	主任
-------	------------	----

<事務局>

竹下 満	NEDO 評価部	部長
三上 強	NEDO 評価部	主幹
柳川 裕彦	NEDO 評価部	主査

<一般傍聴者> 4名

議事次第

【公開セッション】

1. 開会、分科会の設置、資料の確認
2. 分科会の公開について
3. 評価の実施方法と評価報告書の構成について
4. プロジェクトの概要説明
  - 4.1 「事業の位置付け・必要性」及び「研究開発マネジメント」について
  - 4.2 「研究開発成果」及び「実用化、事業化の見通し」について
  - 4.3 質疑応答

【非公開セッション】

非公開資料取り扱いの説明

5. プロジェクトの詳細説明と質疑応答
  - 5.1 概要
  - 5.2 製造性考慮設計の基盤技術開発
  - 5.3 製造性考慮設計の標準化技術開発
  - 5.4 新技術事象に対する製造性考慮設計技術開発
  - 5.5 実用化・事業化の見通しについて
6. 全体を通しての質疑

【公開セッション】

7. まとめ・講評
8. 今後の予定、その他
9. 閉会

## 議事内容

### 【公開セッション】

1. 開会、分科会の設置、資料の確認
  - ・開会宣言(事務局)
  - ・事務局 柳川主査より、分科会の設置について資料 1-1 及び 1-2 に基づき説明があった。
  - ・柴田分科会長挨拶
  - ・出席者(委員、推進者、実施者、事務局)の紹介(事務局、推進者)
2. 分科会の公開について

事務局より資料 2-1 に基づき説明し、今回の議題のうち議題 5「プロジェクトの詳細説明」および議題 6「全体を通しての質疑」を非公開とすることが了承された。
3. 評価の実施方法と評価報告書の構成について

評価の手順と評価報告書の構成について、事務局より資料 3-1～資料 3-5 及び資料 4 に基づき説明し、事務局案どおり了承された。
4. プロジェクトの概要説明
  - 4.1 「事業の位置付け・必要性」及び「研究開発マネジメント」について

推進者(NEDO 中山部長および宮田主研)より資料 6-1 に基づき説明が行われた。
  - 4.2 「研究開発成果」及び「実用化、事業化の見通し」について

実施者(STARC 西口部長)より資料 6-1 に基づき説明が行われた。
  - 4.3 質疑応答

説明に対し以下の質疑応答が行われた。

【質問】 集中研方式では何名ぐらいでやっていたか。また、その人たちは専従だったのか。

【回答】 少ないときには 40 名ぐらい。毎年少しずつ変化をして、最終年度は 55 名ぐらいだった。

【質問】 それぞれの会社に戻ったのちは、どうなったか。

【回答】 自分が開発した技術を自分の会社に戻って実用化するというサイクルがうまく回った。

【質問】 出向者の平均年齢はどのくらいか。

【回答】 若い人は入社 3 年目、4 年目ぐらいの方から、20 年ぐらいのベテランで、だいたい 40 歳前後の方が多かった。

【質問】 今回の対象領域【資料 6-1、31 頁】で、プロセスは色々変わるので、その情報をどのように設計側に取り込むのか。この評価はものまで作って評価したのか。

【回答】 クライアントの中の 1 社から情報を提供してもらい、その情報を基にやった。その会社からは全員に公開することを認めてもらった。ものは作っておらず、設計で何かしないと悪化するということを指標化し、指標を下げることで歩留まり悪化分を低減させた。

【質問】 2 件を大学と共同研究しているが、プロジェクト全体の中で、外に出した理由はなにか。

【回答】 我々の中では考えきれないところについて、大学の研究成果を見せてもらい選んだ。

【質問】 実績評価の表【38、39P】で、たとえば、65nm が 45nm になると(設計生産性や消費電力生産性が)2 倍～3 倍になっているが、どのように見積るのか。

【回答】 1 つは規模で、チップサイズを同じと仮定して、規模が倍になる場合、設計コストがどれぐらい大きくなるかを、経験から見積った。さらに、周波数が上がるのでそれに必要な技術を入れて、これだけかかるだろうというのを、細かく計算した。例えば設計生産性で 180 日間位かかると割り出した。

- 【質問】 「世界の水準に達している」とあるが、裏返せば世界も同じようなことをやっているということで、日本独自でぶっちぎりと捉えていいのかどうか。
- 【回答】 ベンチマークの仕方を考慮して、付き合っている EDA ベンダーに STARC の活動につきアンケートを取って調べた。「進んでいます」との回答だった。
- 【質問】 その点が非常に気になるが、ベンダーから聞いた情報くらいしかないのか。
- 【回答】 そういうことになってしまう。公開されないので、本当のところは良く分からない。ベンダーの人や人脈を通じてどうなっているのか聞くくらいだ。
- 【質問】 クライアントからどの程度のフィードバックが得られているか、ということと、CAD ベンダーへの関わり方について、このプロジェクトの特色なり、成果があるか。
- 【回答】 クライアントの評価は、非公開のところの説明する。EDA ベンダーとの関わり方は、日頃から非常に密接にやってきたこと、6 カ月に 1 度ぐらいマネジメントレベルで色々話をし、向こうでやってもらうことを分け、それらをフォローした。
- 【質問】 設計段階で事前検証する製造性考慮設計技術について。自分たちでプロセスを持つために必要な設計手法という部分と、製造プロセスは自分では持たないが、システム LSI で重要な設計手法という部分で、どんな比率で開発したか。
- 【回答】 製造プロセスが何であっても、幅広く捉えて、それが設計できるように開発した。6 社が参加しており、それらの最大公約数的なものを開発した。ただ、物理現象による問題というのはそれほど変わるわけではなく、例えばリソのストレスの話では、同じように現れるので、それを少しの数字が違ってうまく扱えるような環境、そういう設計環境を作っていこうということで進めた。
- 【質問】 製造プロセスを持つのではないときにも、一般的に役立つという話か。
- 【回答】 持たなくても、使うというときには役に立つ。設計の中でこういうことを考慮しなければいけないので、こういう製造データがあるか、プロセス情報はるかというときに役に立つ。
- 【質問】 ノウハウが非常に多い開発で、学会発表の位置付けをどう考えるか。
- 【回答】 EDA ベンダー、協力を受ける人に、優れているということをアピールするのは意味がある。
- 【質問】 ノウハウを評価する方法がこのプロジェクトで創出されてもよかったのではないか。このあたりの悩みとか、今後の課題認識も含めてあるべき姿をどう捉えているか。
- 【回答 1】 生産技術に非常に近い分野を対象にしたプロジェクトのときには常に起こる問題である。公開できる定量的な数字で見ると、特許が 2、3 件と寂しい数字だが、実際にはその後ろで、ノウハウとしての蓄積とか、人の出入りとかがある。ほかに、成果の移転で成果報告会もある。今回、評価方法ではうまく対応が出来なかったが、1 つのアドバイスとして今後、評価部とも相談したい。
- 【回答 2】 技術開発部門としては設計ガイドラインのようなものを用意し、参加してくれた方々には配った。ただ、それを見せてしまうと、真似されて終りなので、気を付けて設計ガイドラインを作った。
- 【質問】 5 ページの NEDO の中期目標は現在でも変わっていないのか。より重要かもしれない設計コンテンツなどについて NEDO はどうふうに考えているか
- 【回答】 第 2 期の中期計画でも基本構造は変わっていない。ネットワーク、メモリ、半導体デバイス、それから情報システムの低消費電力化などを掲げているが、第 2 期の中期計画は来年度まで。この後、第 3 期の中期計画となるが、この冬から来年初めにかけて議論していく。半導体を作るのは「いかに設計するか」までは持ってきた。その上の、「何を設計するか」、「コンテンツをどうするか」ということが出来ていないという自覚はある。それを進めるのに、こういうナショナルプロジェクト式のやり方がいいのかどうかというのも、別の問題があると思っている。第 2 期の中期計画の中でも、色々アプリケーションでアイデアを出して作ってみよう、そ

してそれをお手伝いしようというような提案公募型のプロジェクトをやったこともあった。しかし、リスクを負う部分を国の金でやるのは難しいところがあり、コンテンツのほうになかなか出ていけないというのが実情だ。問題意識は十分にあるが、ユーザ産業である、自動車、家電、iPadのように出口に近いものを作っている人が何を求めているのか、その人たちが最先端の技術が必要なのか、既存の技術の組み合わせ方が技術なのかということもある。引き続き考えたい。

- 【質問】 メンバーの1社のプロセスのデータをもらって作ったということだが、どれぐらいジェネラリティがあるのか。「ストレス」を例にとると、使う窒化膜の質や昇温過程で変わってくるなど千差万別だ。ストレスを標準のゲージ方法で測って、それをパラメータ化し、あるCADではそのパラメータを設定すればほかのラインにも使えるとか、そのようになっているのか。
- 【回答】 製造側からの情報をベースにして、設計でどのように考えればいいのかのガイドラインも作成した。例えばストレスであれば、ストレスの値をこのように処理して、それをオンチップのバリエーションみたいな値に変換する手法を定義した。ストレスはプロセスからくるが、設計はオンチップのバリエーションとして、処理する設計手法になっている。
- 【質問】 では、例えばEDAのベンダーに行くとすると、そういうパラメータを入れればその製造ラインで使えるということになるのか。
- 【回答】 そうはならない。EDAベンダーにはOCVという非常に一般的なことばで言っているが、その中ストレスに起因するものと、ほかにも起因するものなどに細かく分けて計算出来る手法を作ったということだ。
- 【質問】 成果をどこかの標準として提案しているか。また、STARCのように設計基盤を整備しているのは世界で他にあるか。
- 【回答】 このプロジェクトを推進するとき、特にDFMを考慮したDRCということで標準化団体のSi2と一緒にやり、我々の考えをそこにインプットした。現在、iDRCと呼ばれている基準に入っている。また、STARCのような取り組みをしているところはない。色々な人に聞いたが独自だと言われている。
- 【質問】 設計側がかなり頑張って歩み寄っているように見えるが、それが裏目に出ることはないのか。つまり、ファブ側はサインオフ条件を飲めないとか、交渉マターになり、サイン条件のせめぎ合いになって、結局うまく機能しないということはないのか。
- 【回答】 サインオフに関しては、サインオフコーナー条件を決めるためのキットを作った。そのキットでは、各ファブのSPICEパラメータ、レイアウトエクストラクションの情報を入れてそれを回すと、サインオフコーナーが出てくる。あるサインオフコーナーを決めると、「こういう回路のときに不具合が出る」ということが分かるようなキットだ。ファブが少し変わってもそこを見ると、自分のところの設計はこういう回路がないのでこれは飛ばしていいという判断ができる、そういう環境を作った。
- 【質問】 STARCが作ったものを全体のパッケージ1つとして全部導入しないとダメなのかどうか、例えばEDAベンダーからある会社がツールをずっと買っているとすると、今回開発されたツールのこのへんが非常にいいのでいままであるものの中に組み込みたいといったこともあると思うが。
- 【回答】 そういうことはできるだけ出来るようにした。また、色々なベンダーがあるので、出来るだけベンダー非依存ということでこの機能はこのツールがいいという推奨はして、ドキュメントの中にも書いてある。ただ、品種によってもケアするところが違うので、各社での選択となる。
- 【質問】 近年だとDFMからDE(design enablement)という流れがあり、GLOBALFOUNDRIES社が積極的にやっていて、EDAベンダーとタッグを組み、さらにインテルかIBMなどと、ある種垂直統合的なことをやっていると思う。そこでは、設計サイドから作りたいものが提示され、それに合わせてプロセスを作るという流れである。水平分業とは逆で、日本が1周か半周遅れになりかけているのではないかと危惧している。いまの取り組

みは5年前からやっていて仕方がないが、今後、もしくは情勢の変化に対しての認識はどうか。

- 【回答1】EDA ベンダーに関しては、今回のプロジェクトでもかなり我々からこうあるべきだということを言い、それは多分負けていない。今回、6社日本の大手半導体が後ろについてくれたので、後ろの力を借りて、こんなふうにしてほしいということはかなり言って実現した部分もある。ファブに対する影響力はまだよく分からない。
- 【回答2】垂直統合にした組織と水平とで、これは行ったり来たりするのではないかと思う。水平にした者同士で競争しそこの部分で強くなる。良くない点は、インターフェイスが出来るわけで、そこの効率化を考えた場合にやはり垂直にしていたほうが色々な擦り合わせをして効率よくなる。したがって、そこの部分がいまはどちらが大事かということだと思う。ここ数年はプロセスを標準化して、あるインターフェイスを決めて、パラメータ、データももらって、それで設計してきた。今度はそのプロセスが非常に複雑になったときに、ではどっちがいいかという議論になると思う。しかし、今度プロセスを作るのに非常にカネがかかるというのも一方であるので、大規模になるとかというようなことと一緒に解決すべき問題だと思う。一概に必ず水平分業がいいとか、垂直統合がいいとかというのではなく、それぞれの機能の効率と、企業間のトランザクションがどっちに転ぶかというので決めていく問題ではないかと理解している。
- 【意見】世界でもこういう何社かが共同して、アカデミアとも一緒になってやっているのはほかにはないとすると、せっかくこれだけやったから、これは日本の力として是非生かしてほしいという気持ちだ。夢のようなことかも知れないが、これを機会に各メーカーがクリーンルームを止めて、日本1つのファウンドリーが出来て、イメージセンサーから何でも作れて、MEMSまで作れるのが出来て、あとはみんな一生懸命そこを使うというのが出来るとまた日本が復活するのではないかと。
- 【質問】ないものを作るという話と、あるものを上手に組み合わせるという仕事があって、今回のようなあるものを上手に組み合わせるというプロジェクトというのは、NEDOの中ではどれくらいあるのか。
- 【回答1】正確に数えたことはないが、半導体の分野ではまだない技術を開発するタイプのほうがこれまでも現在も多い。今回のようなスタンスのものは2~3割ではないかと思う。
- 【回答2】この機会に先ほどの質問に関連してもうひと言コメントを付け加えたい。資料にある技術マップの中で、国費を使った研究開発が本当にしておくべきことは、色々な技術のカードを増やしておくことというのが第一にある。色々な情勢の変化によって必要になったときに、基盤技術のカードをいかに多く持っておくかということが、それを使いたいアプリケーションのアイデアが出てきたときに最も効率的に伝えられるということだと認識している。このプロジェクトでいえば、これは半導体メーカーのためでもあるが、実は半導体ユーザのためでもあると思っている。半導体ユーザがこういう設計のものが欲しいと言ったときに3カ月お待ちくださいと言われるのと、1カ月お待ちくださいというのではユーザの競争力にも関わってくる。そういう意味でもアプリケーションに対するサポートをどう考えるかということの1つの答えは、アプリケーションにとって有効なベンダー側の技術力を上げておくということだと考えている。
- 【質問】今回のプロジェクトの前に2003年~2005年までにMIRAIとも平行していて、最先端システムLSI設計というプロジェクトがあった。そのプロジェクトに対して今回のところが違うというのは、なにか、単に小さくなっただけか。
- 【回答】やはりハーフピッチが違ったことによる技術開発の難しさだ。90nmではあまり製造性の話はしなくてよく、回路のことだけ考えて設計していればよかったのが、32nm、45nmをやったときに、製造のことを沢山考えて進めなければならず、設計に関する負荷が非常に高くなった。さらに、Time-to-Marketで、製品側からのプレッシャーが非常に強く、その中でどうやって設計を効率化して早く市場に出すかという点に注力してやってきた。今回は製造性考慮ということで、例えばストレス考慮、リソ考慮、色々なばらつきの要因などの

開発をおこなった。

【意見】 私もそれが言いたかった。いままでプロセスと設計が一体になって考えられた例はそれほどなかったように思う。かつては両者の対話はなくスペックのやり取りだった。そういう意味では設計がプロセスの中に入ってきて、ストレスという物理現象まで設計の中に入れるということは、これは画期的ではないかと思うので、もっとそこを強調されたいのではないかと思う。夢を言えば、こういうのが日本で生まれたら、これを全社で作って、インテルに負けないような製造ラインを作って頂きたいという気がする。

#### 【非公開セッション】

非公開資料取り扱いの説明

事務局より資料 2-3 および資料 2-4 に基づき説明がなされた。

5. プロジェクトの詳細説明と質疑応答(非公開のため省略)
  - 5.1 概要
  - 5.2 製造性考慮設計の基盤技術開発
  - 5.3 製造性考慮設計の標準化技術開発
  - 5.4 新技術事象に対する製造性考慮設計技術開発
  - 5.5 実用化・事業化の見通しについて
  
6. 全体を通しての質疑(非公開のため省略)

#### 【公開セッション】

7. まとめ・講評

【安浦委員】 重要な技術を着実に、極めて幅広い領域において開発しており、非常に堅実なプロジェクト運営をされたのだと思った。西口部長レベルのリーダーが何人おられるのかが重要なポイントだと思うし、そういう人が色々なところで広がってほしい、ファブを持つ 6 社が共同でやられたのに、最終的にはフィジカルなチップとのコネクションがなかったというのが残念な点だった。そこがつながっておれば、例えば TSMC などと競争するときには、新しい客にとっては大きな魅力になる気がする。是非、いいビジネスモデルを考えて頂き、ある種の世界標準として頂きたいし、NEDO のほうも柔軟に対応して頂ければと思う。

【森村委員】 非常に価値のある意義と成果が出たと思う。このプロジェクトの意義で特に重要なところは、みんなが使えるということと最先端技術という、ある種矛盾を抱えそうなテーマに対してきちんとトライ出来たということだろう。今回は事後評価ということだが、DFM の流れは加速すると思うので、今回やられたことや課題だったことを、さらに現場で分析し、日本の半導体産業を盛り上げるという意味でやって頂きたい。

【杉本委員】 私はもともとアナログ設計をやったので、大きなシステムはあまり経験がない。DVS でも電源を分けるだけでも大変なのに、それ以上に大変なことが多くあって、よくやられたなと感じた。CAD ツールを設計者が使うかどうかという観点からすると、実績があるとか、ある種、信じ切っているとかそういう何かがないと設計者は使っていない。そこをどうするかという話だと思う。是非そのへんをもっと普及させ、設計者がどんどん使って色々な製品を作っていくような方向に持って行って頂きたい。

【小島委員】先ほど日本でファウンダリーというお話があったが、それは無理だと思うので、設計基盤は日本統一でやって頂きたいと思っている。STARC はそのためには非常にいい組織で、これまでの NEDO のスキームでいくと少し溢れてしまうのかもしれないが、世界に売っていくことも含めて色々支援して頂いて、設計基盤は日本標準のようなかたちで世界に打って出られたらと思う。

【小野寺委員】日本の 6 社共同で共通インフラを作るという上では重要なプロジェクトで、非常に良い成果を出して頂たと感じた。EDA ベンダー側とも重要な部分をこちら側で行って、作らせるものは作らせるというような切り分けもやって頂いている。設計のメソドロジーについては、設計者や会社に依存している部分があるので、最大公約数をやるのか、それともベストな STARC の推薦はこれだと提示するのか、難しいポリシーの問題だろう。個人的には、STARC 標準をなるべく具体的に提示して、それを世界標準にまで持って行って頂きたい。自分たちの設計でも電源周りでちょっと失敗することがある。最先端だけでなく通常のチップを作るときでも、いかに安いパッケージで、いかにコストを下げていくかというようなところにも、応用できる技術を色々開発している。そのためのガイドラインをたくさん出して頂いて素晴らしいと思った。今後もそれらをさらに拡充して頂き、日本の大手からベンチャーまで、色々な設計の質、付加価値の底上げというものを是非お手伝い頂ければ大変素晴らしい。

【瀧分科会長代理】何点かある。まず実務レベルで使えるフロー、メソドロジーにするという作業と、研究開発的な要素が適度にブレンドされている点良かった。この要素がないと若い人を育てるということにも使い難いし、CAD ベンダーに言うことをきかすにも必要だ。2 つ目は、システム LSI の環境が特に日本にとっては非常に厳しい状況になってきている。そのなかで今年の 3 月までにこのプロジェクトが終わり、立派な成果を出されたというのは、タイミング的にも非常に良く、価値が高い。これから半導体に大きな予算を付けるということはさらに難しくなると思うが、半導体を日本で作らなくていいということには絶対にならず、研究開発的なことを混ぜながら技術を維持する中核を絶やさずに持っていくというのが重要である。これは NEDO へのお願いになるのか、STARC へのお願いになるのか、半導体関連各社へのお願いになるのか分からないが、火を絶やさないで是非工夫を続けて行って頂きたい。最後に、開発成果自体を売らないのかという議論があったが、いまからでもいいので、例えばシノプシスあるいはケーデンスを呼んで、「いくらだったら買うか」と金額を出させて、それが費用に見合うのであればやってしまうほうがいい。世界に知らしめることにもなるし、これからの知恵を売るという事例としてもいいのではないかと思う。

【柴田分科会長】最初に読んだとき、先ずどんな人がやっているのか分からず、5 年間で 40 億、これはもしかしたら各メーカーが勝手に持って行って使っているのではないのかという感じすらしていた。実際には各会社の社員が、若い人も含めて出向し、STARC の建物で一緒に 5 年間やられたとのことで、大変素晴らしいことだ。また、そうでなければ出来なかったと思う。派手さはないが、地道にここまでよくやられたと感服した。特に西口部長が一人で全部話された。通常こういう場合はマネジャーがあまり分からずに話をすることが多く、質問が出ると実際の方が代わりに答えることが多いのだが、今日は本当に先頭に立って技術を指導してこられたという意欲がよく感じられた。お礼申しあげる。何人かの委員が言ったように、これを世の中に根付くようにしたいし、できれば外国よりは日本で先に定着するようないい手があればいいと思っている。開発されたものは、CAD ベンダーに売って CAD に入ったとしても、膨大なノウ



ハウというか、使い方を知らないと使えない。そこで、まずは色々なベンダーに売って、ケーデンスなど色々なところに入る。次に、STARC が例えば「アドバンスド・マニファクチャリング・アウェアリング・デザインメソドロジ・セミナー」などをやって、そういうところに来て日本語で一生懸命使い方を教える。行き渡って製品が沢山出来るころに、外国人にも教えるというのはどうか。冗談のように言ったが、これを具体的に世の中に還元するため、日本の半導体が強くなるための知恵を出して頂きたいというのが私からのお願いである。以上だが、推進部長あるいは PL から何か最後にひと言ありますか。

【NEDO・中山部長】 本当に多くのコメントを頂き、これから NEDO の立場でこのプロジェクトの後をどのようにフォローしていくのかについて色々な示唆を頂いた。通常は事後評価が終わると、これでプロジェクトが終わったという感じになるのだが、今日お伺いした中でもこれを売るのかどうか。いずれにせよ広がっていくのだから、その中で日本メーカーがどうアドバンテージを維持するかというものすごく難しい宿題を頂いた。ほかにいくつかあるが、前半でご指摘頂いたように、こういうものを作る、設計するの上位にくるアプリケーションレイヤー、あるいは ASSP 化して標準にしていくということも含めて、半導体産業全体をどう考えて、どこにこれから我々がサポートしていくのかを考えていかなければならないという宿題も頂いた。ありがとうございました。

8. 今後の予定、その他
9. 閉会

配布資料

- 資料 1-1 研究評価委員会分科会の設置について
- 資料 1-2 NEDO 技術委員・技術委員会等規程
- 資料 2-1 研究評価委員会分科会の公開について(案)
- 資料 2-2 研究評価委員会関係の公開について
- 資料 2-3 研究評価委員会分科会における秘密情報の守秘について
- 資料 2-4 研究評価委員会分科会における非公開資料の取り扱いについて
- 資料 3-1 NEDO における研究評価について
- 資料 3-2 技術評価実施規程
- 資料 3-3 評価項目・評価基準
- 資料 3-4 評点法の実施について(案)
- 資料 3-5 評価コメント及び評点票(案)
- 資料 4 評価報告書の構成について(案)
- 資料 5-1 事業原簿(公開)
- 資料 5-2 事業原簿(非公開)
- 資料 6-1 プロジェクトの概要説明資料(公開)
- 資料 6-2 プロジェクトの詳細説明資料(非公開)
- ・概要
  - ・製造性考慮設計の基盤技術開発
  - ・製造性考慮設計の標準化技術開発
  - ・新技術事象に対する製造性考慮設計技術開発
  - ・実用化、事業化の見通しについて
- 資料 7 今後の予定

以上