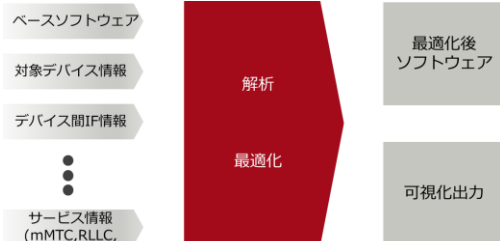


6 G (ポスト5 G) に向けた次世代ソフトウェア開発基盤の技術開発・事業成果概要

実施者 富士通株式会社

事業概要

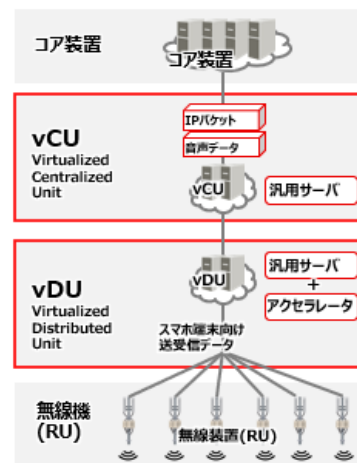
柔軟な基地局ネットワークを構築できる手法を実現するため、基地局ソフトウェアのCソースコードを自動解析し、コード変換により最適化を行う技術を開発する。



適切な性能を有するソフトウェア基地局ネットワークを柔軟かつ早期に提供できるようになることを目的とし、性能向上を短期間で実現するためのソフトウェア基地局 C言語ソースコードの可視化技術、ハードウェア アクセラレータに最適化させたソースコードへの変換技術を確立する。

社会実装イメージ

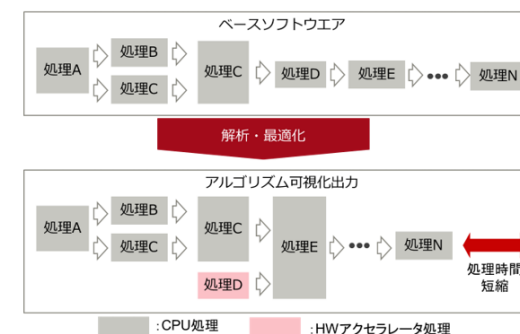
今後主流となるソフトウェア基地局構成では、汎用サーバ上で性能を達成するためにアクセラレータへのオフロードとソフトウェア性能向上が必須となる。本研究で開発する技術を活用することにより、ハードウェアに依存することなく仮想化基地局の性能を最大限に、かつ短期間で引き出すことが可能となり、スケーラビリティ、クラウド対応など新たな価値を創出することができる。



事業成果

従来は実装→性能確認→更なる改善実装、を繰り返して実行する必要があった性能向上に対して、C言語ソースコードの可視化技術により、性能問題のボトルネック箇所や評価の対象とすべきポイントの抽出を一度で実施する事が可能となり、有識者を要するデバイス依存作業の開発工程を短縮し、開発工数の60%以上の削減を実現した。

コード最適化技術では、CPU/ハードウェア アクセラレータが混在する環境において、デバイス毎にコードを変更するのではなく、元となるC言語ソースコードに対する修正で性能向上を達成出来るようになり、極めて短期間かつ少ない工数で各デバイスに最適なアルゴリズムを適用し、様々な検証環境において、ソフトウェア基地局のスループットを既存構成 (FPGAデバイスで1chipあたり) の3倍以上に向上した。



開発プロセスの各工程でのデバイス依存作業



本研究開発適用後

